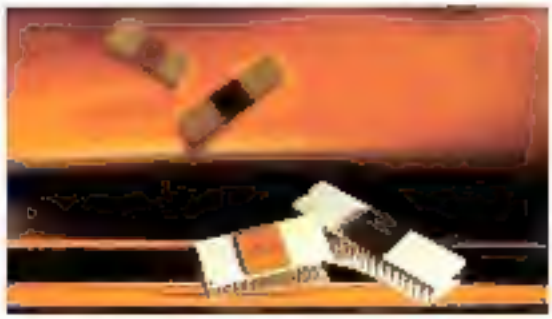
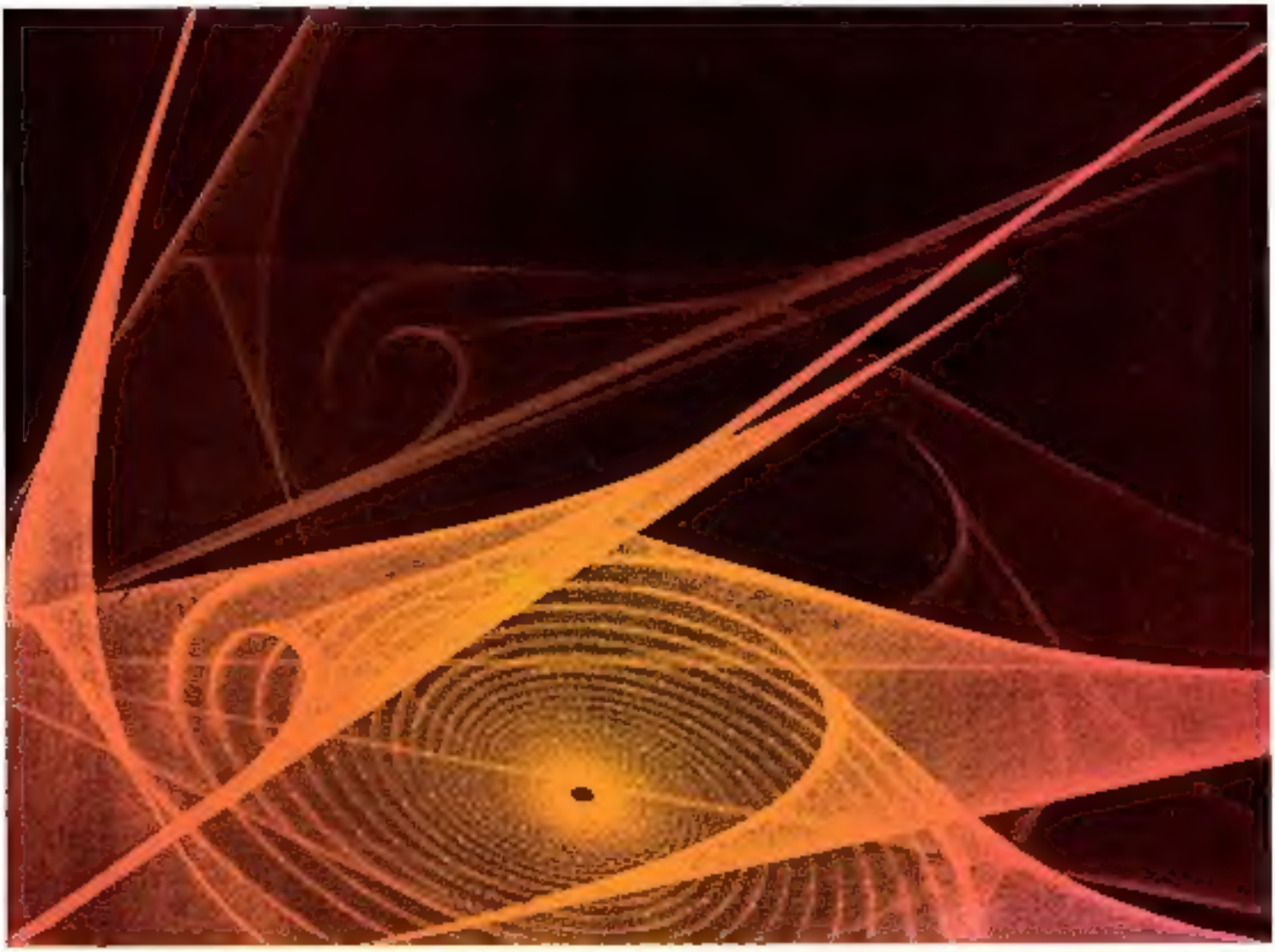
MICRO SYSTEMES



MICROPROCESSEURS / MICRO-ORDINATEURS / INFORMATIQUE APPLIQUÉE

N° 4 Bimestriel – Mars/Avril 1979

10F



Suisse 4,50 F - Belgique 81 F B - Canada 3,50 $C - Italie 3 500 Lires - Espagne 150 Ptas - Algérie 10 Din. - Tunisie 1 000 Mil

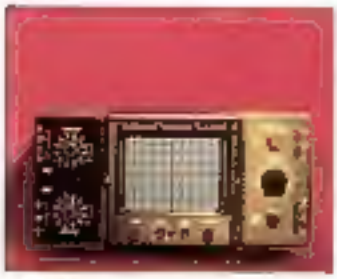
Chez PENTASONIC
6 mois de crédit gratuit
sur les oscilloscopes.

D 81 A.

D 65.

D 67 A.

"HM 412/7"



D 1010 -

★★★★★★★★★★

L'expédition de nos appareils n'est pas gratuite, mais :

- du voyageur aux risques et périls de PENTASONIC
- ils ne sont pas expédiés par l'agence, mais par la S.N.C.F., moyen de transport le plus sûr.
- ils sont assurés. Si malgré tout de nos appareils présente à l'arrivée (chose avec le transporteur) le moindre défaut d'aspect, nous vous remboursons immédiatement sans rien dire.

EMBALLAGE - TRANSPORT - ASSURANCE
En contre-remboursement, T.B.E.+
Avec chèque à la commande, 52 F.

★★★★★★★★★★

TELEQUIPMENT

1700 F — **S 61 - 5 MHz**
Dimensions 26 x 16 x 37 cm. Tube 8 x 10 cm. Double balayage. Amplificateur vertical bande passante : 0 à 5 MHz.

2820 F — **D 61 A. Double trace 10 MHz**
Surface utile de l'écran : 8 x 10 cm.
Bande passante : 10 MHz à 10 mV/cm.

4854 F — **D 65. Double trace 15 MHz**
Surface utile de l'écran : 8 x 10 cm.
Bande passante : 15 MHz à 10 mV/cm.

7680 F — **D 67 A. Double trace 2 x 25 MHz**
Sensibilité à 50 V/cm. Double base de temps. Balayage retardé. Déclenchement : normal, AC, DC, TV ligne et trame, automatique, HF, LF.)

NOUVELLE GAMME "D 1000"

2920 F — **D 1010 - Double trace 10 MHz**
5 mV à 20 V/div. Sensibilité max 500 V. Balayage 0,2 s à 0,2 µs/div. - 40 dB en X5.

3231 F — **D 1011 - double trace 10 MHz**
version plus performante du 1010 mais caractéristiques principales identiques.

3880 F — **D 1015 - Double trace 10 MHz**
5 mV - 20 V/div. Tension max 500 V. Balayage 0,2 s à 0,1 µs/div. - 40 dB en X5.

4464 F — **D 1016 - Double trace 16 MHz**
version plus performante du 1015 mais caractéristiques principales identiques.

Les 4 appareils de cette nouvelle gamme sont dotés d'une technique avancée garantissant une grande simplicité d'emploi. Particulièrement adaptés à l'enseignement, ils disposent de la TV à la fabrication et au contrôle industriel.

HAMEG

1445 F — **"HM 307"**
Simple trace. DC - 10 MHz (- 3 dB).
Entrée à 12 positions ± 5 %.
5 mV/cm - 20 V/cm.

2446 F — **"HM 312" Double trace 2 x 10 MHz**
Sensibilité 5 mV/cm à 20 V/cm.
Déclenchement LFS - Tube 8 x 10 cm.

3269 F — **"HM 412/2" Double trace 2 x 15 MHz**
Tube 8 x 10 cm. AMPLIFICATEUR VERTICAL. Bande passante DC : 0-15 MHz (- 3 dB) à 20 MHz (- 6 dB). Sensib. : 5 mV/cm - 20 V/cm. Balayage retardé.

5045 F — **"HM 512/1" Nouveau double trace 2 x 40 MHz**
2 voies DC à 40 MHz ligne à retard.
Sensib. : 5 mV/cm - 20 V/cm.
Réglé fin 1-3.
Dim. de l'écran : 8 x 10 cm. Graticule lumineux.

SONDES OSCILLOSCOPES
Commutateur X1 - X10 pour sonde PK ..... 192 F

LEADER

3580 F — **"LBO 508". Double trace 2 x 20 MHz**
10 mV/cm. Soustraction de voies. XY.
Base de temps 0,5 s à 500 ns/cm.

VOC

4234 F — **"VOC 5". Double trace 15 MHz**
Bandes passantes : DC de 0 à 15 MHz (- 3 dB).
AC de 2 à 15 MHz (- 3 dB).

CREDIT IMMEDIAT

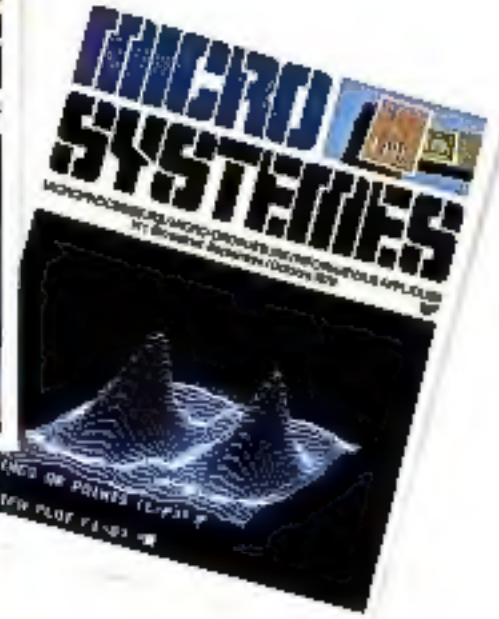
☎ 524-23-16
SUR LE PONT DE GRENELLE
5, rue Maurice-Bourdet - 75016 PARIS
A 50 mètres de la Maison de la Radio
Autobus 70-72 (arrêt MAISON DE L'ORTF) METRO Charles-Michels

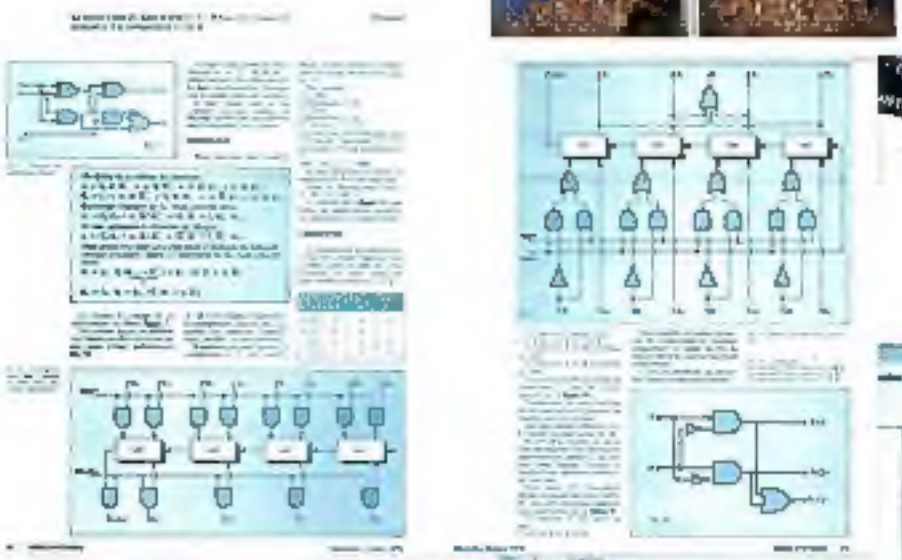
☎ 331-56-46
AUX GOBELINS
10 boulevard Arago - 75013 PARIS
Métro : Gobelins

Ouvert tous les jours (sauf dimanche) de 9 h à 12 h et 14 h à 18 h 30

15, rue de la Paix - 75002 Paris - Tél. : 296.46.97.

SOYEZ





présent au
Salon des Composants
du 2 au 7 avril 1979
(Zone "Presse")
— et à —
Micro-Expo
du 15 au 17 mai 1979

PRÉSENT DANS LE FUTUR

Comme nous, vous appartenez à un monde où tout est en perpétuel mouvement. L'électronique et l'informatique n'échappent pas à la règle.

Dans cet univers technologique où tout vieillit vite et contre lequel nous ne pouvons rien, il est important de savoir profiter du présent pour être capable d'affirmer sa présence dans le futur.

MICRO-SYSTÈMES peut certainement vous y aider.

A quoi sert le progrès s'il ne profite pas à tout le monde.

S'il est superflu de dire que l'usage du micro-processeur et du micro-ordinateur se développe rapidement en France, tant chacun devient quotidiennement le témoin de cet irréversible raz-de-marée technologique, force est de reconnaître que ce phénomène ne constituera un réel progrès que dans la mesure où il sera offert à tous la possibilité d'aborder avec un minimum de connaissances cette activité naissante qu'est l'électronique programmée.

MICRO-SYSTÈMES est né en réponse à ce besoin.

Carrefour entre l'électronique et l'informatique.

Première revue française d'initiation et de développement à la micro-informatique, MICRO-SYSTEMES constitue un carrefour entre l'électronique et l'informatique, destiné à réunir l'ensemble des professionnels, étudiants et amateurs qui souhaitent participer à l'essor de cette technique au champ d'applications à peine exploré.

Dans MICRO-SYSTÈMES ce sont des spécialistes qui écrivent.

Paraissant tous les deux mois, MICRO-SYSTEMES présente pour chaque numéro un ensemble de noms prestigieux du monde de la micro-informatique dont la collaboration éclairée apporte au travers de leurs rubriques initiation, réalisations, programmation, une solution à tous ceux qui veulent s'initier ou se perfectionner à la logique programmée, soit à des fins professionnelles, soit en tant que loisir.

MICRO-SYSTÈMES : un rendez-vous permanent avec la réalité.

Face à de telles ambitions, MICRO-SYSTÈMES ne peut pas se contenter d'être une simple revue qui se laisse confortablement lire et vous abandonne ensuite à la dernière page. En plus de nos articles, il s'agit d'offrir à nos lecteurs un ensemble de services qui soit pour eux le moyen de pénétrer sur le terrain du vécu, de marquer l'actualité de leur empreinte.

C'est ainsi que le 25 novembre 1978, à Paris, 1.000 lecteurs assistaient pour la première fois à un séminaire exceptionnel MICRO-SYSTÈMES.

Construisez votre micro-ordinateur : MICRO-SYSTÈMES 1.

Pour parvenir à une parfaite maîtrise des micro-processeurs, il est bon de passer de la théorie à la pratique. C'est la raison pour laquelle, parmi les réalisations qu'elle proposera, la rédaction s'est fixée pour objectif fondamental de rendre ses lecteurs capables de mener à bien l'étude et la construction de leur propre micro-ordinateur : MICRO-SYSTÈMES 1. Programmable en BASIC, il est accessible aux non-spécialistes de l'informatique.

MICRO-SYSTÈMES : une porte ouverte sur un monde nouveau.

MICRO-SYSTÈMES ne s'attache pas à savoir si ses lecteurs sont des professionnels ou des amateurs. Ce qui est certain c'est qu'ensemble ils préparent dès maintenant l'avenir et que pour eux cette revue peut être la clé de la micro-informatique : une porte ouverte sur un monde nouveau.

MICRO SYSTÈMES

Ne courez plus après l'information

Sachez économiser votre temps et votre argent en recevant chez vous votre numéro de MICRO-SYSTÈMES.

Si vous aviez été un abonné régulier, vous auriez pu suivre dans nos récents numéros, tous ces sujets :

"Le choix d'un micro-processeur," "Initiation aux micro-processeurs," "Le Basic," "Alarme antivol temporisée à micro-processeurs," "Réalisez votre micro-ordinateur," "Les micro-ordinateurs individuels : mythe ou réalité," "Générateur de fonctions à micro-processeur," "Système de vérification des mémoires mortes," "Programme financier," "Jeux sur micro-ordinateur : le Startrek," "Quel micro-ordinateur choisir ?"

Chacun de ces sujets aurait pu vous apporter une aide appréciable dans vos décisions professionnelles ou personnelles.

MICRO-SYSTÈMES est là pour vous conseiller et vous informer sur tout ce que la micro-informatique peut constituer de nouveau pour vous.

Ne manquez plus votre rendez-vous avec MICRO-SYSTÈMES. Abonnez-vous dès maintenant et profitez de cette réduction qui vous est offerte.

MICRO SYSTÈMES

Bulletin d'abonnement

1 an - 6 numéros - 45 F

Bimestriel (France 45 F - Etranger 70 F)

(1) ☐ Je m'abonne pour la première fois à partir du numéro paraissant au mois de :

☐ Je renouvelle mon abonnement et je joins ma dernière étiquette d'envoi.

Je joins à ce bulletin la somme de : F par :
- chèque postal ☐ sans numéro de compte
- chèque bancaire ☐
- mandat-lettre ☐

à l'ordre de MICRO-SYSTÈMES

(1) Votre ordre sera donné avec effet à dater du numéro correspondant.

Informations :

Pour les changements d'adresse : joindre la dernière étiquette d'envoi, ou à défaut, l'ancienne adresse accompagnée de la somme de 2,40 F en timbres-poste, et des références complètes de la nouvelle adresse.

Pour tous renseignements ou réclamations concernant votre abonnement, joindre la dernière étiquette d'envoi.

Ecrire en capitales à raison d'une lettre par case. Laisser une case entre 2 mots. Merci.

Nom, prénom (attention : veiller à indiquer en premier lieu le nom suivi du prénom)

Complément d'adresse (résidence, chez M., bâtiment, escalier, etc.)

N° et rue ou lieu-dit

Code postal | Ville

Dept	Cne	Quartier

13 19

Ne rien inscrire dans ces cases.

Bulletin à retourner à MICRO-SYSTÈMES
Service des abonnements
2 à 12, rue de Bellevue,
75940 Paris Cedex 19 Tél. 200.33.05

Sommaire

	Pages
Editorial	11
Revue de la littérature :	
Les microprocesseurs	16
Composants :	
Etude détaillée d'un PIA : le coupleur d'entrée/sortie M.C. 6820	21
Le 6800	73
Initiation :	
Les interruptions	31
Six leçons pour programmer	63
Le Basic	91
Réalisation :	
Réalisez votre micro-ordinateur « Micro-Systèmes 1 »	41
Etude :	
Choix d'un microprocesseur	52
Les microprocesseurs 16 bits	97
Programme Basic :	
Générateur de phrases aléatoires	79
Programme de jeu du Master Mind	81
Micro-ordinateurs et Société :	
Quand les mathématiques deviennent un art	39
Le micro-ordinateur et la recherche archéologique	101
Jeux sur micro-ordinateur :	
Le jeu de la Bourse	105
Divers :	
Bulletin d'abonnement	6
Forum de l'informatique personnelle	48
Concours « Micro »	110
Informations	111
Index des annonceurs	118

« La loi du 11 mars 1957 n'autorise, aux termes des alinéas 2 et 3 de l'article 41, d'une part, que « les copies ou reproductions strictement réservées à l'usage privé du copiste et non destinées à une utilisation collective » et, d'autre part, que les analyses et les courtes citations dans un but d'exemple et d'illustration, « toute représentation ou reproduction intégrale, ou partielle, faite sans le consentement de l'auteur ou de ses ayants droit ou ayants cause, est illicite » (alinéa premier de l'article 40). Cette représentation ou reproduction, par quelque procédé que ce soit, constituerait donc une contrefaçon sanctionnée par les articles 425 et suivants du Code Pénal. »

MICRO SYSTEMES

Notre couverture :

« Choix d'un microprocesseur » (p. 52) : le microprocesseur rapide 8 bits SFC 92/061 et son micro-ordinateur.

Un hexagone défendu par un micro-ordinateur dans un rapport d'échelle proche une corrida opposant **Asimpex** *à Cette figure a été réalisée par l'A.D.A.O. de Dijon (p. 39).*

Photo André Edouard.

Président-directeur général :
Directeur de la publication :
Jean-Pierre Ventillard

Rédacteur en chef :
Alain Tailliar

Conseiller technique : Dave Hubert

Comité de rédaction :
Jean-Michel Cour — André Doris
Jean Frémaux — Dave Hubert
Alain Tailliar — Jean-José Wunegue

Secrétaire :
Catherine Salbreux

Rédaction :
15, rue de la Paix, 75002 Paris
Tél. : 296.46.97

Maquette : Josiane Garnier.

Publicité :
S.P.E. — **Chef de publicité :** M. Sabbagh
Tél. : 607.34.58

Abonnements :
2 à 12, rue de Bellevue
75940 Paris Cedex 19
Tél. : 200.33.05
1 an (6 numéros) : 45 F (France)
70 F (Etranger)

Société Parisienne d'Edition
Société anonyme au capital de 1 950 000 F
Siège social : 43, rue de Dunkerque, 75010 Paris
Direction - Administration - Ventes :
2 à 12, rue de Bellevue, 75940 Paris Cedex 19
Tel. : 200.33.05 - Télex PGV 230472 F

Copyright 1978 — Société Parisienne d'Edition

Dépôt légal 3e trimestre 78
N° éditeur : 644
Distribué par SAEM Transports Presse
Imprimerie : La Haye-Mureaux

Micro-Systèmes décline toute responsabilité quant aux opinions formulées dans les articles. Celles-ci n'engagent que leurs auteurs.

TOUS RENSEIGNEMENTS MICROPROCESSEURS
RIVE DROITE 524.23.16
RIVE GAUCHE 331.56.46
OU SUR PLACE

PENTA-MAGAZINE

Editorial

Oui ! la concurrence, ça stimule !!!

Outre de nouveaux accords de prix avec SESCOSEM, PENTASONIC importe directement ses composants de son bureau de NEW YORK !

MAINTENANT EN FRANCE, LES PRIX AMÉRICAINS

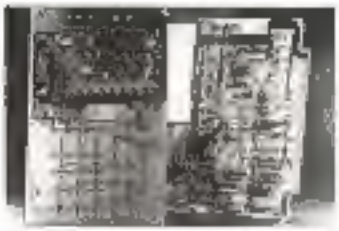
TOUS LES COMPOSANTS POUR LA CARTE MICROSYSTÈME I SONT DISPONIBLES

Mémoire SV 6728 1 pièce . . . 184,00 F 8 pièces . . . 151,00 F 16 pièces . . . 123,00 F
Mémoire DC 3 1 pièce . . . 194,00 F Mémoire DC 3 . . . 35,70 F
ROM BASIC . . 980,00 F

IMPORTÉS DIRECTEMENT D'ALLEMAGNE

2103 - 1024 Bits 450 nS (à partir d'une pièce)	12,00 F
4116 - RAM 16 K Dyn., 350 nS	87,00 F
2114 L 45 - RAM 1024 x 4, 450 nS	72,00 F

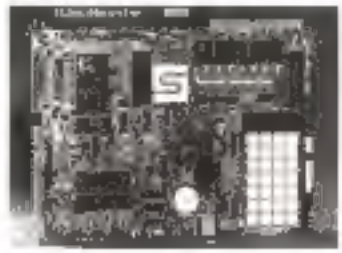
Le "NUMÉRO 1" ou l'anti-gadget : MKII MOTOROLA



L'idée de spécifier qu'il est à la base du 6800 MOTOROLA suffit à le considérer comme l'un des systèmes les plus souples, les plus performants, mais surtout l'un des plus faciles à utiliser.
Il existe des microprocesseurs plus puissants mais, à notre avis, aucun de plus symbolique. Mis à sa hauteur d'emploi (manuel d'utilisation en français), vous bénéficiez d'un service après-vente digne de MOTOROLA.
La version de MK II, outre l'intérêt, est d'être le premier maillon d'un système puissant capable de servir tel quel, vous le savez, d'être extensible grâce à ses cartes interfaces... qui cardent !
Le MK II n'est l'anti-gadget des versions de développement.
1720 F avec notice d'utilisation en français.

L'OUTSIDER : le VIM I SYNERTEK

Nous connaissons le 6502 comme un microprocesseur très logique et nous savons pourquoi (voir le MK II) mais nous cherchons toujours un système de développement qui lui convienne et, par contre, très abordable. Ses 1 K de moniteur d'origine, son 1 K de RAM, sa gestion directe du clavier ou de vos, en font un système complet. La plupart des extensions peuvent se monter sur la carte et particulièrement 1 K de RAM supplémentaires ainsi que 2 K de ROM. Parmi ces 32 K de ROM on pourra implanter un gros BASIC de 8 K, dont Synertek annonce la prochaine commercialisation. Autre avantage le VIM I se vend tout monté.
2280 F avec notice d'utilisation en français.



FAITES-LE DONC VOUS-MÊME!

Vous voulez connaître votre système 6800 vous-même? Nous vous donnons ici, en exclusivité, un circuit imprimé, les plans, et les notices d'un système de développement. Une fois monté, il gèrera une vieille ou un clavier. Il dispose d'1 K de mémoire, un PIA, un ACIA et un moniteur MIK-BUG. Celui-ci, destiné aux amateurs avertis, bénéficie de l'assistance technique PENTASONIC - MOTOROLA le commercialise, dans sa version d'origine sous l'appellation MK I.
Le circuit imprimé 200 F.

Un petit malin qui cache son jeu

Ce produit à base de SCMP doit son certainement l'un des meilleurs rapports prix/performances du marché. Particulièrement destiné aux contrôles de processus c'est le système d'initiation par excellence. Toutes les cartes d'extension, ainsi que le produit lui-même sont fabriqués en France.
Série UC 1000 EMP, 995 F

LA MEILLEURE ET LA PIRE DES CHOSES

Le soft est la meilleure et la pire des choses. La meilleure lorsqu'il sait d'aider l'utilisateur par une plus grande souplesse de langage, une plus grande puissance. La pire lorsqu'on tombe dans la facilité et qu'on l'utilise mal : par exemple accéder au clavier ou une vue directement. Le soft n'est pas le Bon Dieu. Une routine toute faite n'a pas accepté à servir vos propres intérêts, il ne lui viendra jamais de l'idée à vous soumettre.
Le but, notre but n'est pas d'afficher des petits caractères sur un moniteur ou sur une télévision, mais, de travailler en concordance avec notre système. N'oubliez jamais que le soft n'est que le prolongement de vous-même : avec ses qualités et ses défauts. Daniel... PENTABUG ! qui se présente sous la forme de 1 MM 2716 se montant directement sur les emplacements EPROM du MK II *et permet* de brancher directement nos cartes de visualisation et nos claviers sur les KITS MAZEL et MK II • Mis au point par M. BACTREVAUX ..... 995 F TTC
Comprenant 1 MM 2716 + 1 notice + Listing.

DO YOU SPEAK BASIC?

Cette carte, fabriquée par PROCESSUS INTERNATIONAL vous permet de compléter votre système informatique et d'accéder à un "personal computer" de haut de gamme. Il existe différents types de Basic. Le Tiny-Basic (de 2 à 4 K) qui se rapproche plus du gadget que de l'outil de travail et qui permet entre autre d'apprendre le langage. Le Full-Basic (de 4 à 7 K) est vu le langage d'origine et l'Extended-Basic que l'on considère comme le plus souple, et l'un des plus puissants. Grâce à celui-ci, vous aurez accès à la fantastique bibliothèque contenant : calcul scientifique, gestion de stock, animation de jeux, etc.
Carte basic IKS/I

- Ce moniteur comprend et exécute 38 fonctions.
- Il permet en outre d'adresser un ACIA en 8000-8003 et de commander un microprocesseur auxiliaire en ASC II.

PET dit: PENTA

MICRO ORDINATEUR DE MARQUE EUROPÉENNE

Microprocesseur 6502 (Mos Technologie). Ecran 25 lignes de 40 caractères. Mémoire vive RAM 8 K dont 7 utilisables. ROM 14 K. BASIC 4.0. Parole graphisme.

Imprimante H.T. ..... **6250 F**

TTC ..... **7350 F**

APPLE II

- Microprocesseur Rockwell 6502 RAM extensible de 4 à 48 K.
- Basic Monitor Assembleur Disponibilités DOS.
- Sortie vidéo 24 lignes/40 colonnes.
- Graphiques fins et couleurs sur TV ou écran SECAM.
- Intelligent (supérieur et entrées sorties gérées. Haut-parleur incorporé.
- 8 périphériques connectables dont :
  — Imprimante, Modem, carte de communication RS 232.
  — Carte de communication vocale (32 mots prédéfinis).
  — Règle (logiciel) à 14 fois 1 in 8 ou.
  — Divers (logiciels de gestion personnel-comptabilité, programmation enchaînage des programmes/commandes à écrire, etc.

Prix H.T. ..... **8333 F**

Prix TTC ..... **9799 F**

Unité de disquette TTC ..... **3490 F**

Soit au comptant 10 % de remise.

PROTEUS III

Micro-ordinateur de marque PROTEUS INTERNATIONAL

Emploi du microprocesseur 6800.
Clavier 62 touches sensitives.
Sortie vidéo en SÉCAM 16 lignes de 64 CARACTÈRES.
PSEUDO GRAPHISME.
Mémoires Monnaies.
Vitesse d'écriture 1 000 bauds.
Interface cassette KANSAS CITY.
Basique du BUS PAM.
Mémoire RAM 17 K dont 16 utilisables.
ROM 8 K.
Périphérie : sortie RS 232, TTY, TTL, VIDEO, UHF, MONOTÉLÉPHONE.

PRIX H.T. ..... **7 500 F**

PRIX T.T.C. ..... **8820 F**

PRIX Version 32 K TTC ..... **10758 F**

Plein intérêt vers la gestion des PME, commerce, professions libérales, ce personnel lui permet d'être en même temps un bon bureau de fonte de gestion.

FLOPPY PROTEUS

Prix pour 1 disquette ..... **7820 F**

2 disquettes ..... **11518 F**

3 disquettes ..... **15216 F**

Ces prix incluent le DOS 16 K. Dans la configuration 3 disquettes, on dispose de 1,5 million octets de mémoire, soit un rapport de 16 F le K octet.

CONFIGURATION D'UN DOS

DOS se compose de deux parties :

- Un ensemble de fonctions système, utilisables en assembleur, permettant d'exploiter le plus efficacement et le plus facilement possible l'ensemble des ressources matérielles du système. (Disque disque en particulier)
- Un jeu de programmes interactifs permettant un accès rapide depuis la machine à l'ensemble de ces ressources. Ces programmes sont :
- **BACKUP.** Permet d'effectuer des copies des enregistrements ou des programmes de disquettes entières (nécessite un minimum de 2 disques).
- **CHAIN.** Permet d'enchaîner l'exécution de programmes (système ou utilisateur).
- **COPY.** Permet la recopie de fichiers.
- **DELETE.** Permet de détruire des fichiers.
- **CAT.** Permet de lire tout ou partie du catalogue des fichiers.
- **INIT.** Permet d'initialiser une nouvelle disquette (fonctionne au minimum de 2 disques).
- **FREE.** Permet de connaître la place disponible sur le disque et dans le catalogue.
- **LIST.** Permet de lister un fichier.
- **LOAD.** Permet de charger un fichier en mémoire.
- **CHANGE.** Permet de changer le nom, le verrouillage, les attributs ou les clefs d'un fichier.

D'autre part, **DOS** est prévu pour faciliter la programmation dans divers langages grâce aux processeurs suivants :

- **EDIT.** Permet d'aider le texte d'un programme d'un langage quelconque, avec des facilités avancées.
- **ASM.** Permet d'écrire et d'utiliser des programmes en langage ASSEMBLEUR.
- **RASM.** Possède toutes les possibilités de la commande ASM, plus la possibilité de définir des macro-instructions.
- **RLOAD.** Permet l'enchaînement de programmes translatables, créés par RASM.
- **BASIC.** Permet l'utilisation de l'interpréteur BASIC DOS, étendant les possibilités du BASIC original tout en le doublant d'une interface simple, mais puissante.

NB. — Ces 5 programmes sont DASH, sont disponibles en option.

Tous les programmes DOS travaillent sur des fichiers qui sont identifiés comme suit, par :

- Un nom de fichier, de 1 à 32 caractères alpha-numériques.
- Un suffixe, de 1 ou 2 caractères alphabétiques.
- Une clef de lecture, de 0 à 8 caractères alpha-numériques représentée.
- Une clef d'écriture, de 0 à 8 caractères alpha-numériques représentée.

Si le fichier a été créé avec une clef d'écriture, elle doit être présentée pour toute écriture du fichier.

Si le fichier a été créé avec une clef d'écriture, elle doit être présentée pour toute destruction du fichier.

Pour détruire le fichier en cas de clefs données non connues.

Par ailleurs, toujours pour garantir la sécurité de l'écriture confidentielle, toutes les fichiers ASCII sont encodés à partir de la clef de lecture des fichiers sans clef n'étant pas encodés. De ce fait, la clef de lecture ne peut pas être modifiée tant qu'on n'aura pas le fichier sous peine de ne pouvoir relire le fichier.

LE BASIC-DOS

Le BASIC DOS est une version étendue de l'interpréteur BASIC Proteus III. Tout en conservant intégralement le BASIC d'origine en addition en RAM, chargé depuis le disque dans les RAM-SYSTÈME, situées en dehors des 16 ou 32 K octets utilisateur.

Le BASIC DOS est greffé avec à la puissance BASIC de DOS et à certains de façon identique au BASIC PROTEUS III en ROM, il possède cependant un certain nombre de fonctions supplémentaires, les plus importantes étant :

- **OPEN.** Permettant d'ouvrir en lecture, écriture, ou les deux un fichier.
- **CLOSE.** Permettant de fermer et éventuellement de détruire un fichier.
- **GET et PUT.** Permettant d'écrire et de lire un fichier.
- **INPUT et PRINT.** Permettant d'écrire et de lire en ASCII un fichier ou un périphérique.
- **REWIND.** Permettant de se positionner en tête d'un fichier.
- **SEARCH.** Permettant de se positionner dans un enregistrement spécifié par son numéro ou par une clef.
- **TIME.** Permettant de connaître l'heure et l'année depuis minuit.
- **TIME.** Permettant de disposer d'une chaîne de caractères donnant l'heure sous la forme HOUR/MIN/SEC.
- **DATE.** Permettant de disposer d'une chaîne de caractères donnant la date sous la forme JOUR/MOIS.

Par ailleurs, un certain nombre de fonctions du BASIC PROTEUS III ont été modifiées.

PROTEUS PRINT

Imprimante sur papier normal (non métallisé) travaille en 80 colonnes - 1 200 Bauds (120 cps). Avec cordon.

Prix ..... **10758 F**

PROTEUS PRINT MEDIATIC

Imprimante 132 colonnes, 300 Bauds. Matrice 7 x 9 - RS 232. Clavier standard ASCII.

Prix avec cordon ..... **12466 F**

DEUX SYSTÈMES DE VISUALISATION D'INFORMATIONS SUR TERMINAL VIDÉO

Une carte pour voir, à la française...

Cette carte est un outil de travail professionnel. L'entrée des informations se fait en ASCII, en série ou en parallèle. La mémoire de l'écran se trouve sur la carte, ainsi que la gestion de celle-ci. La vidéo est en vidéo directe. C'est-à-dire qu'elle se branche directement sur l'entrée vidéo de votre téléviseur, ou, sur l'entrée UHF par l'intermédiaire d'un modulateur. Elle gère 16 lignes de 64 caractères en mémoire réglable jusqu'à 12 000 bauds en série.

Carte interface vidéo SFF 9064, **1512 F** en kit, avec notice en français.

Une carte pour voir à l'américaine...

Cette carte a été conçue par MOSTEK aux U.S. et modifiée pour fonctionner sur le standard français. Elle est commercialisée montée et testée. Elle possède un avantage évident pour les radio-amateurs : elle fonctionne en Baudot à 47,5 bauds et peut faire la conversion ASCII/Baudot. L'entrée des informations se pratique en série ou en parallèle, de plus, le curseur est adressable en absolu ou en relatif ce qui permet un pseudo-graphisme.

Carte interface vidéo MK 3870, **1580 F** *montée.*

Quand la force de frappe devient caresse...

Clavier ASCII, dernier né de KEYTRONIC **980 F.**

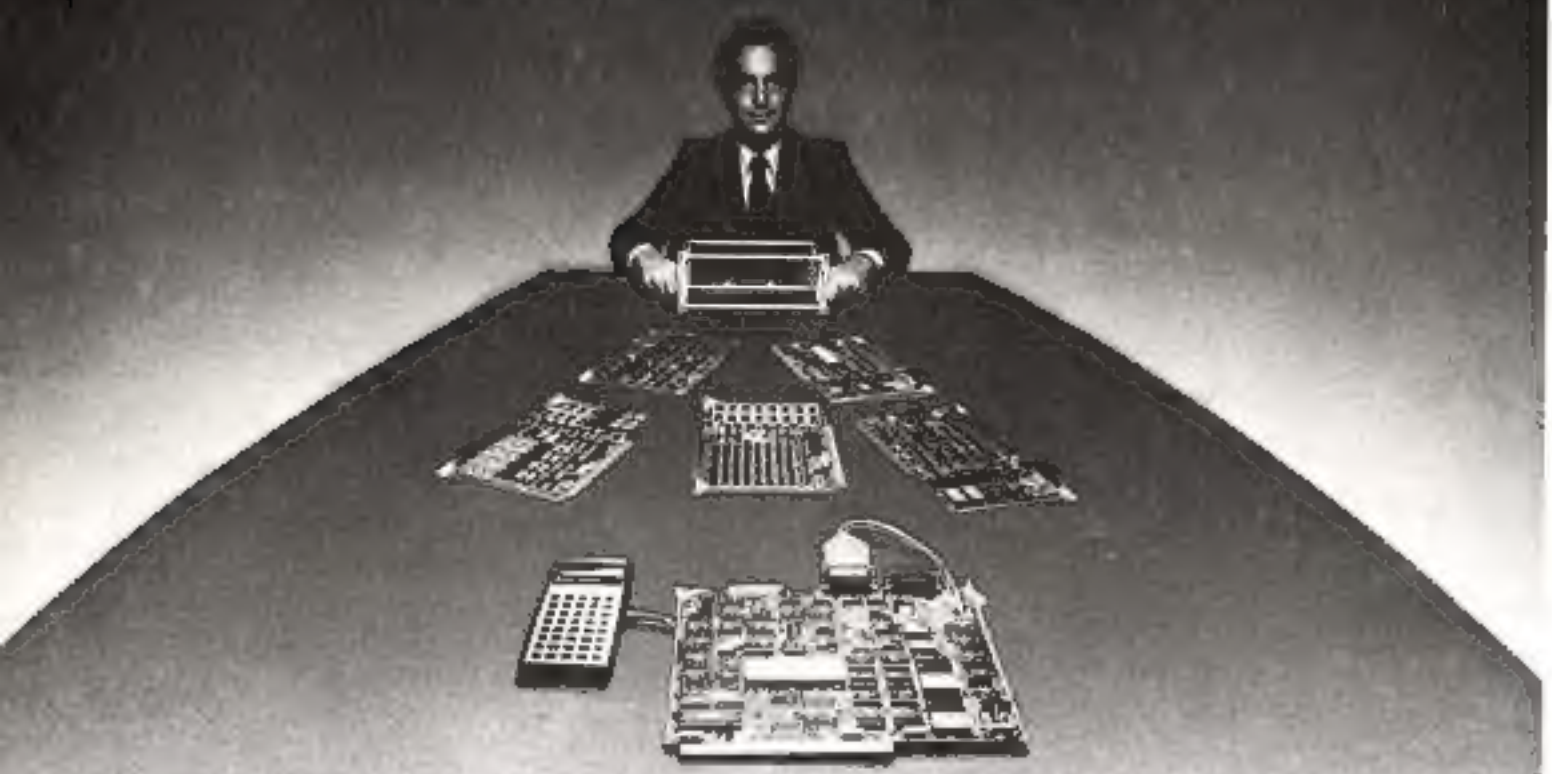
Nous vous présentons un clavier Nasa moderne que votre microprocesseur. Malgré la technique employée (type de contacts) et la sophistication de sa gestion, il est vendu à un prix très compétitif. Il devient très vite familier, on oublie qu'il programme et on se surprend à taper sur un clavier qui répond et dont les touches manquent de souplesse. Sa vitesse d'effleurement 7 bits + strobe et 0 d'alimenté un mouvement en 5 volts. Il est géré par un microprocesseur 6 bit spécialisé pour ce travail.

PENTASONIC

524-23-16
SUR LE PONT DE GRENELLE
5, rue Maurice-Bourdet - 75016 PARIS
A 50 mètres de la Maison de la Radio
Autobus 70-72 (arrêt MARCEAU-DEL GUTY) MÉTRO Charles-Michels

331-58-46
AUX GOBELINS
10 boulevard Arago - 75013 PARIS
Métro : Gobelins

LE GRAND CHELEM.



Les cartes 990 de Texas Instruments pour toutes les applications industrielles.

Un système industriel complet, puissant et autonome.

Cartes unités centrales (CPU) 980/100 et 990/185
- *Microprocesseur 16 bits TMS 9900*
- *4K octets de RAM (16K octets sur la 990/100)*
- *8K octets de EPROM*
- *16 entrées-sorties parallèles compatibles TTL*
- *Interfaces série de type RS 232, TTY ou Modem*

Cartes extension mémoires
- *TM 990/201 (RAM, EPROM)*
- *TM 990/206 (RAM)*

Carte d'entrées-sorties 990/310
- *Extension à 48 bits*

Modules d'interface puissance
- *Modules TM 990/1* (Commande de moteurs, de relais...)

Terminaux de commande
- *990/107 (microterminal)*
- *ASR 733, 743, 765...*

Logiciels résidents
- *Moniteur TIBUG TM 990/101*
- *Assembleur TM 990/302*
- *Power Basic TM 990/401*

TEXAS INSTRUMENTS
FRANCE

Editorial

Si pour l'ensemble des pays européens les microprocesseurs ont fait leur grande apparition auprès du public durant l'année 1978 avec la sortie presque simultanée de revues françaises, anglaises, allemandes et italiennes, il est intéressant de regarder à quel point ce phénomène ne cesse de préoccuper les pouvoirs publics quant à ses retentissements économiques, en France et à l'étranger.

C'est ainsi que notre pays s'est doté d'un « **Plan circuits intégrés** » qui apportera sur cinq ans une aide de 600 millions de francs pour le développement de quatre pôles industriels de fabrication avec Thomson C.S.F., division Sescosem dans le domaine des circuits bipolaires linéaires, RTC, filiale française du groupe Philips, dans le domaine des circuits bipolaires logiques rapides, EFCIS, filiale commune du C.E.A. et de Thomson-C.S.F. dans le domaine des circuits MOS « P », « C », « SOS », « N », et pour terminer Saint Gobain – Pont-à-Mousson et National Semiconductor avec la création d'une nouvelle société dans le domaine des circuits « N-MOS » et « C-MOS ».

De leur côté, nos voisins britanniques se montrent plus ambitieux ne serait-ce qu'en injectant sur trois ans l'équivalent de 1,4 milliards de francs. D'autre part, considérant qu'aux Etats-Unis le développement de la micro-électronique a créé 700 000 emplois dans la « **Silicon-Valley** » de Californie le Premier ministre anglais, **M. Callaghan**, tout en faisant allusion à ses problèmes de chômage, conclut que son pays peut trouver là l'occasion de devenir la « Silicon Valley » de l'Europe.

Pour ce qui est de la France, les espoirs sont en grande partie fondés sur la « *vallée grenobloise* » où jusqu'à présent, la société **EFCIS** s'est essentiellement consacrée avec succès à la fabrication de circuits intégrés à la demande. Tous ces efforts visent à donner à notre pays d'une indépendance relative en matière de [illegible].

Il faut ajouter à ces actions d'aide à la fabrication de circuits intégrés, des actions d'information et de formation à l'utilisation de ceux-ci. Il s'agit, en effet, d'inciter et d'aider les PMI à recourir aux solutions micro-électroniques dans la conception de nouveaux produits ou dans la rénovation de produits existants.

De très nombreuses professions peuvent trouver un essor nouveau en intégrant dans leurs produits des apports de l'électronique. Ex. : pesage, automobile, jouet, électroménager... Pour le moment les techniciens de ces professions ne disposent pas encore d'une formation suffisante propre à leur assurer une parfaite maîtrise de composants tels que les microprocesseurs. Un vaste effort sera entrepris à cet égard.

Les conclusions d'une étude faite à ce sujet ont révélé qu'il ne suffit pas seulement d'offrir des stages de formation pour qu'une société jusque là fermée à l'électronique puisse du jour au lendemain se lancer par exemple dans la réalisation de serrures électroniques alors que tout son savoir-faire réside dans le travail des métaux.

Il faudra pour cela implanter des structures « relais » dont la vocation sera de proposer aux PMI, non familiarisées avec la micro-électronique, les services nécessaires à l'introduction de celle-ci dans leurs produits en vérifiant la validité de l'option tant du point de vue technique que économique, en contrôlant le développement de la partie électronique du produit et en assurant les relations entre entreprise et le fabricant de circuits intégrés. De telles sociétés de service existent déjà aux Etats-Unis. En France ce besoin est nouveau et il ouvre de ce fait un terrain propice à la création d'entreprises pour lesquelles nombre de nos ingénieurs possèdent toutes les compétences nécessaires. De telles initiatives seront vivement encouragées par le ministère de l'Industrie et il est permis de supposer qu'une aide financière pourrait venir épauler ces entreprises dans leurs débuts.

D'ores et déjà, on peut dire que si 1978 a consisté pour le public en une prise de conscience du phénomène « microprocesseur », 1979 verra apparaître au grand jour l'utilisation effective des microprocesseurs et micro-ordinateurs entraînant avec eux la naissance de nouvelles entreprises parmi lesquelles ces sociétés « relais » ne constituent qu'une phase initiale ■

J.-J. WANEGUE.

L'ordinateur personnel français.

LogAbax
informatique

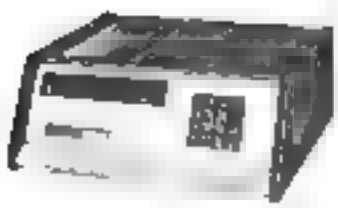
Premier constructeur français de mini et péri-informatique.

Bureau de Vente : 46 Av. des Champs-Élysées 75008 Paris Tel. 359 6 24

toute une ligne informatique...
chez un même constructeur

c'est la garante d'avoir un ensemble cohérent

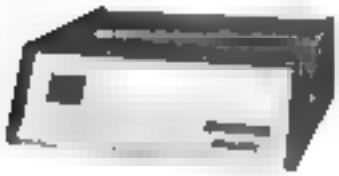
EN KIT ou EN ORDRE DE MARCHE... CHOISISSEZ !



H8 **MICRO 8 Bits avec 8080 A**

Ensemble jusqu'à 56 Ko. Horloge 2 MHz
Panneau avant intelligent, terminal alphanumérique intégré
Bus rapide. Logiciel étendu : DBUG, désassembleur, Assembleur BASIC étendu, DOS

A PARTIR DE **3.440 F H.T**



H11 A **LSI 11/2**

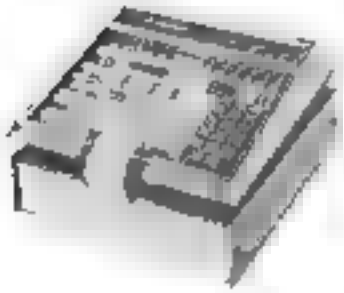
Equivalent du PDP 11/03, et entièrement compatible
8 « vrais » bits registres, 400 instructions
RAM extensible à 60 Ko. Horloge 50 MHz. Logiciel étendu : Assembleur, BASIC, Fortran, Cobol

A PARTIR DE **7.990 F H.T**

H10 **LECTEUR PERFORATEUR**

Lecteur 60 CPS. Perforateur 10 CPS
Interface parallèle TTY standard
Documentation complète

PRIX **2.316 F H.T**



HE 3400 **MICRO 8 Bits avec 8080**

Logiciel pour expérimentation
Extension RAM, interfaces, BASIC
Cours complet sur microprocesseurs

EC 1100 COURS DE BASIC

Auto-éducation permanente

TERMINAL VIDEO **H9**

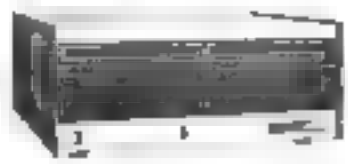
Mode conversationnel ou par bloc
ASCII, 67 touches, pavé numérique
80 CAR. 12 lignes ou 20 CAR. 12 lignes ou 4 colonnes
Positionnement, semi-graphique, auto-scrolling, matrice 5 x 7
Interface standard série et parallèle incorporées

PRIX **4.248 F H.T**

IMPRIMANTE 165 CPS **H14**

Matrice 5 x 7. 96 CAR. ASCII majuscules et minuscules
Papier pliage et entraînement par picots
80 à 132 colonnes, espacement vertical ou demi-pas

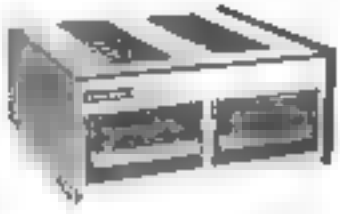
A PARTIR DE **3.230 F H.T***



MINI-DISQUES pour H 11 **H27**

Compatible de DEC RX ... géré par 2 SD
2 disques Mémoire : 512 Ko secteurs soft ou hard
Possibilité Format IBM 3740
DOS étendu. Edit, BASIC, Fortran, Assembleur

A PARTIR DE **11.800 F H.T***



MINI-DISQUETTES pour H 8 **H17**

ou 2 lecteurs WANGCO
Simple face, simple densité
Hard-sectored, IBM compatible
Pas entre pistes 10 ms
DOS étendu. Edit, Assembleur, DBUG, BASIC, Adressage direct

A PARTIR DE **3.890 F H.T**

Prix en Kit H.T. ou 900 F TTC

BON A DECOUPER, à adresser à

HEATHKIT
Schlumberger

FRANCE : HEATHKIT 47 rue de la Colonie 75013 PARIS tél. 582 25 81
BELGIQUE : HEATHKIT 16 av. du Globe 1190 BRUXELLES tél. 344 27 32

Je désire recevoir votre catalogue couleur en Anglais. Je joins 2 timbres à 20 F pour frais d'envoi

Nom, prénom

Adresse

M - 113 - 79

CENTRES DE DEMONSTRATION

PARIS 108, rue de Saint Michel
Téléphone : 326 11 91

LYON 14, Bd du Vingtième
Téléphone : 78 60 01 95

Devenez celui que l'entreprise recherche.

Le choix d'une filière nécessite un contact individuel direct à l'Institut Control Data. Vous y rencontrerez un conseiller qui examinera votre dossier personnel et vous aidera à définir votre projet professionnel. Puis le Centre Control Data vous proposera un test d'aptitude qui permettra de vérifier vos connaissances et votre motivation.

Les Instituts Control Data

Depuis plus de 5 ans dans l'Institut Control Data de Paris, comme dans ceux de province, nous avons formé des professionnels aux carrières de l'informatique. Notre expérience a permis à plus de 1 000 personnes de trouver un emploi intéressant. Nous avons développé une méthode pédagogique originale de formation à l'informatique.

De très nombreux séminaires Control Data sont ouverts dans le monde entier à plus de 10 000 personnes. Les instituts Control Data font également bénéficier de cette méthode de formation des stagiaires de pays aussi différents que :

Les réalités industrielles

Chaque cas est un problème particulier qui demande une réponse originale. Notre méthode de travail

[illegible]

La formation

Elle se déroule dans de grands locaux [illegible] Control Data de Paris. Elle est [illegible] Pour chaque stagiaire, [illegible] Control Data [illegible] Nous avons [illegible] Control Data [illegible] Nous avons également [illegible] Control Data [illegible] Nous avons également [illegible] Control Data [illegible] Nous avons également

Un seul coffret

integrant

l'écran, le clavier, le magnétophone.

le P.E.T de commodore

Complet, compact, le **P.E.T** est particulièrement adapté à **l'enseignement** à **l'industrie** et aux **laboratoires d'instrumentation** (bus I E E 488). Basic puissant et rapide pour le **calcul**. Son prix le rend accessible aux utilisateurs individuels

- Ecran incorporé à affichage très fin.
- Lecteur enregistreur de cassettes standard incorporé
- Clavier 73 touches avec symboles graphiques
- Basic etendu resident avec grandes facilités d'édition.
- Interface IEEE 488
- Connecteur d'acces à un port de 8 lignes d'entree sortie bidirectionnelles compatibles TTL programmables
- Connecteur d'accès à tous les bus du microprocesseur

Pour 6 450 f (HT) le système complet

avec 16 K octets de ROM 9 K octets de RAM dont 7 K disponibles pour l'utilisateur

MANUEL D'UTILISATION EN FRANCAIS

Coupon réponse à retourner à

PROCEP 97, RUE DE L ABBE GROULT 75015 PARIS TEL 532.40.60.

NOM PRENOM

ETS

ADRESSE

TEL

ATTENTION NOUVELLE ADRESSE

PROCEP

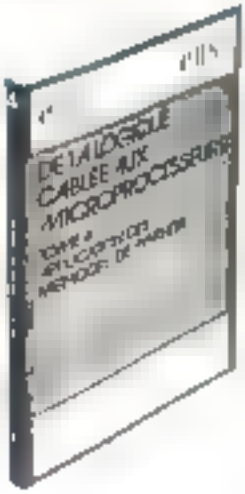
97 RUE DE L ABBE GROULT
75015 PARIS
TELEPHONE 532.40.60.

Graphikit

Microprocesseurs : revue de la littérature

COMPRENDRE LES MICROPROCESSEURS

Auteur : Daniel Quennec
Editeur : Les Editions Radio
Format : 14 x 19 cm
Nombre de pages : 160
Prix : 49 F



DE LA LOGIQUE CABLEE AUX MICROPROCESSEURS

Auteurs : J.-M. Bernard, J. Bigeon et R. Lecoq, ingénieurs au CNET
Editeur : Eyrolles / Commission Technique et Scientifique des Télécommunications
Format : 16 x 24 cm
Nombre de pages et prix : Tome 1 : 240 pg., 95 F ; Tome 2 : 360 pg., 145 pg., 84 F
Tome 3 : 164 p., 96 fig., 76 F ; Tome 4 : 196 p., 76 fig., 120 F

Tome 1 : [illegible] et séquentiels. Notions de base. Représentation des nombres. Arithmétique binaire et codes. Fonctions booléennes et algèbre de Boole. Représentation des fonctions logiques. Minimisation des fonctions logiques. Réalisation des fonctions logiques. Eléments de mémoire. Circuits séquentiels. Réalisation des systèmes logiques.

Tome 2 : Applications de la méthode de conception. Introduction à la méthode de conception. Application de la méthode à un système de commande. Application de la méthode à un système de traitement de l'information. Application de la méthode à un système de transmission de données.

Tome 3 : Méthodes de conception de circuits séquentiels. Synthèse séquentielle [illegible]

Tome 4 : [illegible]

MICROPROCESSEUR MICRO-ORDINATEUR

DE
MICROPROCESSEUR
AU
MICRO-ORDINATEUR

Auteur : [illegible]
Editeur : Les éditions Radio
Format : 16 x 24 cm
Nombre de pages : 408 pages
320 Illustrations
Prix : 95 F

[illegible] Ce livre [illegible] Les [illegible] Les [illegible] Exemple [illegible] Ce livre [illegible] Les [illegible] Les [illegible] Exemple [illegible]

Microprocesseurs revue de la littérature

GUIDE MONDIAL DES MICROPROCESSEURS

Auteur : [illegible]
Editeur : Sociétés Radio
Format : [illegible]
Nombre de pages : 192
Prix : 95 F

[illegible]

INITIATION À LA MICRO-INFORMATIQUE LE MICROPROCESSEUR

Auteur : P. Mesdagh.
Editeur : Editions Eyrolles.
Nombre de pages : [illegible]
Format : [illegible] (collection pocket)
Nombre de pages : 136
Prix : [illegible] F

[illegible]

[illegible] MICROPROCESSEURS

Auteurs : [illegible]
Format : [illegible]
Editeur : [illegible] collection Pratique de l'informatique
Format : [illegible]
Nombre de pages : 188 [illegible]
Prix : [illegible]

[illegible]

[illegible] MICROPROCESSEURS [illegible] PROFESSEUR [illegible]

Auteur : Rodnay Zaks
Editeur : Sybex
Format : [illegible]
Nombre de pages : [illegible]
[illegible] illustrations
Prix : [illegible]

[illegible]

Microprocesseurs : revue de la littérature

INTRODUCTION AUX MICROPROCESSEURS ET AUX MICROORDINATEURS

Auteur : Claude Duchet (ingénieur à CII-Honeywell-Bull)
Editeur : Editions d'informatique
Format : 15,5 x 24 cm.
Nombre de pages : 44
Prix : 49 F

LE HARDSOFT DE LA PRATIQUE DES MICROPROCESSEURS

Auteurs : M. Jankielow et R. Prevosto
Editeur : Editions radioélectriques et scientifiques
Format : 15 x 21 cm.
Nombre de pages : 200.
Prix : 65 F

LE MANUEL DES MICROPROCESSEURS

Auteur : Walter Aumiaux
Diffusion : E.S.I.
Editeur : Masson
Format : 16 x 24 cm.
Nombre de pages : 280 (90 figures)
Prix : 68

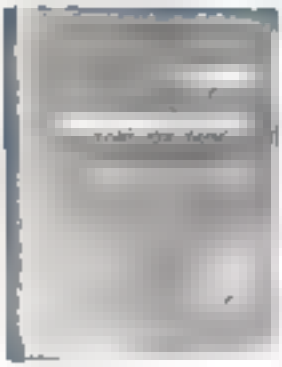
LES MICROPROCESSEURS 4004, 8080, 8085, Z80 ET LEURS SYSTEMES

Auteur : Stefano Zaffe (Pierrel Roma)
Editeur : Sybex
Format : 16 x 24 cm
Nombre de pages : 280 (100 illustrations)
Prix : [illegible]

Microprocesseurs revue de la littérature

LES MICROPROCESSEURS
Auteurs : [illegible]
Editeur : [illegible]
Format : [illegible]
Nombre de pages : [illegible]
Prix : [illegible]

[illegible]



[illegible]
MICROPROCESSEURS
[illegible]

Editeur : Sybex
Format : [illegible]
Nombre de pages : [illegible]
Prix : [illegible]

[illegible]

[illegible]
ET L'INFORMATIQUE
[illegible]

Auteur : F. Mazda
Editeur : [illegible] Radio Electricité
Format : [illegible]
Nombre de pages : [illegible]
Prix : [illegible]

[illegible]

MICROPROCESSEURS
ET
MICRO-ORDINATEURS

Auteur : Robert [illegible] professeur à l'ESE, Jean-Marc [illegible] ingénieur S.I.
Editeur : Masson
Format : [illegible]
Nombre de pages : [illegible]
Prix : [illegible]

[illegible]

[illegible]

[illegible]

Microprocesseurs : revue de la littérature

PROGRAMMATION DES MICROPROCESSEURS

Auteur : M. Alain
Editeur : Les Editions Radio
Format : 15 x 21 cm
Nombre de pages : 320
Illustrations
Prix : 95 F

[illegible]

TECHNIQUES D'INTERFACE AUX MICROPROCESSEURS

Auteurs : Austin Lesea et Rodnay Zaks
Editeur : Sybex
Format : 15 x 21 cm
Nombre de pages : 410
Prix : 95 FF

[illegible]

THEORIE ET PRATIQUE DES MICROPROCESSEURS

Auteurs : R. Arlabosse et H. Alain.
Editeur : Les éditions Radio.
Format : 16 x 24 cm
Nombre de pages : 192 + Utilitaires
Prix : 70 F TTC

[illegible]

MANUELS A PARAITRE

- PROGRAMMATION DU MICROPROCESSEUR 6502

Auteur : Rodnay Zaks
Editeur : Sybex
Nombre de pages : 300 env. 15 x 21
Prix : 95,25 F

[illegible]

- MANUEL DE L'UTILISATEUR DU MICROPROCESSEUR 6800

Auteurs : A. Vallières et P. Pelissou
Editeur : Infopress Tel 033.06.6

1re partie
Architecture interne et logique microprogrammée. Compatibilité avec M6800
2e partie
Description détaillée des instructions. Modes d'adressage. Exemples de programmation
3e partie
Programmation du 6800. Exemples d'applications. Description d'un système à base de 6800
4e partie
Description détaillée des entrées-sorties. Applications. Interfaçage avec périphériques

- LES CIRCUITS MICROPROCESSEURS

Auteurs : Dominique Amiel et Roland Tolmos
Editeur : Eyrolles

Etude détaillée d'un P.I.A. : le coupleur d'entrée/sortie M.C. 6820

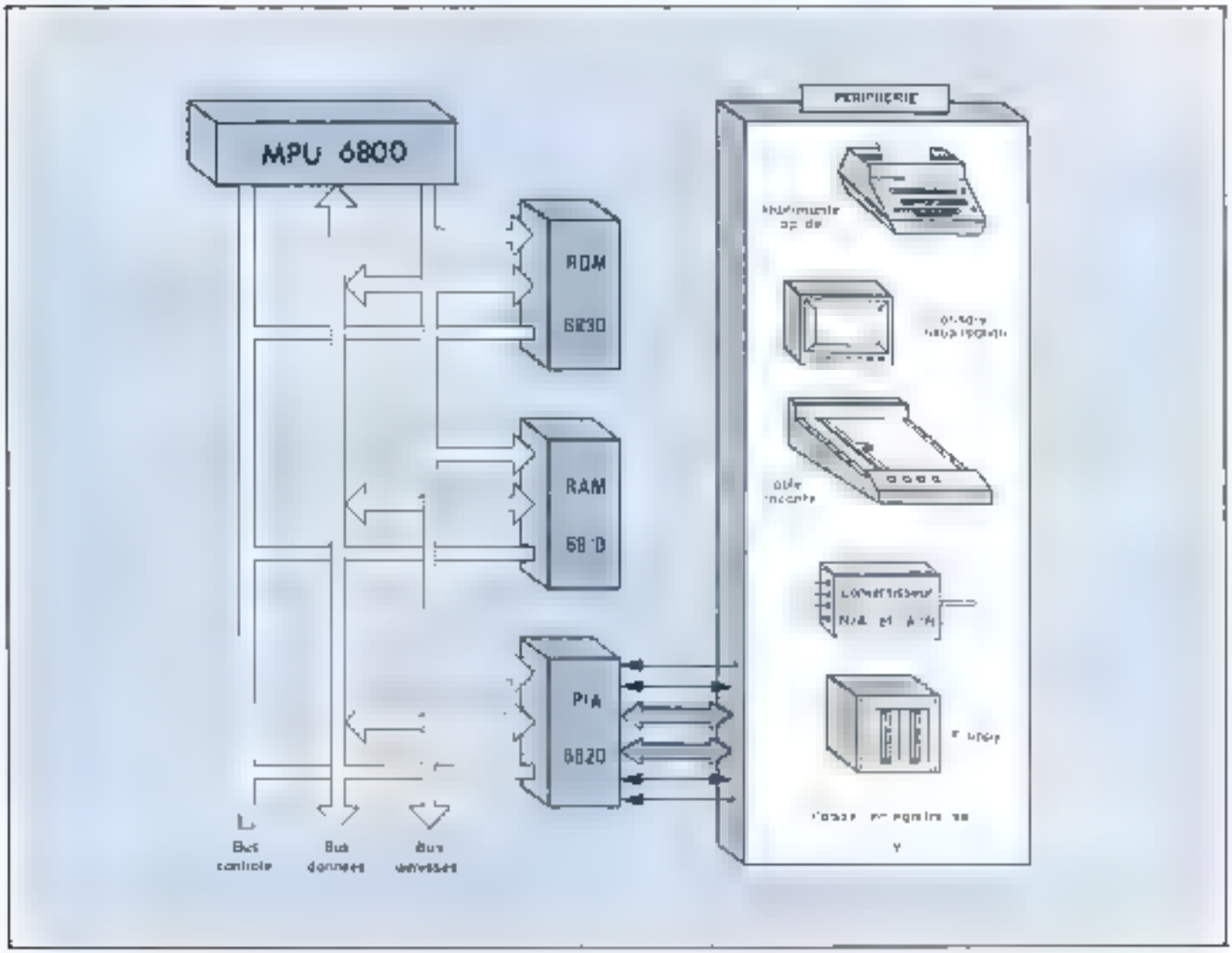


Fig. 1 - Le coupleur d'entrée/sortie ou P.I.A. effectue la liaison entre le monde extérieur et la machine. C'est ainsi qu'une utilisation multiple du système nécessite autant de circuits de la famille utilisés.

Tous les systèmes, quels qu'ils soient : kit d'évaluation, système de mise au point de programmes ou micro-ordinateur travaillent avec un coupleur d'entrée/sortie.

L'importance particulière de ce composant nous a poussé à étudier de façon détaillée l'un des modèles les plus connus et utilisés : le MC 6820 de Motorola ou SFF 9682 de Seescosem.

Compatibles TTL, ces circuits peuvent souvent migrer d'un système microprocesseur à un autre. Ainsi, vous pouvez bénéficier des qualités inhérentes d'un coupleur déterminé en l'incorporant dans votre propre application.

Du point de vue hardware ces boîtiers sont très sophistiqués. Leur fonctionnement est microprogrammé et il est nécessaire de maîtriser à la perfection tous les bits de commande dont dépend leur mode de travail.

Conscient de l'aspect un peu ardu de leur utilisation nous avons volontairement illustré notre étude d'un grand nombre de schémas qui, nous l'espérons, vous permettront de tirer le maximum de profit de cet article.

Notons enfin que ces coupleurs ont plusieurs appellations différentes suivant les constructeurs : PIA (Peripheral Interface Adapter) pour Motorola et Seescosem, PIO (Programmable Input/output) pour Zilog, PPI (Programmable Peripheral Interface) pour Intel et Signetics.

Signaux échanges

Avec le système :PIA←→Système

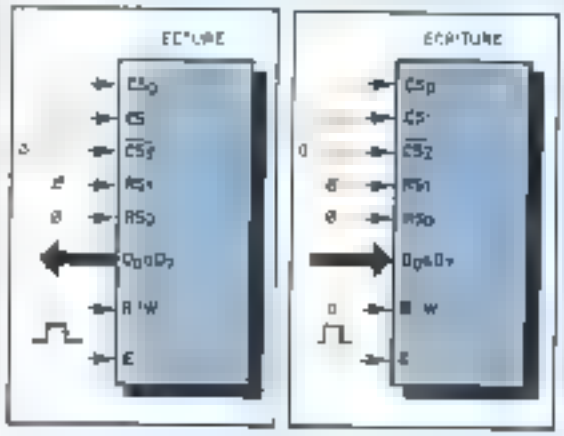
CS_0, CS_1, $\overline{CS_2}$ — Lorsque CS_0, CS_1 $\overline{CS_2}$ = 1,0, le PIA est selectionné

RS_0, RS_1 — Le PIA étant sélectionné, les quatre combinaisons de ces deux bits permettent d'adresser les registres internes

En conséquence, le PIA occupe 4 adresses mémoire.

E — Signal d activation des échanges, généralement cette entrée est reliée à bus Φ_2 (signal du bus contrôle)..

R/W — Signal de lecture-écriture : 1 = lecture - 0 = écriture.



D_0 à D_7 — Bus bidirectionnel de données. Il aboutit, dans le PIA, à un amplificateur qui peut être activé ou mis dans l'état haute impédance par le signal R/W si le PIA est sélectionné.

Par ces 8 fils arrivent les données à transmettre en sortie (vers les périphériques) ou à lire

RESET — Mis à 0, ce signal remet tous les registres internes du PIA à 0

$\overline{IRQA}$ $\overline{IRQB}$ — 2 lignes de demande d'interruption destinées à interrompre l'exécution d'un programme par le MPU. Ces lignes sont généralement reliées aux entrées $\overline{IRQ}$ ou $\overline{NMI}$ du microprocesseur ou sont placées sur les entrées du contrôleur prioritaire d'interruptions PIC 6828

Avec la périphérie

PA_0 à PA_7 PB_0 à PB_7 — 16 lignes de données programmables individuellement en entrées ou en sorties.

Ces 2 ports d'entrée/sortie reflètent en sortie le contenu de 2 registres internes de 8 bits dont l'état binaire apparaît sous forme de tensions de sortie (+ 5 V = « 1 » logique et 0 V = « 0 » logique) maintenues tant qu'il n'y a pas modification dans les registres.

CA_1 CB_1 — 2 lignes d entrée d'interruption

CA_2 CB_2 — 2 lignes programmables en entrée d'interruption ou en sortie de commande

Dans ce dernier cas, ils reflètent directement l'état d'un bit d'un registre interne (de contrôle).

V_{CC} V_{SS} — Deux bornes d'alimentation V_{CC} = + 5 V et V_{SS} = 0 V

La consommation est d environ 110 mA et la puissance dissipée de 550 mW

Figure ... Brochage du circuit MC6820

...ique entre le pro...teur et le périphérique à l'aide des lignes adéquates. Il marque un besoin d'échange en mettant à 1 l'une des lignes CA1 ou CB1 selon le cas. Il peut également être informé de l'état de ces lignes en lisant le bit IRQA1 ou IRQB1 de CRA ou CRB.

MC 6821 est le nom du coupleur d'entrée/sortie de la famille 6800 de Motorola. Chez Sescosem, il porte la référence SFF 96821.

Dans un système à microprocesseur, l'emplacement du coupleur d'entrée/sortie est indiqué **figure 1**. Le circuit se présente sous la forme d'un boîtier DIL à 40 broches (**fig. 2**).

Le PIA communique avec le système à l'aide des signaux représentés **figure 3**. La signification précise de chacune des broches du boîtier est explicitée au fur et à mesure de l'étude détaillée de notre circuit.

Organisation interne

Le schéma de la **figure 4** représente le synoptique du coupleur d'entrée/sortie.

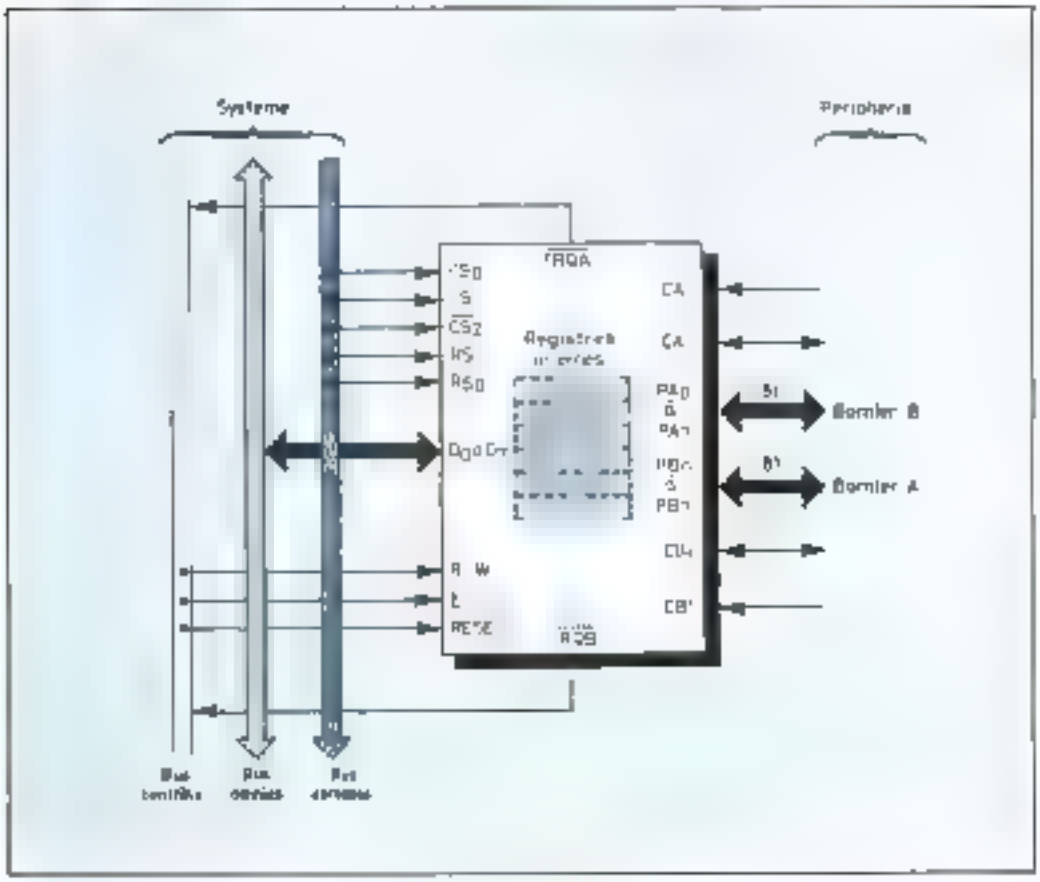
Nous remarquons que le microprocesseur peut adresser 6 registres en écriture et en lecture. Ces registres sont répartis en deux groupes de trois registres relatifs à chacun des boîtiers.

C R A
C R B Contient les paramètres de fonctionnement.

D D R A
D D R B Contient le mot fixant le sens de transfert entrée ou sortie pour chacune des lignes de données. Un état « 1 » définit une broche en sortie et un état « 0 » une broche en entrée.

O R A
O R B Mémorise les données en sortie lors d'une écriture A à mémoire adressée on peut lire les données présentées en entrée mais elles devront être validées à nouveau

Deux circuits de commande d'interruption A et B permettent de fixer CA, CA, CB, CB et de générer IRQA et IRQB



Sélection et adressage des registres

Nous venons de voir que 6 registres internes peuvent être adressés par le microprocesseur qui les considère toutefois comme **4 adresses mémoire.**

Par 2 fils d'adressage, RS_1 et RS_0 on peut choisir parmi quatre registres. Un troisième fil aurait permis l'adressage de huit registres, alors qu'ils sont au nombre de six.

La solution choisie par le constructeur prévoit une économie de broches sur le boîtier. Ainsi, 2 registres sont adressés directement **C R A et C R B** comme l'indique la **figure 5a**, les quatre autres registres O R A, O R B et D D R A D D R B étant adressés indirectement. Le choix entre O R A, O R B et D D R A D D R B étant fonction du bit 2 écrit au préalable dans C R A C R B (**fig. 5b et 5c**).

L'adressage des 6 registres du P A peut donc se résumer sur le tableau correspondant suivant

RS_1	RS_0	CRA_2	CRB_2	Registre adressé
0	1	–	–	C R A
0	1	0		D D R A
0	0	1		O R A et interface
				C R B
	0		0	D D R B
1	0		1	O R B et interface

Programmation

Écriture des registres « Sens de transfert » D D R A et D D R B

Chacune des lignes des deux bornier PA_0-PA_7 et PB_0-PB_7 peut être, individuellement, programmée en entrée ou en sortie.

Ceci est obtenu par l'écriture du mot « sens de transfert » dans le registre D D R A ou D D R B.

Lorsqu'un « 0 » est écrit dans le bit 1 du registre D D R A, par exemple, le bit 1 de PA est programmé en entrée (inversement lorsqu'un « 1 » est écrit dans le bit 1 du registre D D R A, le bit 1 de PA est programmé en sortie).

Ainsi, dans le cas de la **figure 6** les bits 0, 4 et 6 du bornier PA_0-PA_7 sont des entrées et les bits 1, 2, 3, 5 et 7 des sorties.

Décrivons maintenant les transferts de données en tenant compte des différences technologiques des deux borniers A et B.

Le bornier A : PA_0-PA_7

Nous l'avons vu précédemment, il y a transfert de données sur les lignes programmées en sortie lorsque les bits correspondants du registre D D R A sont à « 1 ».

Dans l'exemple de la **figure 7a**, le microprocesseur écrit les bits D_0, D_1, D_5, D_7 à transmettre vers la périphérie dans le registre O R A, les autres bits n'étant pas pris en compte. Seuls ces bits apparaissent sur les lignes PA_0, PA_1, PA_5, PA_7 et sont disponibles en permanence : **il y a mémorisation des sorties.**

Du point de vue électronique proprement dit, le schéma de fonctionnement est donné à titre indicatif sur la **figure 7b**. Lorsque D D R A est à 1, la porte ET autorise le transfert des informations de O R A vers PA.

Dans le cas où un ou plusieurs bits du registre D D R A est à 0, les lignes correspondantes sont programmées en entrées.

Les données présentes sur les lignes PA_0, PA_1 et PA_4 de la **figure 8a** apparaissent alors, après amplification, sur le bus de données du système afin que le microprocesseur puisse en effectuer la lecture ; toutefois, il n'y a pas mémorisation des entrées.

La **figure 8b** représente le schéma équivalent du circuit d'interface. Ici, PA_4 est transmis directement à D_4.

Il est à remarquer que lors de la lecture des lignes PA_3, PA_4, PA_5, le microprocesseur lit un mot de 8 bits dont seuls D_3, D_4, D_5 sont représentatifs.

Les autres bits ne représente-

Fig. 6 - Schéma synoptique du circuit PIA permettant aux microprocesseurs pour adresser 6 registres internes : on trouve : 4 R (DDRA, ORB, CRB, DDRB, ORB).

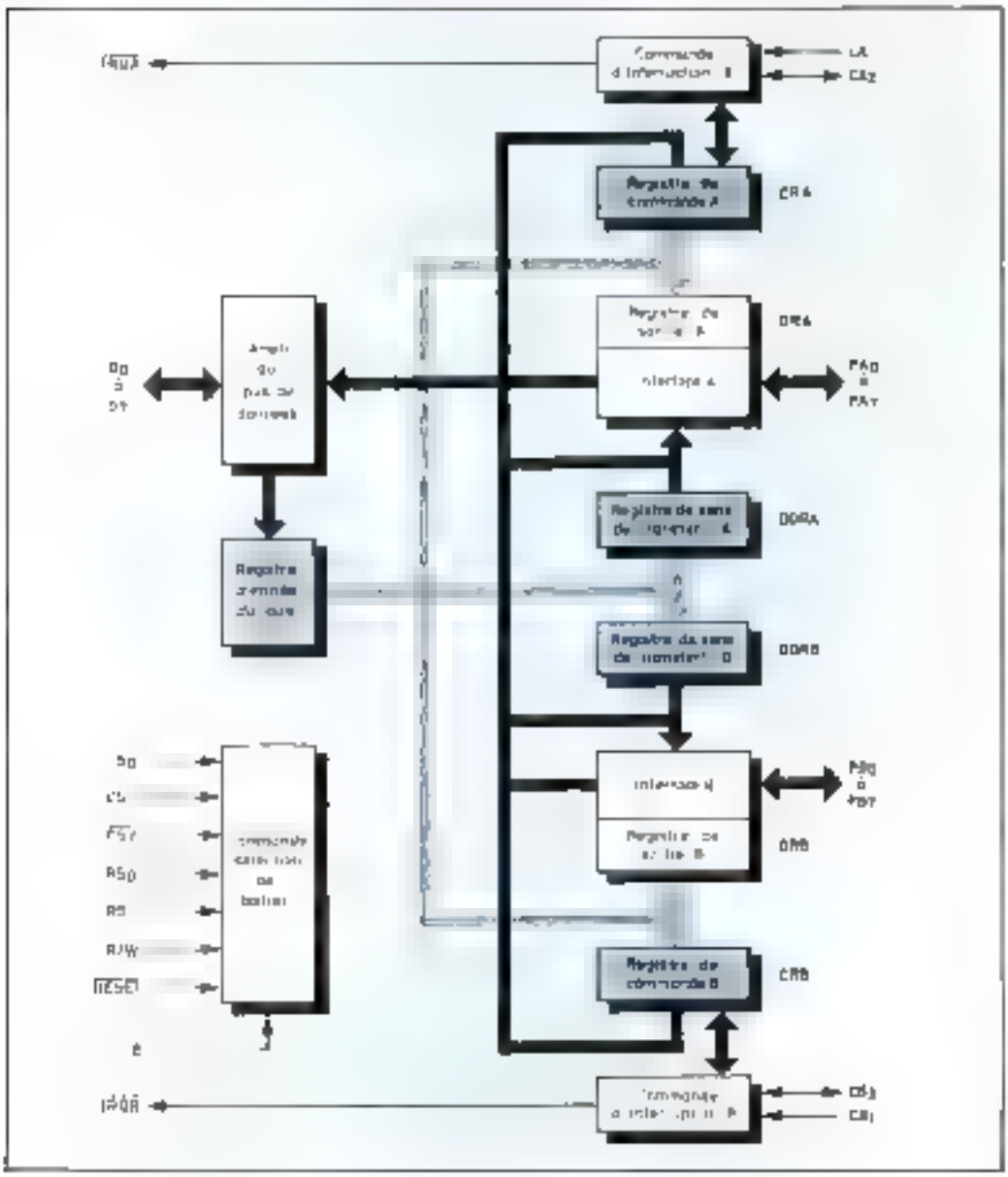


Fig. 5 a. — Les registres CRA et CRB sont adressés directement grâce aux deux fils RS_0 et RS_1.

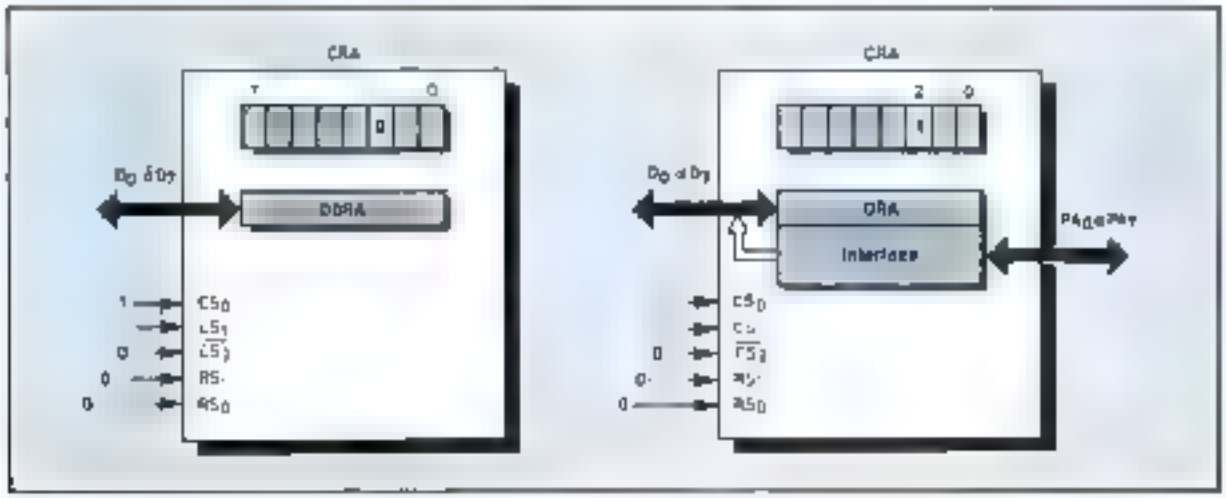


Fig. 6. — Si $RS_0 = RS_1 = 0$, on adresse soit ORA soit DDRA en fonction du bit 2 écrit dans CRA. Si ce bit est à 0, le registre adressé est DDRA et s'il est à 1, le registre ORA est adressé.

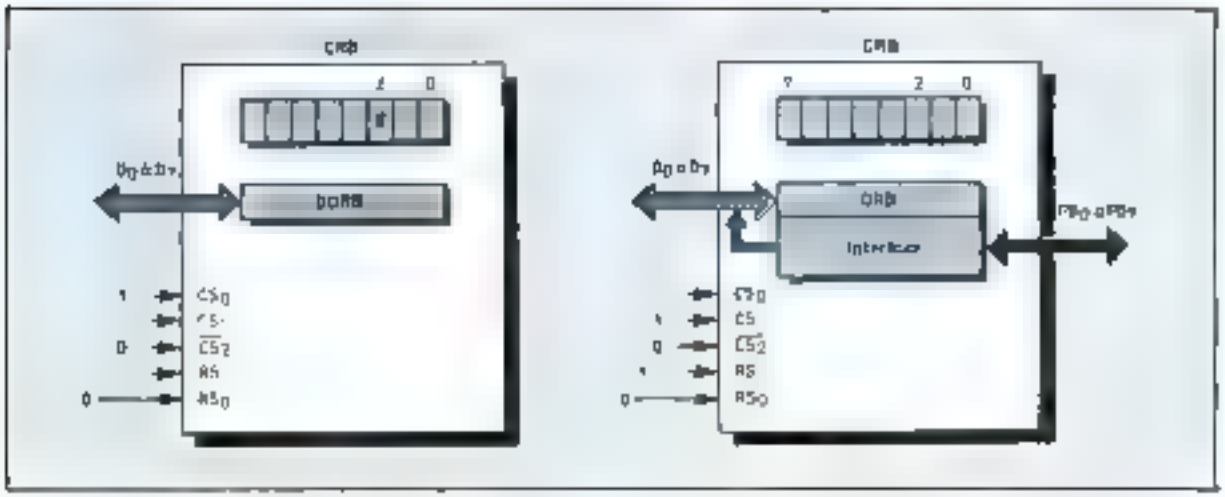


Fig. 7 c. — Lorsque $RS_0 = 0$ et $RS_1 = 1$, on adresse soit DDRB soit ORB en fonction de l'état du bit 2 de CRB. Si ce bit est à 0, le registre adressé est alors DDRB, s'il est à 1, c'est le registre ORB qui est adressé.

ront l'état des sorties PA PA$_1$, PA$_2$, PA$_3$, PA$_4$, PA$_5$, PA$_6$ si celles-ci sont chargées de façon à respecter les normes TTL, alors il y aura identité entre l'état de ces sorties et l'état des bits correspondants du registre O R A : tout se passe comme si le microprocesseur lisait l'état des bits du registre O R A pour les lignes programmées en sortie. Sinon il y aura une différence comme nous l'avons illustré dans l'exemple des **figures 9a et 9b.**

Le bornier B PB$_0$-PB$_7$

Chacune des lignes PB$_0$-PB$_7$ joue le même rôle que les lignes PA$_0$-PA$_7$ du bornier A. Il y a simplement une différence de structure, les lignes PB pouvant être mises à l'état haute impédance (tri-state) lorsqu'elles sont programmées en entrée.

La **figure 10** représente le schéma électronique du système lors d'un transfert de données sur les lignes programmées en sortie. Puisqu'il s'agit d'une sortie, les données présentes sur le bus de données sont mémorisées dans le registre O R B, le bit 4 à 1 du registre D D R B définit le sens du transfert des informations registre O R B vers sortie PB$_4$.

On vérifie aisément que lorsque le bit 4 de O R B est à « 0 », PB$_4$ est à « 0 » et lorsqu'il est à 1, PB$_4$ passe à l'état « 1 ».

Dans le cas où les lignes sont programmées en entrées, les bits correspondants de D D R B sont à 0 et l'état de ces lignes de sortie est transmis sur le bus de données.

L'exemple de la **figure 11** illustre la transmission de l'information présente sur PB vers D puisque le bit 3 de D D R B est à 0.

Il est à noter qu'**une lecture par l'unité centrale des lignes programmées en sortie** entraîne la lecture des bits correspondants du registre O R B indépendamment de l'état des lignes de sortie.

Ecriture des registres de commande

Nous avons vu précédemment que parmi les 6 registres internes au P.I.A. 2 d'entre eux C R A et

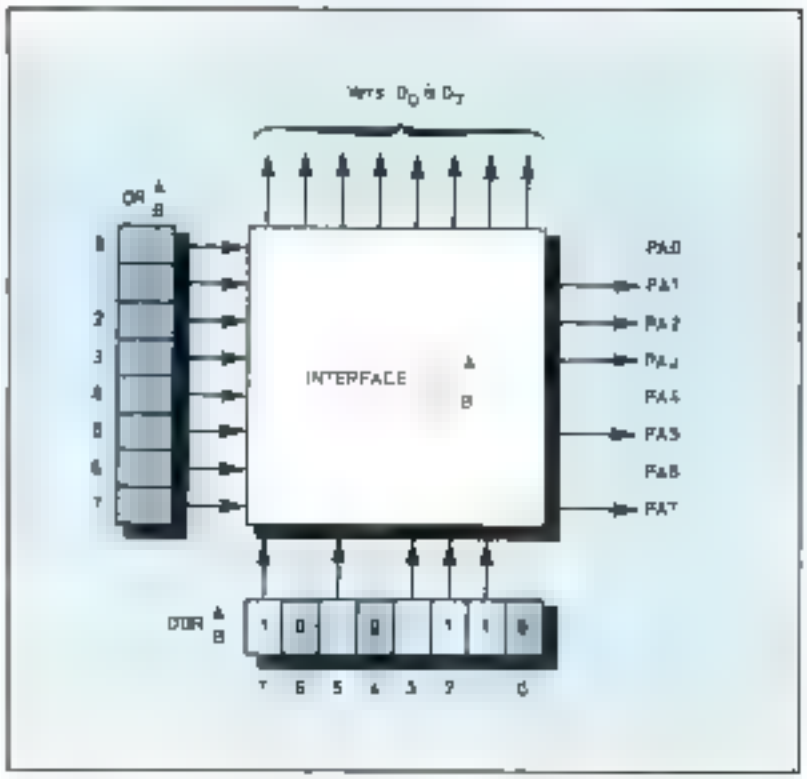


Fig. 9 : Les bits 0, 4 et 6 du bornier A ou B sont programmés en entrées, les bits 1, 2, 3, 5 et 7 sont programmés en sorties. Les états des lignes PA0, PA4 et PA6 sont différents des états des bits correspondants du registre ORA

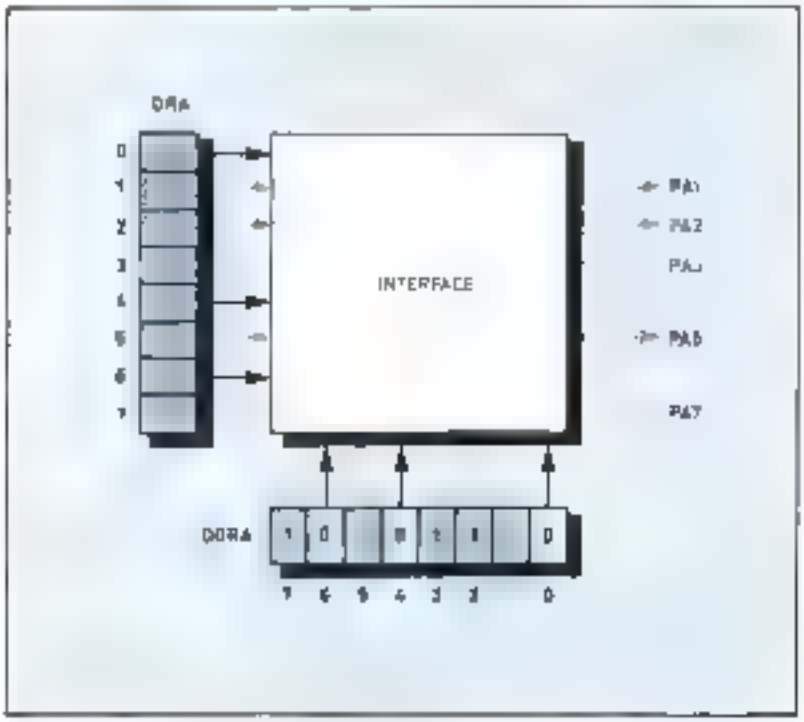
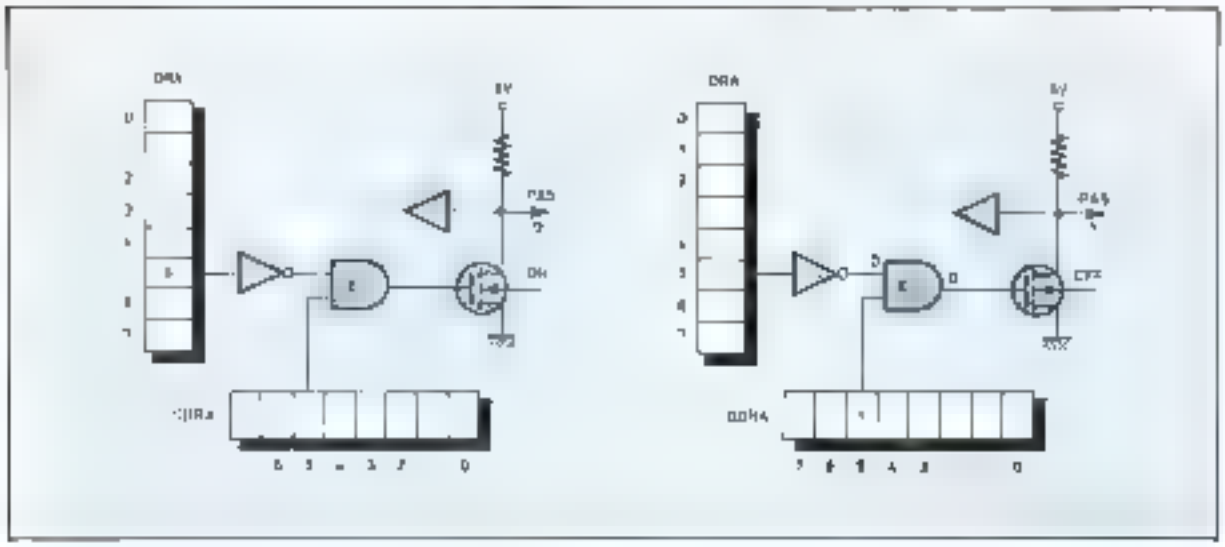


Fig. 10 : Seules les sorties PA1, PA2, PA3, PA5 et PA7 du registre ORA sont reliées à la périphérique. DDRA = 1, les lignes PA0, PA4, PA6 et PA7 ne délivrent aucune information, puisque les bits correspondants ont été mémorisés en ORA



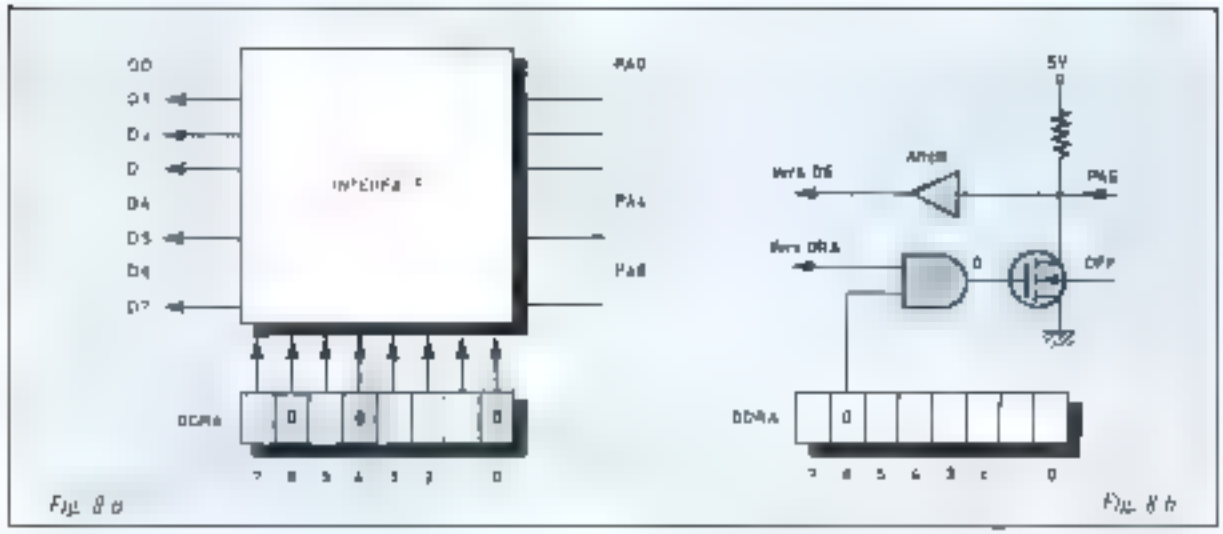


Fig. 8 a

Fig. 8 b

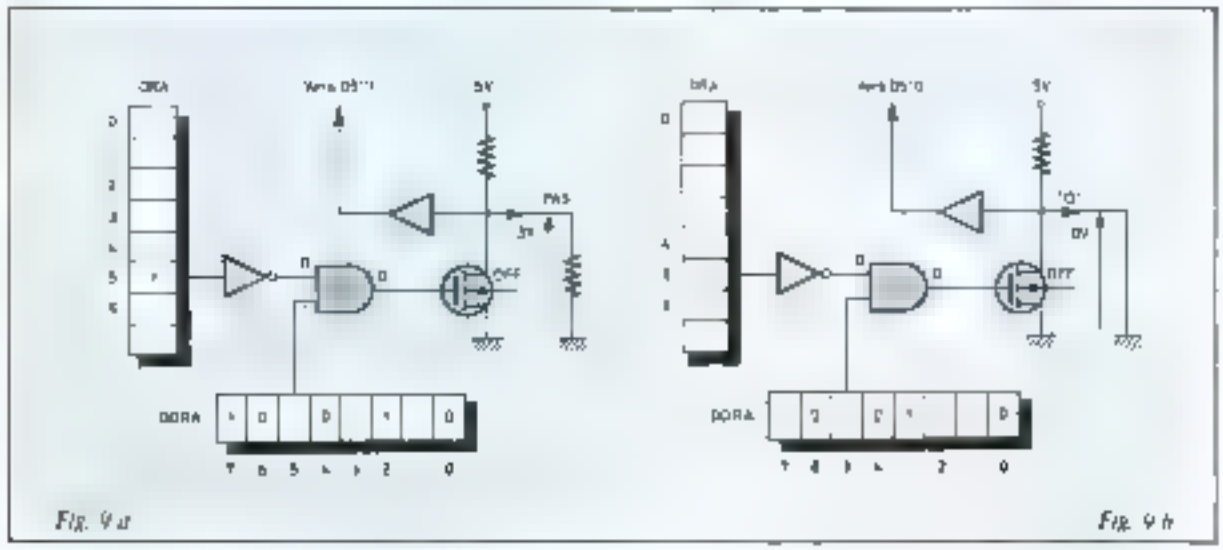


Fig. 9 a

Fig. 9 b

C R B contiennent les paramètres de fonctionnement du circuit.

Dans ces 2 registres, les bits 2 permettent de définir l'adressage des autres registres. Tous les autres bits de C R A et C R B étant relatifs aux lignes d'interruptions CA_1, CB_1, CA_2, CB_2, $\overline{IRQA}$ et $\overline{IRQB}$ disponibles sur le boîtier 40 broches.

Le format des registres C R A et C R B est donné **figure 12.** Les bits 6 et 7 de ces 2 registres ne peuvent être écrits et sont seulement lus.

Mode de fonctionnement de CA

La programmation du mode de fonctionnement de la ligne d'interruption CA_1 est décrite dans le tableau ci-dessous.

Par exemple, si nous prenons la première ligne de ce tableau, lorsque les bits 1 et 0 de C R A sont à « 0 », une demande d'interruption est prise en compte sur un front descendant de CA_1. L'indicateur d'interruption CRA_7 associé à CA_1 est mis à 1 et le PIA génère un signal de sortie d'interruption $\overline{IRQA}$ vers le microprocesseur.

L'indicateur d'interruption CRA_7 est mis à zéro par une lecture du registre de données de la périphérie A par le microprocesseur.

Une demande d'interruption masquée par CRA_0 = 0 est cependant mémorisée et devient active lorsque CRA_0 passe à 1 si $\overline{IRQA}$ est activée à 0.

N°	CRA_5	CRA_4	transition active de l'entrée d'int. CA_1	indicateur d'interruption CRA_7	sortie d'interruption $\overline{IRQA}$ (vers MPU)
1	0	0		mis à 1 par	interruption $\overline{IRQA}$ = 1 masquée
2	0			mis à 1 par	passe à 0 quand C R A passe à 1
3	0	0		mis à 1 par	interruption $\overline{IRQA}$ = 0 masquée
4	0	1		mis à 1 par	passe à 0 quand C R A passe à 0

L'organisation graphique des modes de fonctionnement des lignes d'interruption est donnée **figure 13.**

Fig. 12. Schéma de principe d'une des 2 voies de transfert de données du circuit d'interface périphérique. Le bit 2 de DDRB est à 1 lorsque l'on veut lire PB, et la valeur inscrite dans le bit 4 de DRB est alors présente sur PB, si la sortie correspondante est validée par le bit 4 de DDRB.

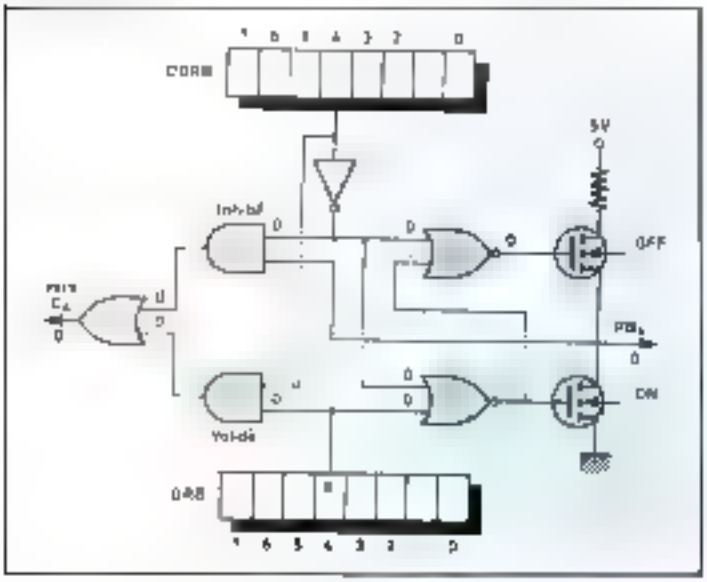
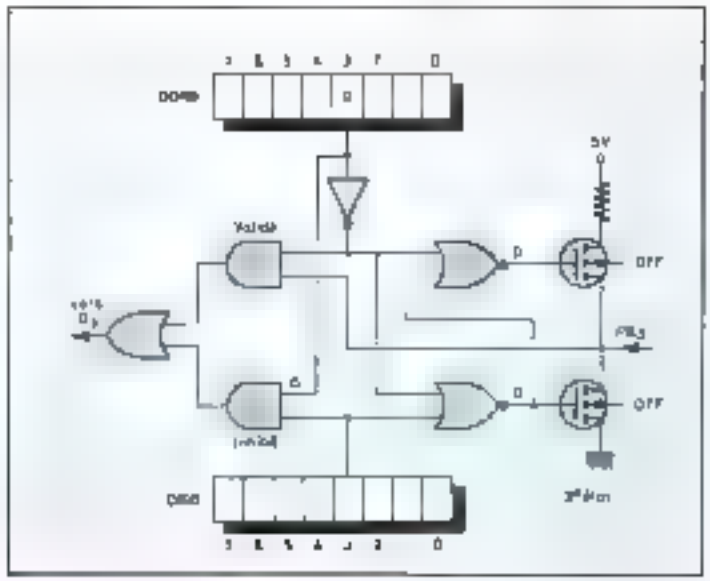


Fig. 13. Schéma électronique d'une des 2 voies de transfert de données du circuit périphérique. Le bit 2 de DDRB étant à 1, la valeur du bit 4 de DRB est présente sur PB, si la sortie correspondante est validée par le bit 4 de DDRB.



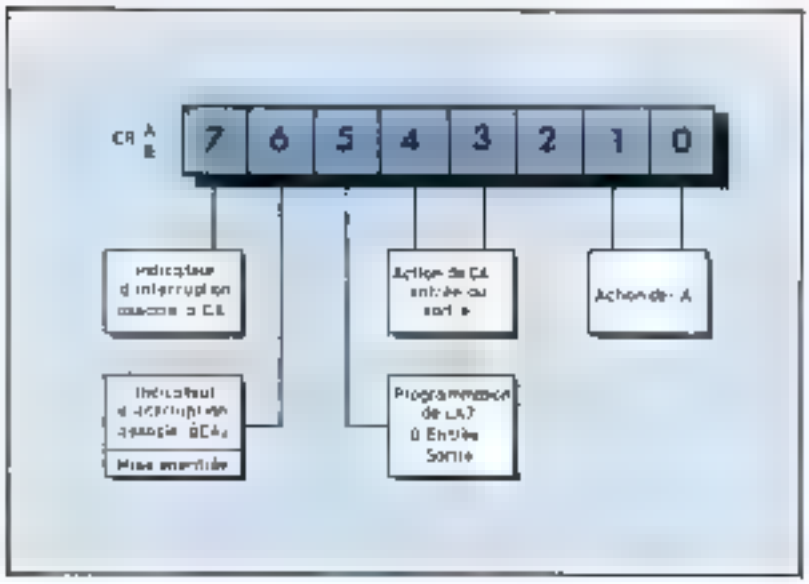


Fig. 13 Format des registres de commande CRA et CRB. Les bits 6 et 7 ne peuvent pas être écrits et lisent des états définis.

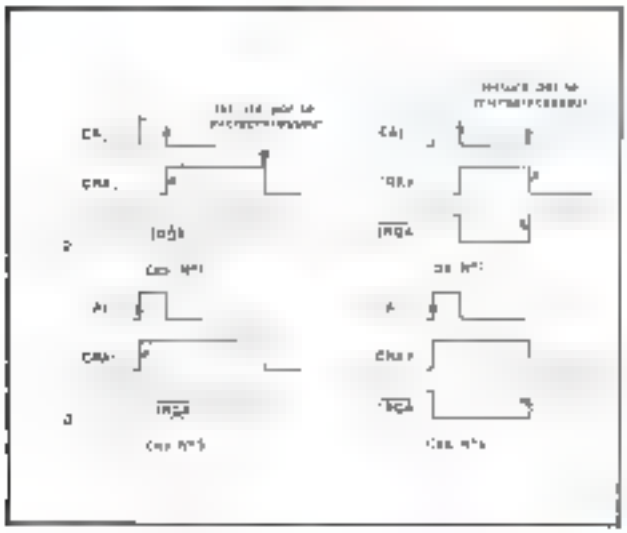


Fig. 14 Modes de fonctionnement des lignes d'interruption

Mode de fonctionnement de CA_2

La programmation du mode de fonctionnement de la ligne d'interruption CA_2 mise en entrée est identique à CA_1 si le bit 5 du mot de commande CRA est à 0.

Dans ce cas, les bits CRA_3, CRA_4 et CRA_5 jouent le même rôle que les bits CRA_0, CRA_1 et CRA.

La programmation de CA_2 en sortie de commande s'obtient en écrivant un « 1 » dans CRA_5. CRA_3 et CRA_4 permettent de définir les modes d'action de CA_2 **(fig. 14)**.

Selon la programmation des bits CRA_4 et CRA_3 on distingue 4 modes de fonctionnement.

Dans le **mode programmé**, la sortie CA_2 suit la programmation du bit CRA_3 du registre CRA.

Dans le cas des modes impulsionnel et dialogue CA_2 est associé à une **lecture**.

Sur la **figure 15**, nous remarquons que CA_2 est activé au niveau bas par le front descendant de l'impulsion E qui active une lecture des données en provenance du bornier A, ceci quel que soit le mode de fonctionnement.

Dans le mode impulsionnel, CA_2 est remis au niveau haut par le front descendant de la première impulsion E qui suit une désélection du circuit.

Remarquons que dans le cas d'un fonctionnement normal, après lecture du bornier A, le microprocesseur exécute une instruction dont il vient de faire acquisition : le PIA est donc désélecté, par suite CA_2 a une durée d'un cycle d'horloge.

Dans le mode dialogue CA_2 est remis au niveau haut par l'indicateur d'interruption CRA lui-même mis à un par le front actif de CA_1, ceci de façon **asynchrone**.

Mode de fonctionnement de CB_2

De même que pour CA_2, la programmation de cette ligne en sortie de commande s'obtient en écrivant (CRB = 1).

Mais CRB_4 et CRB_3 permettent de définir des modes d'action de CB_2 **différents** de CA_2.

Fig. 14 L'écriture d'un « 1 » dans CRA permet la programmation en sortie de commande de CA_2. Les modes d'action de CA_2 sont alors définis par CRA_5 et CRA_4.

CRA_4	CRA_3	Modes	
0	0	dialogue	associés à une lecture
0	1	impulsionnel	associés à une lecture
1	0	programmé	
1	1	programmé	

CRB_4	CRB_3	Modes	
0	0	dialogue	associés à une écriture
0	1	impulsionnel	associés à une écriture
1	0	programmé	
1	1	programmé	

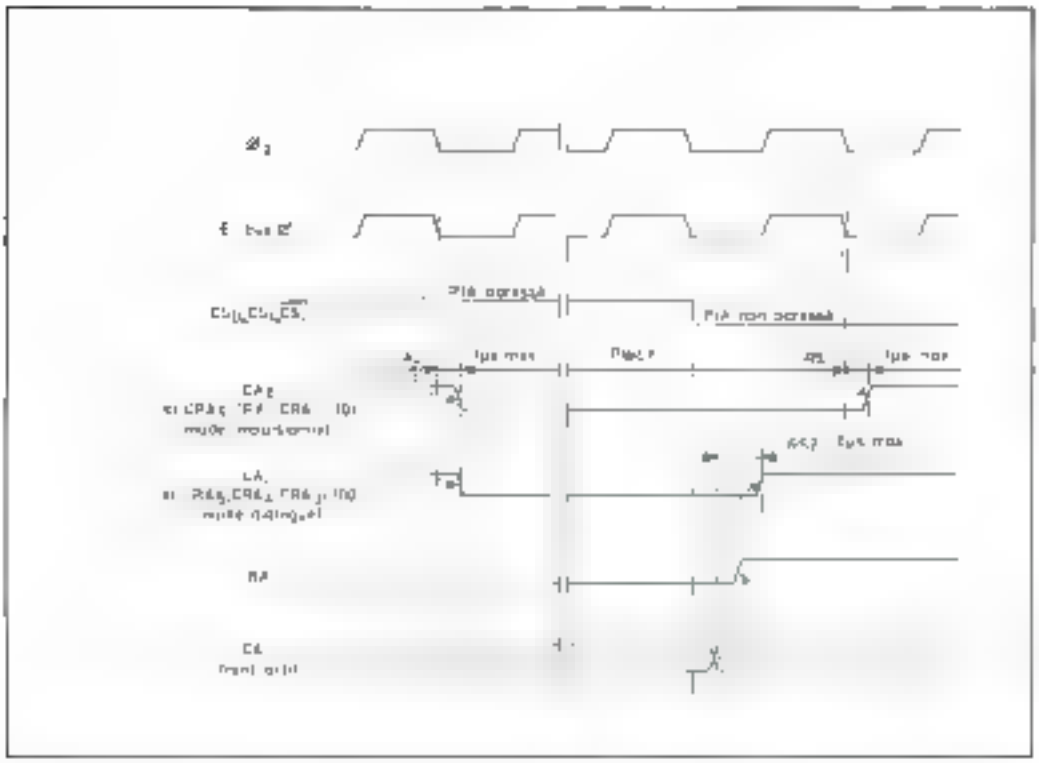
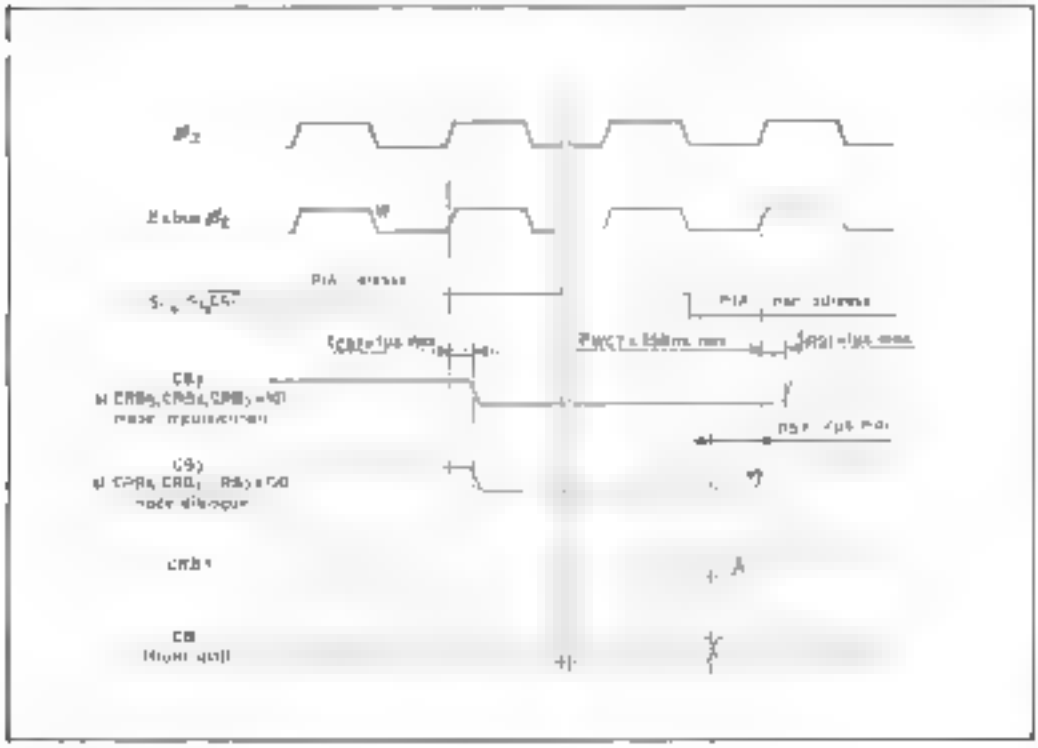


Fig. 5 — Diagramme des modes impulsionnel et dialogue de CA2. Pour ces modes, CA2 est mis à zéro à une [illegible]

Fig. 10. — Diagramme des modes impulsionnel et dialogue de CB2. Pour ces modes, CB2 est mis à zéro [illegible]



Dans le mode programmé, la sortie CB2 suit la programmation du bit CRB3 du registre CRB.

Contrairement à CA2, dans les modes impulsionnel et dialogue CB2 est associé à une écriture.

Ainsi, sur le schéma de la **figure 10**, CB_2 est activé au niveau bas par le front montant de la première impulsion E qui suit une écriture des données par le microprocesseur, ceci quel que soit le mode de fonctionnement.

Dans le **mode impulsionnel**, CB2 est remis au niveau haut par le front montant de la première impulsion E qui suit une désélection du circuit.

Dans le cas d'un fonctionnement normal, voir l'explication donnée à propos de CA2, CB2 a une durée d'un cycle d'horloge.

Dans le **mode dialogue** CB2 est remis au niveau haut par l'indicateur d'interruption CRB7 lui-même mis à un par le front actif de CB1 et ceci de façon **asynchrone**.

RESET

La ligne RESET active au niveau bas, permet de remettre les registres internes du PIA à zéro.

Il est recommandé de maintenir à « 1 » les lignes CA_1, CA_2, CB1, CB2 quand RESET est actif afin d'éviter la mise à « 1 » des indicateurs d'interruption après retour à zéro sans sur la transition positive de RESET.

Une lecture des registres données peut être cependant faite pour remettre à zéro ces indicateurs intempestivement activés.

Dans notre prochain numéro nous publierons un exemple d'application qui se veut exhaustif de l'utilisation d'un PIA. En effet, nous traiterons le cas d'un multiplieur-diviseur 8 bits par 8 bits microprogrammé, appelé MULDIV ■

P. PELLOSO *
ING. CNAM
A. SEMETEYS *
ING. EFR.

* M. Pelloso et A. Semeteys sont employés à l'U.E.R. de Créteil et enseignent conjointement au centre Ouest Parisien associé au CNAM. Ce travail a été mené dans le cadre d'études internes de l'E.D.F.

Les interruptions

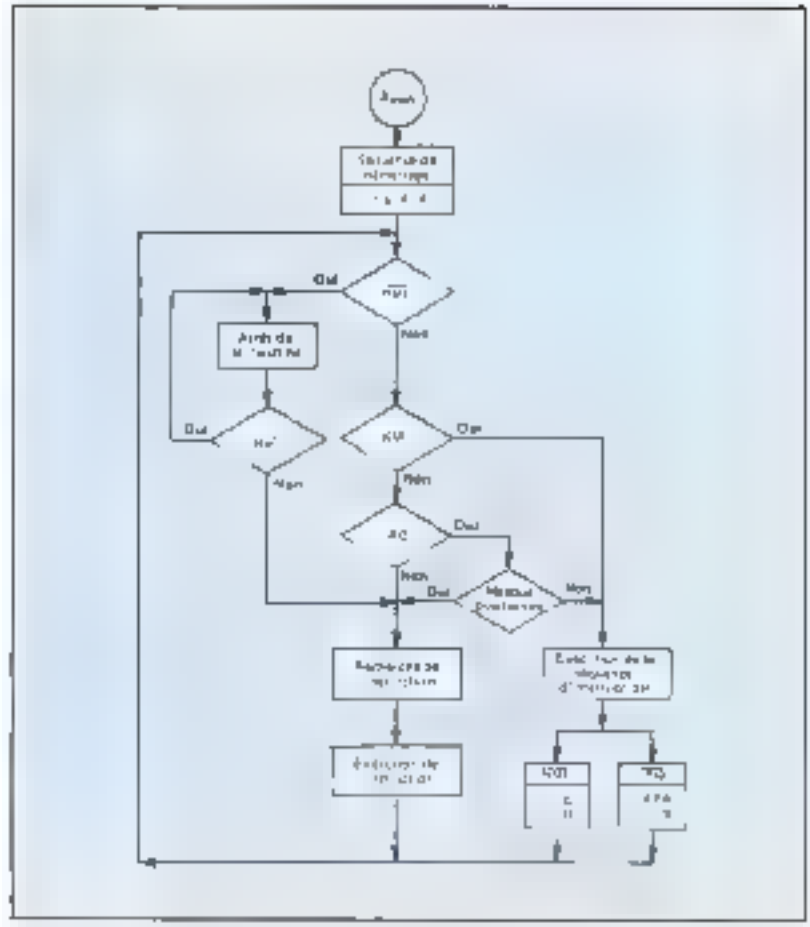
Pour exécuter efficacement certaines tâches et faciliter le travail de l'utilisateur, un microprocesseur doit offrir, entre autres, la possibilité de gérer aisément des interruptions.

Les interruptions sont des événements qui provoquent l'arrêt d'un programme en cours de traitement et le passage à un autre programme.

Les domaines d'utilisation d'un processus d'interruption sont assez vastes, nous retiendrons par exemple les interruptions dues aux erreurs ou aux pannes machine (panne d'alimentation, erreur de parité en mémoire...) les interruptions de programme (instruction ou adresse incorrecte, opération impossible, division par zero...), les interruptions d'entrée-sortie (besoin d'échange d'informations entre le microprocesseur et les périphériques téléimprimeur, clavier, écran de visualisation, capteurs...).

L'usage des interruptions donne ainsi aux concepteurs de systèmes une souplesse d'emploi considérable.

Dans cet article, nous traiterons successivement des notions de pile et de pointeur de pile, puis nous aborderons les différents types d'interruptions telles que les interruptions prioritaires, les interruptions masquables, les interruptions logicielles, l'initialisation et les interruptions vectorisées. Enfin, nous analyserons le principe des priorités dans les interruptions.



Cet organigramme de mise en route nous permet de voir comment le microprocesseur réagit à l'initialisation RESET. Il explique également le fonctionnement de l'instruction HALT et la réponse du microprocesseur à une demande d'interruption non masquable NMI. Il explique également comment le microprocesseur réagit à une demande d'interruption masquable INT. Dans le cas où une interruption est demandée, il faut vérifier si elle est autorisée ou non grâce à la validation en FFF4. Si le masque est autorisé, grâce à la validation en FFF4, il faut vérifier si l'interruption est prioritaire ou non. Si elle est prioritaire, il faut sauvegarder le contenu de l'instruction en cours d'exécution.

Notions de « pile »

Pour pouvoir accepter une interruption, le microprocesseur doit suspendre l'exécution du programme qu'il est en train de traiter. Pour cela, il doit stocker les informations contenues dans l'ensemble des registres internes, puisque ce sont eux qui contrôlent le bon déroulement du programme en association avec les instructions stockées en mémoire.

Ainsi, à la réception d'une demande d'interruption, le contenu des registres internes du microprocesseur est préservé dans des emplacements mémoires appelés **PILE** (stack en anglo-saxon).

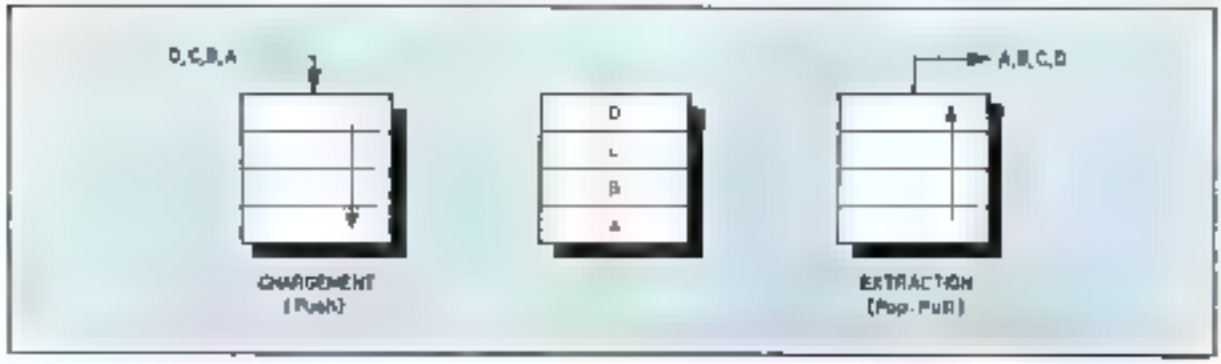


Fig. ... Exemple de pile LIFO. Les données doivent impérativement être chargées en mémoire dans un ordre déterminé et doivent ressortir dans l'ordre inverse.

Une pile est une zone mémoire utilisée pour stocker temporairement les informations contenues dans l'ensemble des registres internes du microprocesseur

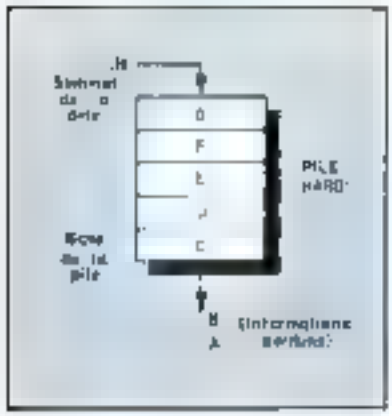


Fig. [illegible] exemple de pile [illegible]

Après l'exécution du programme d'interruption, il y aura restitution du contenu des registres, c'est-à-dire transfert de données des emplacements mémoire vers les registres internes.

Structure d'une pile

Une pile est donc une zone mémoire utilisée pour stocker temporairement une ou plusieurs informations. Elle est quelquefois appelée LIFO (Last In, First Out). Cette appellation est justifiée par le fait que le dernier événement stocké dans la pile sera le premier ressorti.

Un exemple de pile LIFO de quatre emplacements mémoire est illustré **figure 1.** Les données issues des registres internes sont chargées successivement dans l'ordre A, B, C et D. Lors de la restitution, l'extraction de ces valeurs s'effectue dans un ordre inverse D, C, B et A.

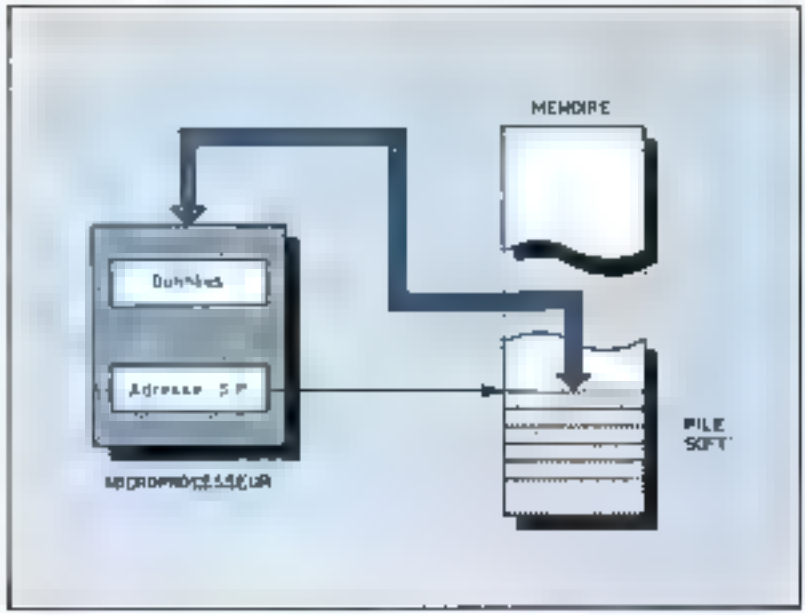
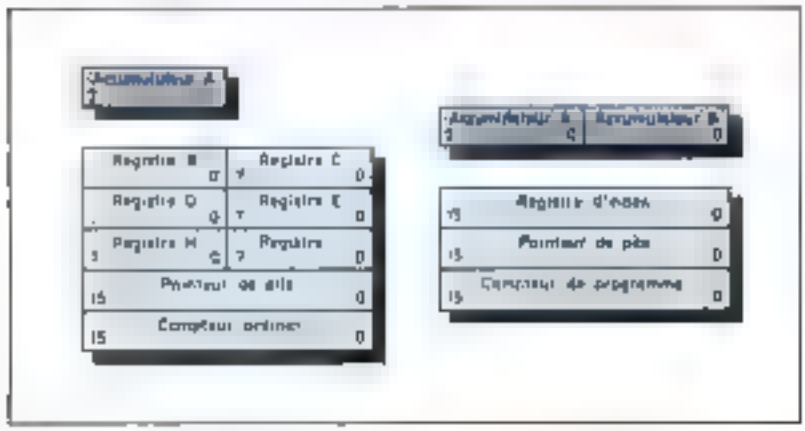


Fig. [illegible] exemple d'implantation [illegible] mémoire. Le mot suivant le mot situé au sommet de la pile devient mot utilisé.

Fig. [illegible] représentation du pointeur de pile [illegible] mémoire pour [illegible] 6800.



Réalisation d'une pile

Deux techniques sont utilisées pour réaliser une pile : la pile en « matériel » ou la pile en « logiciel ».

● La pile en matériel

Une pile en matériel ou « hard » est constituée par un ensemble de registres internes au microprocesseur.

L'avantage est bien sûr une grande rapidité dans l'utilisation de ces registres, le désavantage est leur capacité limitée. Si la pile est chargée au-delà de sa capacité, le contenu du dernier mot dans la pile est perdu chaque fois qu'un mot supplémentaire est poussé au sommet de la pile. Dans l'exemple de la **figure 2** les premières données A et B introduites dans la pile « hard » sont perdues ou « écrasées ».

● La pile dite programmée

Ce type de pile est souvent appelé « soft ». Elle consiste simplement en une zone réservée dans la mémoire vive du système.

La position de cette pile dans la mémoire est choisie par le programmeur. Pour définir l'adresse de la pile, il existe à l'intérieur du microprocesseur un compteur spécial appelé pointeur de pile (Stack Pointer : **SP**).

Le registre S.P pointe toujours au sommet de la pile, le mot situé juste au-dessus du dernier mot déposé. Ceci a pour but de permettre un empilement plus rapide des informations (**fig. 3**).

A titre d'exemple, la **figure 4** indique l'emplacement du pointeur de pile parmi les registres des microprocesseurs 6800 et 8080. Il est intéressant de noter que le S.P a une longueur de 16 bits puisqu'il définit une adresse parmi 64 k.

Dans tout programme utilisant la pile, ou prévoyant une interruption, il faut commencer par initia-

lster le pointeur de pile, c'est-à-dire indiquer **l'adresse du sommet de la pile**.

Lors d'une opération de chargement (pushing) il y a transfert du contenu de l'accumulateur à l'adresse indiquée par le stack pointer, puis **décrémentation** de celui-ci (il se déplace vers les adresses décroissantes).

Lors d'une opération d'extraction (popping) il y a **incrémentation** du stack pointer **puis** transfert du contenu de la position mémoire repérée par le pointeur de pile, dans l'accumulateur.

Sauvegarde lors d'une interruption

Lors d'une demande d'interruption, le contenu des registres internes du microprocesseur est sauvegardé automatiquement dans la pile.

Lorsque la cause d'interruption a été exécutée, tous les registres sont désempilés, puis réinstallés à l'intérieur du microprocesseur et le programme qui avait été suspendu pourra reprendre son exécution.

L'ordre dans lequel sont empilées les informations varie d'un microprocesseur à l'autre : nous indiquons ici à titre d'exemple, la sauvegarde du 6800 (**fig. 5**).

Les différents types d'interruptions

Interruption prioritaire

Il existe dans certains microprocesseurs, une entrée d'interruption prioritaire. Dès qu'une demande d'interruption est faite sur cette borne, l'unité de commande termine d'exécuter son instruction en cours, puis automatiquement transfère dans la pile les informations à sauvegarder.

Il s'agit par exemple de la borne NMI (Non Maskable Interrupt) dans le 6800. Dans ce cas, sur un front descendant (passage du niveau haut au niveau bas sur cette borne) l'interruption a lieu systématiquement.

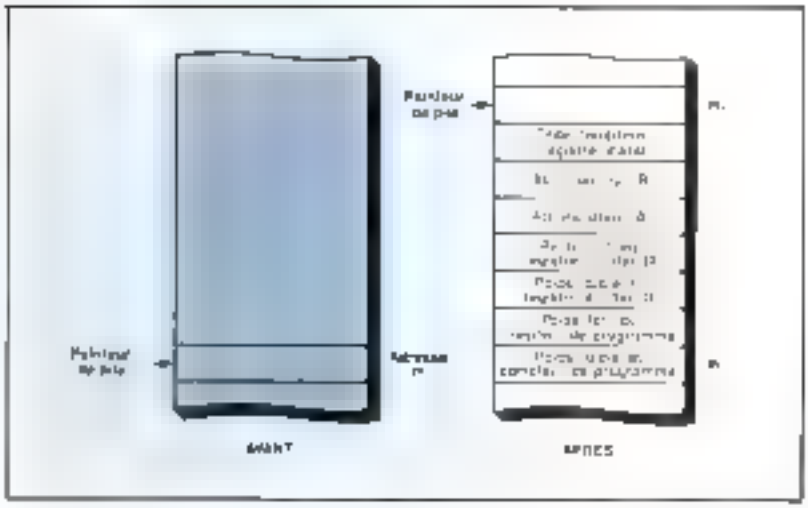


Fig. 5. - Sauvegarde du contenu des différents registres internes du 6800 dans la pile lors d'une interruption

Interruption masquable par programme

Tous les microprocesseurs possèdent une entrée d'interruption masquable. Cette **interruption n'aura lieu** que si une bascule interne au microprocesseur positionnable par des instructions, est **à l'état 0.**

Cette bascule porte le nom de masque d'interruption et peut se trouver dans le registre d'état (par exemple condition I dans le 6800) ou indépendante de ce registre (bascule INTE dans le 8080).

Dans le 8080, l'instruction EI (Enable Interrupt, autorise l'interruption en plaçant un « 1 » dans la bascule INTE qui indique que les interruptions décelées doivent être prises en considération.

L'instruction DI (Disable Interrupt), quant à elle, interdit l'interruption en mettant un 0 dans la bascule INTE.

Si nous prenons l'exemple du 6800, la borne d'interruption masquable s'appelle **IRQ** (Interrupt Request) et elle est active au niveau bas, l'interruption ayant lieu lorsque I = 0.

La condition I est positionnée par deux instructions :
Clear Interrupt Mask (CLI) : I est positionnée à 0.
Set Interrupt Mask (SEI) : I est positionnée à 1.

Il est à noter qu'après chaque interruption, le bit I est automatiquement mis à 1. Il ne faudra donc pas oublier de le remettre à zéro, lors de l'exécution du programme.

Interruption logicielle

Parmi les instructions dont sont dotés les microprocesseurs, certaines d'entre elles provoquent une interruption. Ces interruptions par programme sont, en général, non masquables.

Il s'agit par exemple, de l'instruction SWI (Software Interrupt) dans le 6800 ou du RESTART (RST) dans le 8080 de Intel.

RESTART est une instruction spéciale de branchement de sous-programme. Elle est codée sur 8 bits suivant le format indiqué **figure 6.**

Lors de l'exécution de cette instruction, le contenu du compteur ordinal est transféré dans la pile et représente l'adresse de retour. Le

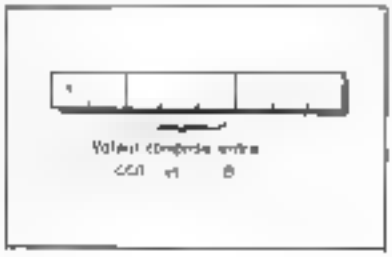


Fig. 6

Une interruption est vectorisée lorsqu'elle provoque un branchement direct à l'adresse de son programme de traitement

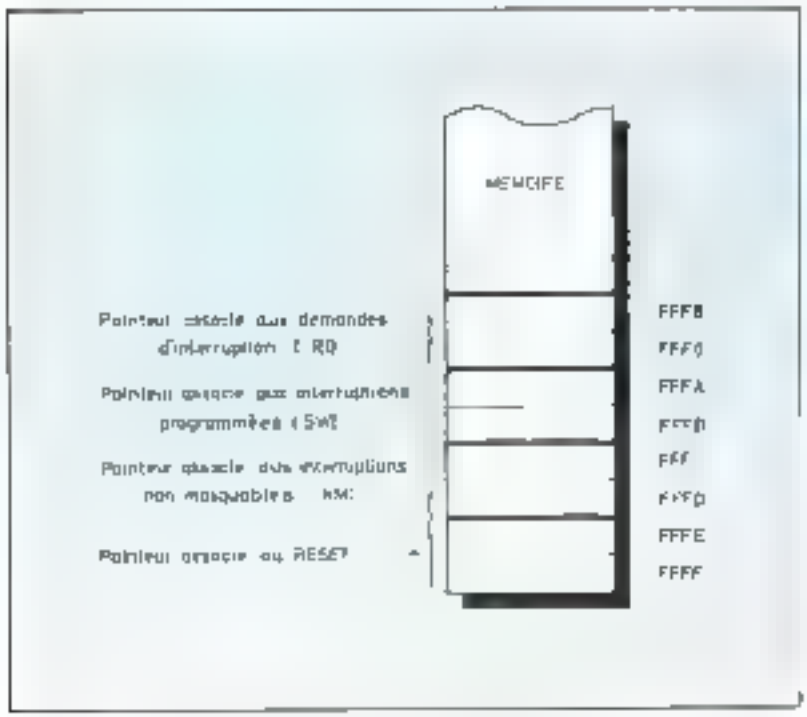


Fig. Organisation interne de la zone mémoire où sont rangés les pointeurs des interruptions dans le 6800

programme se poursuit alors à l'adresse indiquée par le mot de 3 bits compris entre 000 et 111.

RST est utilisé en liaison avec huit sous-programmes au maximum, chacun d'entre eux pouvant avoir une longueur de 8 octets. Ainsi, les 64 mots inférieurs de la pile servent au traitement de l'interruption. Chaque interruption produit l'exécution d'une instruction RST donnée et produit à son tour le branchement à un sous-programme spécifique de traitement.

Le retour au programme initial s'effectue par l'instruction RET, RTN.

De plus, il existe aussi des instructions d'attente qui arrêtent le déroulement d'un programme jusqu'à ce qu'une interruption se produise (instruction WAI dans le 6800 et HLT dans le 8080).

Initialisation (Reset)

Cette entrée Reset du microprocesseur est utilisée pour le démarrage ou la réinitialisation.

Cette opération a pour rôle de placer le compteur ordinal à une adresse déterminée par le constructeur et de masquer les interruptions.

Dans certains microprocesseurs, l'initialisation remet automatiquement à zéro les registres internes.

Le signal de RESET dans le 8080 annule le contenu du compteur ordinal. Ainsi après le RESET le programme commence à l'adresse mémoire 0. Il est important de souligner que les bascules d'indicateurs d'états (flags), les registres, le pointeur et les registres ne sont pas remis à 0.

Interruptions vectorisées, fin d'interruption

On dit que les interruptions sont vectorisées, lorsqu'une interruption provoque un branchement directement à l'adresse du programme de traitement de celle-ci. Il s'agit dans ce cas d'un adressage indirect.

Par conséquent, la vectorisation consiste à donner les adresses qui apparaissent sur le bus d'adresse après chaque type d'interruption.

Par exemple pour le 6800 nous aurons :

Description des interruptions	Vecteurs	
	MSB	LSB
RESET	FFFE	FFFF
NMI	FFFC	FFFD
SWI	FFFA	FFFB
IRQ	FFF8	FFF9

L'organisation interne de la mémoire est représentée **figure 7**.

Lors d'un RESET, l'unité mémorisant le compteur de programme est chargée avec l'adresse contenue dans le pointeur associé à l'entrée RESET (ici FFFF et FFFE). Ces deux adresses permettent de placer sur le bus d'adresse les deux octets (donc 16 bits) contenus en FFFF et FFFE. Le microprocesseur exécute alors le programme d'initialisation (RESET) commençant à l'adresse contenue dans le compteur de programme.

Du fait de ce mécanisme de vectorisation, il est impératif que les programmes mémorisés à ces adresses soient, ineffaçables, c'est-à-dire implantés **en mémoire morte**.

Après le traitement d'une interruption, une instruction dans le sous-programme d'interruption permet le retour au programme principal.

Priorités des interruptions

Pour illustrer le principe des priorités dans les interruptions, imaginons qu'une interruption soit en cours de traitement quand une autre interruption, d'un ordre plus urgent survient. La première interruption sera alors stoppée pour faire place à la seconde. Celle-ci traitée, on reviendra à la première interruption, puis enfin au programme normal.

La **figure 8** représente le diagramme des temps d'un traitement de deux interruptions A et B.

Supposons deux organes A et B reliés à l'unité centrale. L'un pos-

sible d'assigner une priorité d'interruption de A par rapport à celle grâce au bit d'état « interruption ».

En effet après la sauvegarde du contenu dans une pile suite à une interruption le bit d'état est automatiquement mis à 1. Si pour l'un des deux organes A par exemple, on prévoit au début du programme d'interruption une remise à zéro de cette interruption demandée par B pourra être acceptée car elle n'est pas masquée.

Inversement si dans le programme d'interruption de B on ne prévoit pas cette instruction tant que l'interruption de B n'est pas entièrement exécutée un ordre d'interruption de A ne sera pas pris en compte car cette demande est masquée.

Par conséquent, B est prioritaire sur A.

Structures à interruptions multiples

Un système d'interruption à plusieurs niveaux de priorité peut être réalisé soit par programme soit par câblage.

Le principe d'une interruption

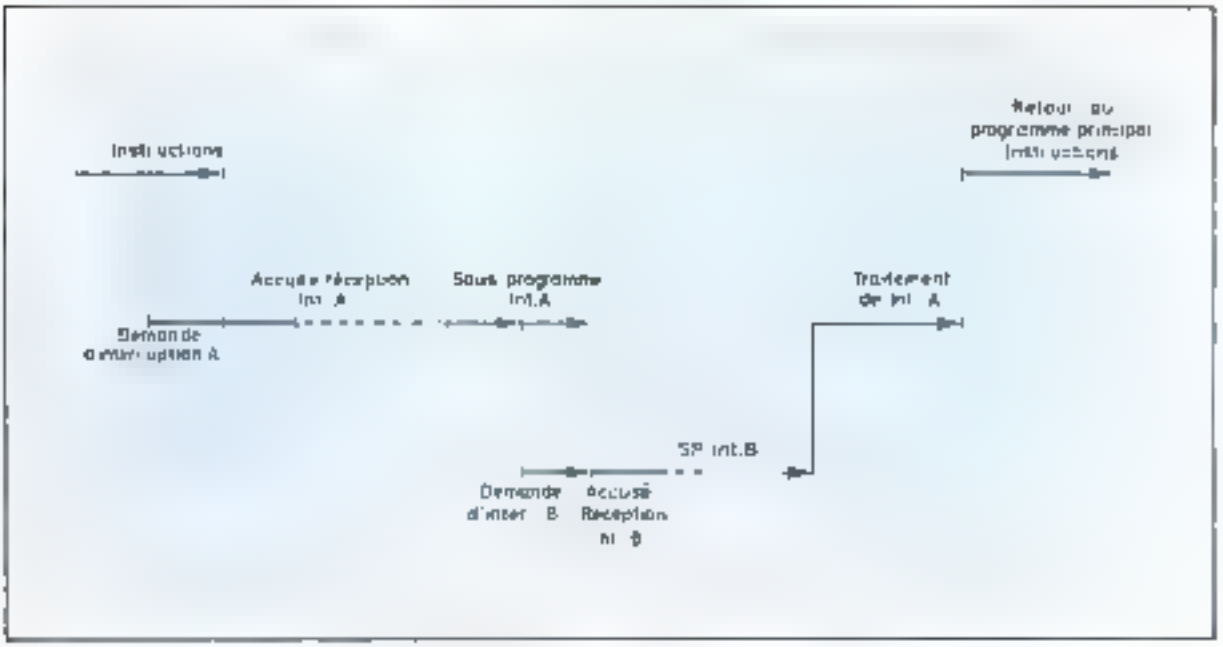
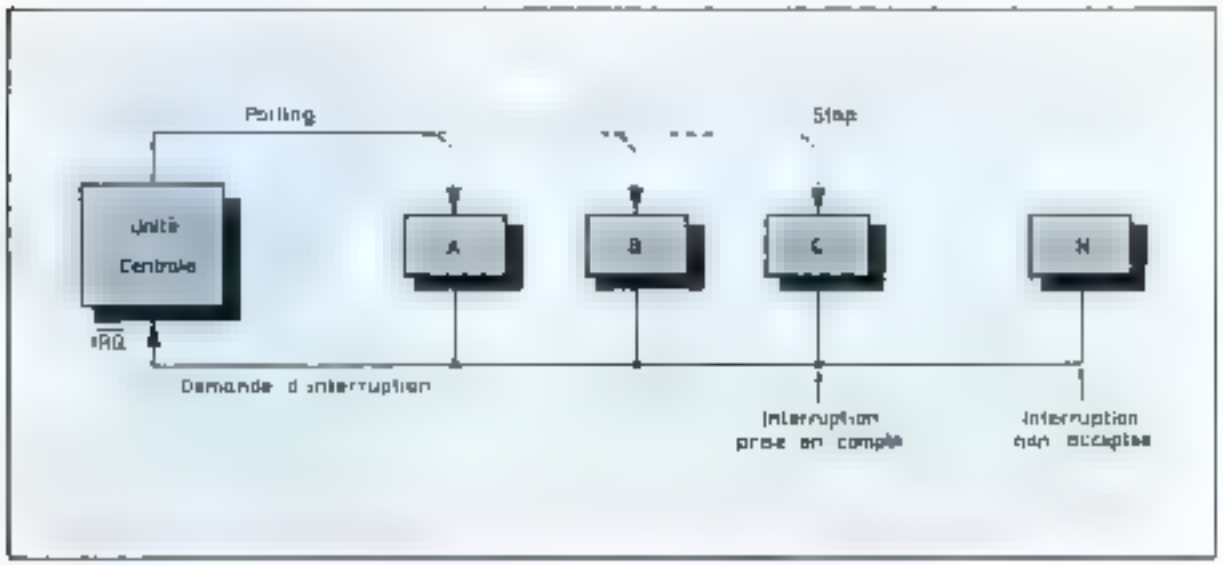


Fig. 5 – Chronogramme des temps d'un traitement de deux interruptions A et B « interruption B est prioritaire sur l'interruption A »

Fig. 6 – Gestion des interruptions par « polling » – Le programme interroge tour à tour les organes extérieurs et la priorité relative entre chacun d'eux est réglée par leur position « physique » sur le bus d'adresses



par programme est le suivant. Dès qu'une demande d'interruption apparaît l'unité centrale exécute un programme qui interroge tour à tour les organes extérieurs (Polling), tous les périphériques par exemple.

Dès que la première demande est rencontrée, l'« enquête » s'arrête et cette interruption est exécutée.

On voit que la priorité relative entre les organes extérieurs est simplement réglée par leur « position physique » sur le bus d'adresses (**fig. 9**).

Il est évident que s'il y a souvent des demandes d'interruption le programme de polling sera de nombreuses fois exécuté, ce qui ralentit le fonctionnement du système.

En ce qui concerne l'interruption par câblage plusieurs principes peuvent être utilisés. Le plus simple est celui représenté **figure 10**.

Si l'organe B fait une demande d'interruption, la sortie Q de la mémoire est positionnée à 1. Pour toutes les autres bascules $\overline{Q} = 1$. L'information est transmise vers l'unité centrale.

Si par la suite, une demande est formulée par l'organe C, celle-ci ne sera pas transmise car $\overline{Q_B} = 0$. Par contre, si une demande est faite par A, cet organe sera prioritaire.

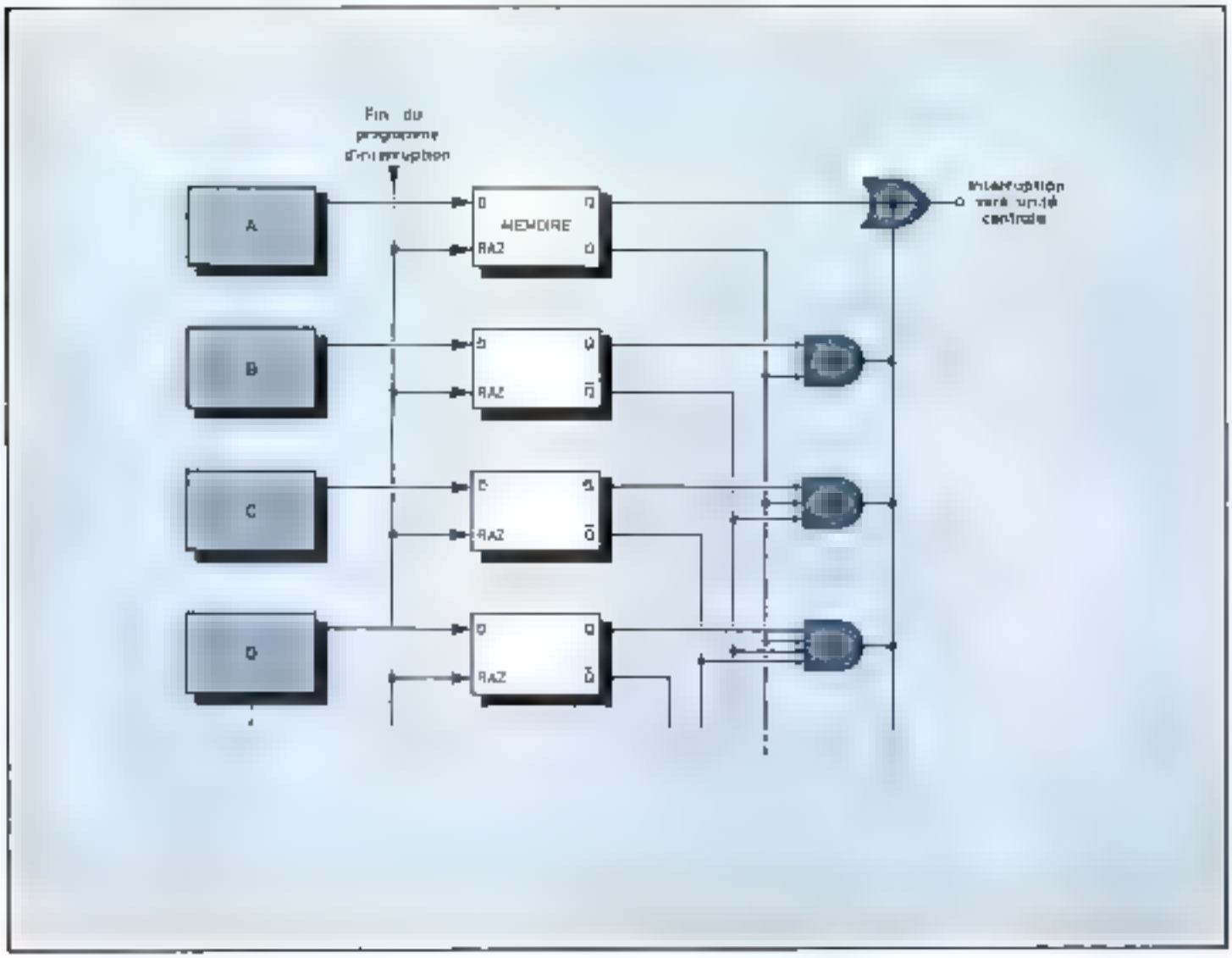
L'exécution du programme de polling sera moins fréquente que dans le cas précédent.

Pour éviter tout câblage compliqué, les constructeurs ont réalisé des circuits intégrés de gestion des interruptions appelé P.I.C. (Programmable Interface Controller). ■

J. FRÉMAUX

Jean FRÉMAUX appartient à la direction générale de l'École Centrale d'Électronique et assure les cours « microprocesseurs ».

Fig. 10 : Principe de la gestion des interruptions par câblage. L'usage des circuits intégrés spécialisés tels que les P.I.C. (Programmable Interface Controller).

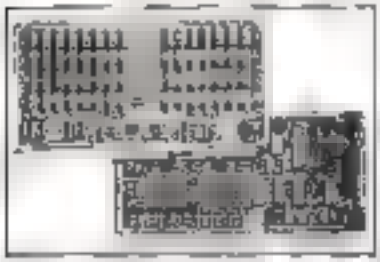


Microordinateur de développement
PICOLOG 80 D

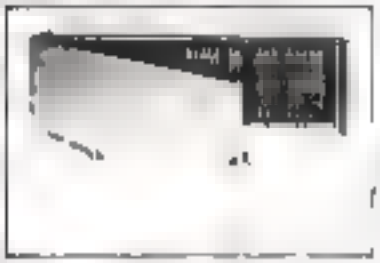
14 550 F*, version de base
23 755 F*, version disque

le confort d'un " Disc Operating System" langage évolué BASIC
Documentation en français

Microordinateur
sur une seule carte
PICOCARTE 85
3 335 F* Compatible SBC
Monotension 5 V. Processeur 8085 capable de recevoir le moniteur de mise au point des programmes d'application.



Microordinateur
application **PICOLOG 80**



LEANORD
applications microprocesseurs
...le confort...!

Mémoire **RAM**,
carte extension 8K RAM
3 360 F* disponible en :
4K 16K 32K 48K 64K

Mémoire **REPROM**,
carte support 16K ou 32K
REPROM **1650 F***
les plus économiques du marché

Grande modularité,
plus de 40 coupleurs disponibles
E/S numériques et analogiques
Fiabilité de fabrication et contrôle de série, plus de 600 applications réalisées.

Les périphériques
compatibles
tous bus micro

PICODISC 6 800 F*
Disque souple

PICOTRACE 9 500 F*
Interface graphique

PICOPRINT 3 850 F*
Imprimante alphanumérique

* Prix H.T. janvier 79

LEANORD PARIS 30 route de la Reine 92100 BOULOGNE LILLE - 236 rue Sadi-Carnot 59320 HAUBOURDIN
S.A. Groupe Chaussures Tél. (1) 605.63.16 Tél. (20) 50.43.00 Telex 810 310

Distributeurs Nancy FACEN (28) 51.00.05 Strasbourg FACEN (88) 29.20.60 Rouen FACEN (35) 98.36.00

MICRO 1 SYSTEMES

LE PREMIER "MICRO" ADAPTE A VOTRE BUDGET

Nous avons réuni pour vous les meilleurs composants
Nous vous proposons à un prix exceptionnel
l'ensemble des éléments nécessaires à la réalisation
d'un micro-ordinateur de qualité

l'ensemble complet **2490 F**

Comprend tous les composants de la [illegible]
de M[illegible] exceptés le MONITEUR et l'imprimante

Extension [illegible] 650 F
BA[illegible]

CONTACTEZ NOUS MAINTENANT POUR COMMANDER
CADEAU AUX 100 PREMIERS ACHETEURS

Attention [illegible]

ELEKTRONIKLADEN

[illegible]

Quand les mathématiques deviennent un Art

La couverture de ce numéro représente une vue partielle du dessin ci-dessus, réalisé à l'IREM de Dijon (Sujet : « Initiation à la Recherche sur l'Enseignement des Mathématiques. Au nombre de 25 en France, des instituts associent une formation continue des enseignants, basée sur une liaison constante avec la recherche »).

Parmi d'autres résultats de recherche, il y a ces dessins. A première vue, il s'agit d'une méthode moderne d'enseignement des mathématiques : les étudiants, élèves sont de plus en plus amenés à travailler avec des consoles graphiques d'ordinateurs dans le cadre de leurs travaux pratiques.

En effet, quelle manière agréable d'aborder le calcul des résultats, les transformées en tout genre (Laplace, Fourier, etc.), les fonctions dites « spéciales » et les polynômes les plus sophistiqués.

Une conséquence directe de la recherche et du travail sur ces consoles sont ces illustrations, véritables œuvres d'art par ordinateur.

L'ADAO, association regroupant les gens de tendance artistique comme ceux de l'IREM, innove dans le domaine.

Le dessin analogique était conçu, nécessite une bonne table X, Y et des fonctions mathématiques complexes. Pour la réalisation de l'**Hexapuce**, le sujet de notre couverture, un programme laissé en self service dans la boutique « Initiation du 20e siècle de l'ADAO » Arbi reçoit un polygone et le déforme ensuite, systématiquement dans un rapport donné. Le polygone de base pour obtenir ce dessin, n'a pas de surface. Le premier dessin de ce style avait huit pointes, d'où son nom « **Octopus** ». Le suivant en eut sept et s'appela naturellement (OCTO-) puce, ou Heptapuce (les pointes piquantes) et reçut un prix à la convention informatique 1978. A partir d'un hexagone, voici donc « l'Hexapuce ».

N'oublions pas que ces artistes mathématiciens sont capables de réaliser aussi bien du « Vasarelli » que du « Renoir », si une personnalité ou une mise en forme mathématique évidente le permet. Sont-ils des artistes ou des mécaniciens du dessin ?

Pour en juger il suffit de regarder de plus près toute leur collection, elle pourrait par ailleurs remplir une galerie d'art.

L'ADAO (Association pour le Développement de l'Art par Ordinateur) est constituée selon la loi de 1901 et met à la disposition des amateurs de micro-informatique un équipement de saisie et de reproduction graphique, un point de rencontre pour tous ceux qui s'intéressent au sujet « Art et Ordinateur », une initiation à l'informatique et au dessin par ordinateur au Basic ou Logo, langage récursif permettant tout particulièrement le dessin. ■

Point de départ de nouveaux marchés.

Exposition de
composants
électroniques 79

PARIS
2 au 7 avril
Porte de Versailles de 9h à 18h

Salon des Composants
Allée C 10 Stands 51-59

COSMAC 1800

le microprocesseur RCA

CMOS 8 bits

le plus performant

Conception et développement simplifiés avec les circuits de la famille 1800

Mémoire programmable jusqu'à
Fonctionnement
DMA

REA

met sa division

à votre disposition :

- Initiation à l'utilisation des µP
- Formation à la µprogrammation
- Assistance à la conception et à la réalisation de vos projets
- Maintenance matériels de développement

Si vous projetez une application

Contactez

REA

RADIO EQUIPEMENTS ANTARES SA
9, RUE ERNEST-COGNACQ 92301 LEVALLOIS PERRET CEDEX
TÉLÉPHONE 758 11 11 TÉLEX 620630 F

Réalisez votre micro-ordinateur « Micro-Systèmes 1 »

Comme nous vous l'avions fait savoir dans notre numéro précédent l'étude de « Micro-Systèmes 1 » réunit chaque jour davantage d'adeptes ce dont nous sommes les premiers à nous féliciter.

Aujourd'hui nous ne saurions assez vous recommander d'aborder cette lecture en ouvrant devant vous et dépliant du schéma général de fonctionnement *.

Jusqu'à présent nous avons décrit le fonctionnement des deux blocs les plus à gauche celui contenant la mémoire vive (RAM) et celui de la logique d'horloge, de l'unité centrale et du contrôleur de DMA.

Nous continuerons de la sorte jusqu'à l'épuisement des blocs de ce schéma, chacun faisant l'objet d'un chapitre séparé malgré une relation étroite de fonctionnement. Ainsi nous étudions maintenant le troisième bloc (B.3).

Néanmoins, simultanément à l'étude théorique vous pourrez entreprendre le câblage et la réalisation proprement dite du micro-ordinateur puisque nous traitons en parallèle la théorie et la pratique.

* Micro-Systèmes n° 3 non inclus dans

La remise à zéro exige le maintien à l'état bas de $\overline{RESET}$ pendant au moins six cycles d'horloge

Avant de nous plonger de nouveau dans les détails du schéma, nous pouvons d'abord remarquer que :

- Le micro-ordinateur ne possède pas la moindre RAM statique. Le moniteur devant fonctionner avec 16 ou 32 kilo-octets au moins.
- Le rafraîchissement de cette mémoire [illegible] demandes d'accès direct à la mémoire [illegible].
- La logique d'horloge reçoit deux demandes : REFREQ* et DMAREQ*. La première sera honorée en priorité.
- La visualisation sur un écran TV utilise un processeur spécialisé : le contrôleur CRT SFF 96364 de Seescosem. Il possède sa propre mémoire d'écran, à laquelle l'unité Centrale n'a pas accès.

La microprogrammation de ce circuit nous évite de gérer le texte sur l'écran. En contrepartie, nous ne pouvons pas « voir » la mémoire de caractère du programme BASIC utilisateur et, en conséquence, les modifications et les corrections d'erreurs de texte [illegible] lignes.

- Un autre processeur fournit au coupleur d'entrée/sortie le code ASCII à 7 bits parallèles correspondant à l'enfoncement d'une touche du clavier.

L'Unité Centrale se contente de prendre en compte l'interruption générée par le « STROBE » de ce clavier et range l'octet-caractère qu'on lui présente après une [illegible].

- La présence sur la carte de [illegible] PIA 6820 et série (ACIA 6850-L5) permet à un utilisateur disposant de sa propre console de dialogue (TTY et clavier) de se passer de certaines parties du câblage (le bloc de visualisation par exemple).

Ainsi, un programmeur peut utiliser la sortie PIA vers sa propre « visu » sans câbler les autres circuits intégrés du bloc.

De la même manière, dans un premier temps, il pourra ne pas câbler l'interface TTY.

Remarquons toutefois que l'entrée parallèle du coupleur d'entrée/sortie joue un rôle de contrôle déterminant et constitue en quelque sorte l'entrée de la « console-opérateur » (console par laquelle on gère tous les autres périphériques dans les grands systèmes [illegible]).

Après ces quelques précisions, détaillons ensemble le schéma. Cette description et la connaissance de la machine vous permettra ensuite de la perfectionner ou, pourquoi pas, de réaliser un autre [illegible].

B.2 (suite)

Le circuit d'horloge 6875 assure non seulement la gestion des demandes de DMA et de rafraîchissement mais aussi la remise à zéro et génère les deux phases Ø Ø nécessaires au bon fonctionnement du système. Ces deux signaux presque carrés sont indépendants l'un de l'autre.

Une bonne remise à zéro exige le maintien à l'état bas de Reset pendant au moins 6 cycles d'horloge. C'est le rôle de D et d'un condensateur du [illegible] de 4,7 µF. La charge lente de ce dernier lors de la mise sous tension assure la bonne initialisation.

Pour alléger un peu notre exposé nous avons porté la description de **l'Unité Centrale 6800** et **du coupleur d'entrée/sortie PIA 6820** dans des articles séparés et indépendants de ce même numéro de Micro-Systèmes.

B.3 La mémoire de programme M_0 ROM BASIC et son décodage

Cette mémoire doit contenir non seulement l'interpréteur BASIC mais également des programmes de gestion des ressources de la plaque.

Lors de l'initialisation du système par exemple, il faut positionner en entrée ou en sortie les ports du coupleur P.A. Il faut programmer les interruptions, remettre à zéro [illegible] mémoire ou registres, gérer des coupleurs-série en programmant leurs registres, etc.

Tout cela est le propre du moniteur : il doit être contenu dans la mémoire de programme.

Nous avons choisi [illegible] avec une seule mémoire M_0 ou bien avec une deuxième (DOS_M) contenant des programmes de gestion des supports magnétiques rapides.

En tout état de cause l'initialisation du système doit s'effectuer de manière automatique sans que l'opérateur ait à remettre à zéro de lui-même tel ou tel mot-mémoire.

C'est pourquoi le décodage de M_0 est spécifique à cette mémoire.

Sa grande taille (8 kilo-octets), en ROM à masque ou en EPROM permet un adressage facile, assuré par [illegible] double décodeur deux lignes A, B vers 4 lignes Y_0, Y_1, Y_2, Y_3 du type 74 39 et par quelques portes (L_{10} et L_{11}) qui assurent le fonctionnement suivant (fig. 1).

La première moitié du 74 L 39 (fig. 2) reçoit sur les fils de sélection A, B, les fils-adresses A_{12} et A_{13} respectivement. En même temps, la validation à état bas qui accompagne les entrées de sélection A, B [illegible] du signal VMA : Valid Adress Memory indiquant la présence sur le bus-adresses d'une adresse mémoire valide. Ecrit sans barre le signal est VRAI à l'état haut. Dans le cas contraire, il est vrai à l'état bas et ceci est valable pour tous les signaux !

Ainsi, l'une des quatre sorties Y_0, Y_1, Y_2, Y_3 du décodeur passera au niveau bas et correspondra au code binaire sur 2 bits B A. Par exemple, 0 produira Y = 0 00 sélectionnera Y_0, etc.

En cas de non-validation, les sorties Y_0, Y_1, Y_2, Y_3 restent toutes à niveau haut.

Deux de ces sorties nous intéressent tout particulièrement : la sortie Y_2 (2 Y_2) car il s'agit de la moitié « 2 » du 74 39, dans les catalogues TTL) validé à l'état bas, la sélection de l'autre moitié du 74 L 39, par la liaison entre les broches [illegible] sortie [illegible] à la sélection proprement dite de la ROM BASIC-M$_0$.

* *R[illegible] Micro-Systèmes [illegible] système*

* *[illegible] Micro-Systèmes [illegible] pour*

* *Fig. 8 p. 47 Micro-Systèmes n° 7*

* *Réalisation [illegible] d'entrée/sortie parallèle et série, mémoire R[illegible]*

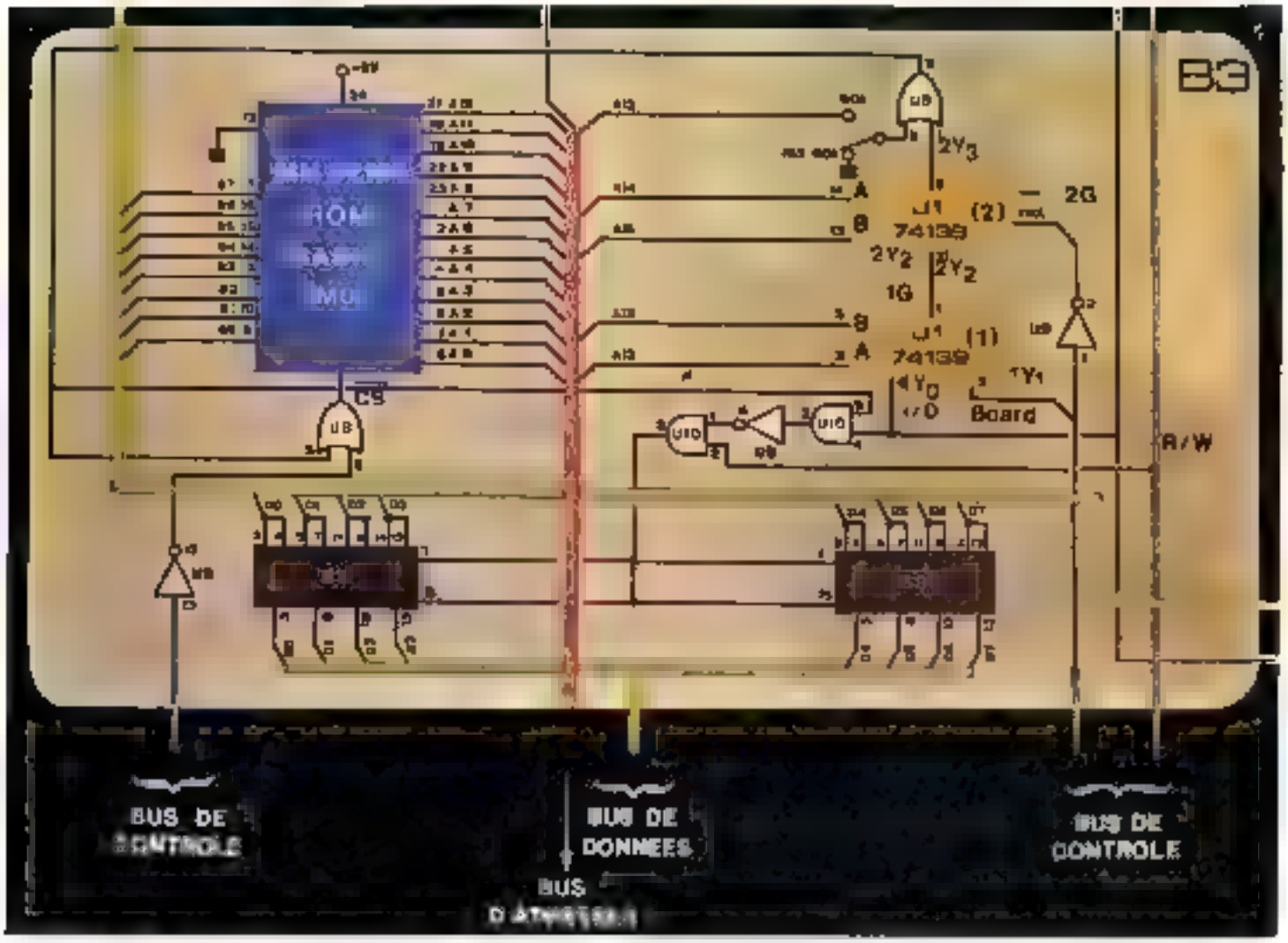


Figure 3 : le bloc-mémoire utilisera des circuits 2114 (1 K × 4 bits). Nous avons choisi de placer la ROM en BG et la RAM en BF.

A, et les huit fils A_{10} à A_{17} uniquement, on excède toutes les adresses allant de C000 à FFFF puisque sur un bus de couplement en binaire on a :

A_{17}															A_{10}
1	1	X	X	X	X	X	X	X	X	X	X	X	X	X	X

La combinaison correspondante donne bien une valeur binaire valide. Cette sortie passera à 0 lorsque quelle que soit la valeur binaire des X, ce qui signifie que tous les combinaisons d'adresses allant de

A_{17}															A_{10}	
1	1	0	0	0	0	0	0	0	0	0	0	0	0	0	0	(C000)
		1														(FFFF)

seront commandées par ce décodage.

Exemple : pour un bloc de 16 k, on demande 3 fils A_{15} à A_{17}. On constate donc que A_{14} devra départager le bloc de 16 k défini par A_{15} à A_{17} en deux blocs de 8 k allant respectivement de

A_{17}															A_{10}	
1	1	0	0	0	0	0	0	0	0	0	0	0	0	0	0	(C000)
		1														(DFFF)

lorsque A_{14} = 0 et E000 à FFFF lorsque A_{14} = 1.

Mais, que se passe-t-il si on installe un bloc-mémoire de 8 k dans un espace mémoire de 16 k ?

Deux adresses correspondront au même bloc-mémoire, l'une avec A_{14} = 0 et l'autre avec A_{14} = 1, aussi bien en lecture qu'en écriture.

En pratique :

● Le vecteur d'interruption contient l'adresse qui adresse le début du programme d'initialisa-

Les entrées/sorties sont divisées en deux groupes : celles situées sur la carte et celles réservées aux extensions via les connecteurs du bus

soit, sera située à deux adresses en mémoire, soit :

E FFE, E FF A = ;

et DFFE, D FF A = ?

Le microprocesseur forme la première combinaison d'adresses. Si M_0, qui occupe en mode normal le bloc C000-DFFF, est partiellement décodée, le programme commencera à l'adresse contenue dans les octets à FFE (partie haute de l'adresse) et à DFFF (partie basse).

Supposons une adresse de saut provenant de la mémoire M_0 elle-même, produira une exécution dans le premier ou deuxième bloc de 8 K, c'est-à-dire dans M_0 elle-même ou dans la mémoire contrôlée par CS en fonction de la prise en compte ou non par A.

En faisant intervenir A_{15} par l'intermédiaire de la porte « ou » U_{1A}, on désactive M_0 si $A_{15} =$ c'est-à-dire si l'on est dans le dernier bloc de 8 K (E000-FFFF).

Il n'est pas inutile de rappeler que M_0 est sélectionnée par un seul CS ? vrai à l'état bas.

D'autre part, il faut éviter une sélection de M_0 en écriture. Ce dernier désagrément est évité grâce à U_{3A} (3-3), qui amplifie et inverse le signal de lecture/écriture (R/$\overline{W}$) du bus de contrôle, de sorte que lors d'une lecture R a niveau bas.

M_0 est validée par la porte « OU » référencée U_{1A} ; en mode normal le signal $\overline{W}$ du bus est inversé et ramené à niveau « » au borne 01 pour bloquer M_0 par l'entrée de sélection CS.

Tel est le décodage de la RAM-ROM.

Décodage des entrées/sorties

En ce qui concerne les entrées/sorties elles sont divisées en deux groupes :

- les « entrées/sorties carte » pour les boîtiers situés sur la carte ;
- les « E/S-carte » qui sont destinées aux extensions via les connecteurs de bus.

Les « E/S-carte » sont validées à partir de la sortie 4 de la deuxième moitié du 74 39. Il s'agit de Y_{1A}. Autrement dit si A A = 0 et si A_{11}, A_{12} = 0 pour valider ce mode de décodage il y aura E/S-carte = 0 (l'entrée de validation broche de cette moitié est commandée par la sortie 2 Y_{1A}, broche 0, de la première moitié du 74 39).

En composant le code en tel on obtient :

A_{15} A_{14} A_{13} A_{12}

0 0 0

c'est-à-dire un 8, ceci fait en 8000-8FFF les adresses des P A-9 et A_0 - A_9 présents physiquement sur la carte imprimée.

De la même manière, les E/S sur supports bénéficient d'un signal bas de validation pour des adresses A_{15} A_{14} = 10 et A_{13} A_{12} = ; la broche 5 du 74 39 correspondant à 1Y. Ce fil rejoint le bus sur le connecteur du bus supporte. L'adresse correspondante est :

A A_{14} A_{13} A

0 0 1

c'est-à-dire 9000 à 9FFF.

Remarquons que Y_2 et $1Y_3$, broches 6 et 7 respectivement sont libres, ce qui nous permettra d'engendrer des E/S hors carte aux adresses :

A000-AFFF et B000-BFFF

soit environ 8K d'espace compris entre :

4000 et BFFF

reste à la disposition des E/S utilisateur.

Au lecteur de bien encoder en 8000 et 8FFF qui représente l'emplacement mémoire réservé à U_{2A} et U_{2B}.

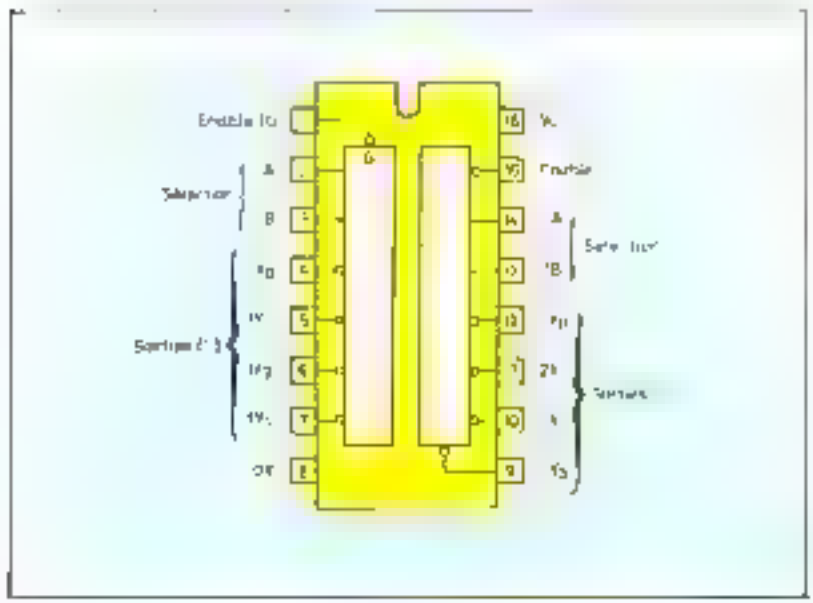
Deux tampons de ligne, B_2 et B_3 permettent l'amplification du bus de données destinée à M_0, à l'interface K7 TTY et à la PIA de la carte son.

Leur positionnement dans un sens ou dans l'autre est commandé par le R/$\overline{W}$ arrivant sur la borne 2 de U_{2B} par la sortie de sélection intermédiaire à la broche 3 de U_{1B} et par la validation E/S-carte issue de la broche 4 du 74 39.

Le but des deux portes U_{1B} et de l'inverseur U_{3F} employés à cet endroit du schéma est de positionner les tampons vers le microprocesseur, si l'on adresse la ROM BASIC ou dans un sens commandé par R/$\overline{W}$ si l'on adresse les E/S-carte.

Vérifions le fonctionnement. Si l'on adresse la ROM-M_0 ou le CRAS, l'entrée 5 de U_{1B} est à zéro, la sortie 3 de la première porte est donc forcément à zéro et la broche 6 du « FF » suivant est à « » L'entrée 2 décide donc du sens de fonctionnement et c'est précisément le signal R/$\overline{W}$

Fig. 3 - Brochage du 74 39. 2 décodeurs 2 entrées, 4 sorties.



*CS : chip select/sélection boîtier.

Stockage dans les mots R R et [illegible] Nous laissons le résumer sur le tableau suivant

Contenu de M...

Les vecteurs d'initialisation et d'interruption de M... pointent aux adresses suivantes :

[illegible]	[illegible]
NMI	C ABA
SWI	C AA6
IRQ	D F8

A15	A14	A13	A12	Adresses-hexa	Fonction
1	1	0	X	C000 DFFF	ROM BASIC
1	1	1	X	E000 FFFF	DOS
1	0	0	0	8000 8FFF	E/S - carte
1	0	0	1	9000 9FFF	E/S supports
1	0	1	0	A000 AFFF	Disponibles
1	0	1	1	B000 - BFFF	

... l'initialisation le processeur va les chercher aux adresses FFFE FFFF pour le « RESET » FFFC FFFD pour le « NMI » etc. Si le calculateur DOS-pas DOS ne prend pas en compte A ... sous DOS, l'adressage des vecteurs fera de le contenu des mots du tableau précédent.

... installer le fonctionnement des 8 kilo-octets de programme de « K M dépasse largement le cadre de cet exposé. Le listing en « objet », occuperait à lui seul toute la revue. En assembleur avec nombreux de commentaires, commande de [illegible] et d'exécution.

Nous reviendrons sur le logiciel contenu dans M... à propos d'exemples d'applications ■

Le montage de « Micro-Systèmes 1 »

Avant même la fin de l'étude théorique du fonctionnement de la platine du micro-ordinateur pour que vous puissiez dès à présent en entreprendre son montage nous pensons qu'il est utile de vous donner des informations indispensables au câblage.

L'étant donné le grand nombre de circuits intégrés (68), de résistances et de condensateurs qu'il est nécessaire d'implanter le maximum de soins lors de la réalisation du système ce qui simplifiera et réduira de façon considérable le temps de mise au point.

Prenez votre temps, tant pour souder que pour contrôler l'emplacement correct de chaque composant. **Placez des supports de circuits intégrés** chaque fois que cela est possible (en tout état de cause il est indispensable de mettre des supports pour tous les circuits MOS, le microprocesseur, mémoires ...). Mais attention à la qualité de ces supports qui sont souvent à l'origine de pannes coûteuses car ils coûtent souvent aussi cher que le circuit qu'ils reçoivent.

Pour les circuits TTL dont le prix est faible vous pouvez les souder directement sur la platine.

Comment implanter

On implante les résistances, condensateurs et circuits intégrés et les supports, **à partir du côté « composants »**.

Malgré les trous métallisés qui doivent laisser la possibilité de placer les dipôles indifféremment sur un côté ou l'autre, les circuits intégrés ont un brochage qui ne souffre pas une inversion en cours.

Quelle que soit leur taille (16 broches, 24 ou 40 broches), ils sont munis d'un point ou d'une encoche à la gauche de laquelle se situe la broche 1 du circuit intégré (vue de dessus).

Tous les circuits intégrés seront placés à encoche tournée vers la gauche de la demi-boîte (ou de la zone d'implantation du circuit imprimé) ce qui facilite grandement le contrôle de l'implantation.

On commence par les boîtiers TTL (ils se reconnaissent à la dénomination « 74 » du fabricant).

Les boîtiers C MOS se reconnaissent par un 4000 ou un 40H

Lequel câble-t-on, les circuits TTL ou les autres ?

Les boîtiers C MOS craignent les décharges électrostatiques dues à la manipulation de nos divers objets. Si les boîtiers TTL sont déjà sur platine ils ne risqueront plus rien, alors que le câblage et le fils plat ont des résistances passe des autres.

Ainsi les chances de détruire des boîtiers C MOS diminuent sensiblement.

Ce qui a été remarqué pour l'un a aussi des problèmes de détérioration qui par les des circuits intégrés est celui que vous montrent les photos 1 et 2, le tôle provient de chez O.K. Toute manipulation sans le wrapping et l'assemblage de composants électroniques. On est dans les conditions qui propose des blocages équivalents.

Seul celui qui doit implanter 68 circuits intégrés, parmi lesquels des boîtiers C MOS a appris à apprécier un support.

Il va sans dire que l'on commence par l'implantation des résistances et condensateurs, en nous servant du schéma d'implantation.

Pour souder nous est conseillons un petit fer à souder (pas trop) et de mettre la platine sur le côté pour ne pas faire tomber de la soudure par capillarité à travers les trous métallisés (ce qui est désirable) deux une légère pression sur chaque composant pour les

Bien entendu il est aussi possible de souder un à un les composants

Comment souder ?

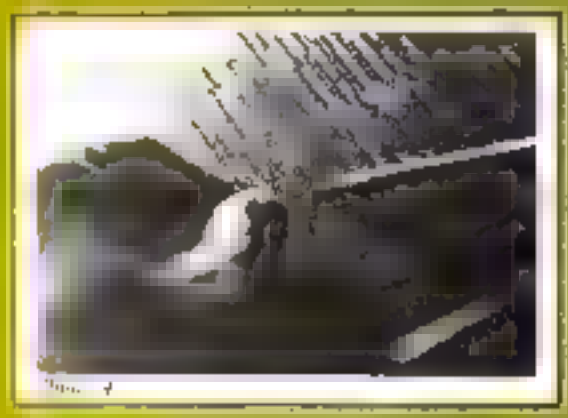
Le fer à souder doit avoir une puissance maximum de 30 W et une pointe très fine. Le diamètre de la soudure ne doit pas dépasser celui des pastilles en cuivre du circuit imprimé (photo 4).

Dans notre cas, elle ne devra pas dépasser 2 millimètres de diamètre au plus.

Le fil de soudure sera fourni dans une âme centrale en flux de colophane qui permet d'étaler la mince couche d'étain qui se forme en quelques heures sur toute connexion métallique d'une composition électronique.

La soudure devra être brillante et couvrir suffisamment la broche à souder sans déborder sur les pastilles des pièces voisines.

Sur la photo 5 nous montrons quelques soudures dont les deux premières à gauche sont mauvaises, la troisième



est bonne, sur la deuxième on remarque la goutte de soudure qui a coulé sur la piste du circuit imprimé et la première est trop sèche, elle ne tient que mécaniquement sur la broche du composant sans pour autant être plus mauvaise que celle pour laquelle on hésiterait.

Comment dessouder ?

Si vous soudez directement les circuits TTL sur la platine, il peut arriver par malchance d'en détériorer un en cherchant à essayer de le dessouder. Si ce circuit intégré a plus de trente broches et que pompe-soudure et tresse à dessouder ne donnent pas satisfaction, le circuit imprimé sera inutilisable et le boîtier irrécupérable.

A moins de posséder un panne de fer à souder en « S » pointe chanfreinée ou plate et très mince, il faut prendre pour les brochages à 24 ou 40 pattes « en solution » d'abord celle qui consiste à couper très haut, tout près du corps en plastique les broches du circuit intégré, d'extraire les broches une à une avec une pincette et de vider à la pompe à dessouder le contenu du trou métallisé.

Le contrôle

Avant de mettre votre maquette sous tension il sera souhaitable de la comparer avec un circuit qui fonctionne. Ce sera vraiment en temps efficace qu'une heure de vérification lors.

Des clubs de micro-informatique comme l'AFCM « Micro-8 » ou d'autres se forment avec leurs adhérents Micro-Systèmes I en ont des réunions régulières d'« initiation ». Il est très important surtout pour les débutants de prendre contact avec des associations en bénéficiant ainsi de leur aide.

Pour tous les renseignements et conseils concernant le micro-ordinateur Micro-Systèmes mis à votre disposition, vous les mardi et jeudi matin de 9 h à 11 h, Monsieur un ingénieur que vous pouvez appeler au 246 49 47. Bien entendu, vous pouvez aussi nous écrire.

Nous ferons notre possible pour que vous soyez complètement satisfaits et vous aider à mener à bien votre projet.

A. DORIS

Apprendre à être ville

Que sait vraiment faire un micro-ordinateur ?
Devez-vous en envisager l'achat ? Lequel ?

Le Forum de l'Informatique personnelle

Lundi 14 mai 979, de 4 h à 9 h, Maison de la Chimie
28, rue Saint-Dominique, 75007 Paris

vous apportera les reponses que vous attendez

Ce rendez-vous s'adresse à tous les utilisateurs potentiels d'un micro-ordinateur : responsables de PME, ingénieurs, techniciens, étudiants, enseignants, professions libérales.

Vous y apprendrez à évaluer vos besoins, à connaître ce qui existe, à définir vos options.

Vous saurez quels sont les matériels qui conviennent, ce qu'il en coûte et ce qui se prépare.

Le programme

I - Le microprocesseur : cœur du micro-ordinateur
Architecture de base d'un système. Micro-ordinateurs ou mini-ordinateurs. Définition d'un micro-ordinateur. Avantages des micro-ordinateurs.

II - Applications personnelles, professionnelles et commerciales
Calculs scientifiques. Programmes éducatifs. Jeux. Finances. Gestion. Fichiers. Traitement de textes.

III - Les périphériques
Claviers. Terminal écran-vidéo. Imprimante. Disque. Bande magnétique. Mémoires de masse futures.

IV - Choix d'un micro-ordinateur
Historique des micro-ordinateurs. Critères de sélection. Performance. Facilité d'emploi. prix. langage.

V - Coût d'une configuration
Coûts réels. Coûts apparents. le logiciel.

VI - Le choc ordinateur

VII - Assistance
Information et formation à l'usage des micro-ordinateurs.

VIII - Perspectives d'avenir

Le conferencier

Ingénieur E.C.P., docteur ès Sciences (Ph. D.) de l'université de Berkeley, Rodnay Zaks est P.-D.G. de Sybex aux U.S.A. et en France. Il a personnellement formé plus de 5 000 personnes aux micro-ordinateurs et a présenté récemment des conférences similaires aux Etats-Unis. D'une compétence appréciée aussi bien en France qu'à l'étranger, l'efficacité de son enseignement et l'ampleur de son savoir puisé aux sources mêmes de la micro-informatique américaine vous apporteront les réponses à vos problèmes. Il répondra personnellement à vos questions à la fin du séminaire.

Rodnay Zaks est aussi l'auteur de plusieurs best-sellers sur les microprocesseurs traduits en 10 langues et disponibles en Français.

Organisé par SYBEX — 6, 8, rue Planchat, 75020 Paris, Tél. 370.32.75

et patronné par MICRO SYSTEMES — 5, rue de la Paix, 75002 Paris, Tél. 296.46.97

COUPON D'INSCRIPTION

Inscrivez-moi au Forum de l'« INFORMATIQUE PERSONNELLE ». Ci-joint 150 F TTC à l'ordre de SYBEX.

Nom _____ Prénom _____ Profession _____

Société _____

Adresse _____ Tél. _____

Retournez ce coupon à : SYBEX/JS, 6-8 R. rue Planchat, 75020 Paris.

MICRO-SYSTEMES n° 4

HARRIS
SEMICONDUCTOR
PRODUCTS DIVISION

disponibles sur stock

les convertisseurs DA

monolithiques, très haute vitesse

H h 8	8 Bits	40 ns
H 5o 0	10 Bits	85 ns
h Sh ?	12 Bits	150 ns
Fc	12 Bits	200 ns
Références de tension 10V	HA 1600	HA 1610

et bientôt le convertisseur A/D 12 bits 8 µs

spatelec

Tour EUROPA - Centre Commercial Belle-Epine - EUROPA 21
94532 RUNGIS Cedex - Tél. 686.56.65 - Télex 25060

NOUVEAU À PARIS

un FORUM MICRO-INFORMATIQUE

Forem

- Des ingénieurs pour résoudre vos problèmes de matériel et de logiciel,
- Des produits adaptés à vos besoins (micro ordinateurs périphériques...)
- Un service documentation
- Des calculateurs en libre-service,
- Des cours d'initiation, des journées à thème...

185 avenue de Choisy
75013 PARIS. Tél. 581-51-21

la rencontre des mondes de
l'électronique et de l'informatique

MICRO SYSTEMES

au

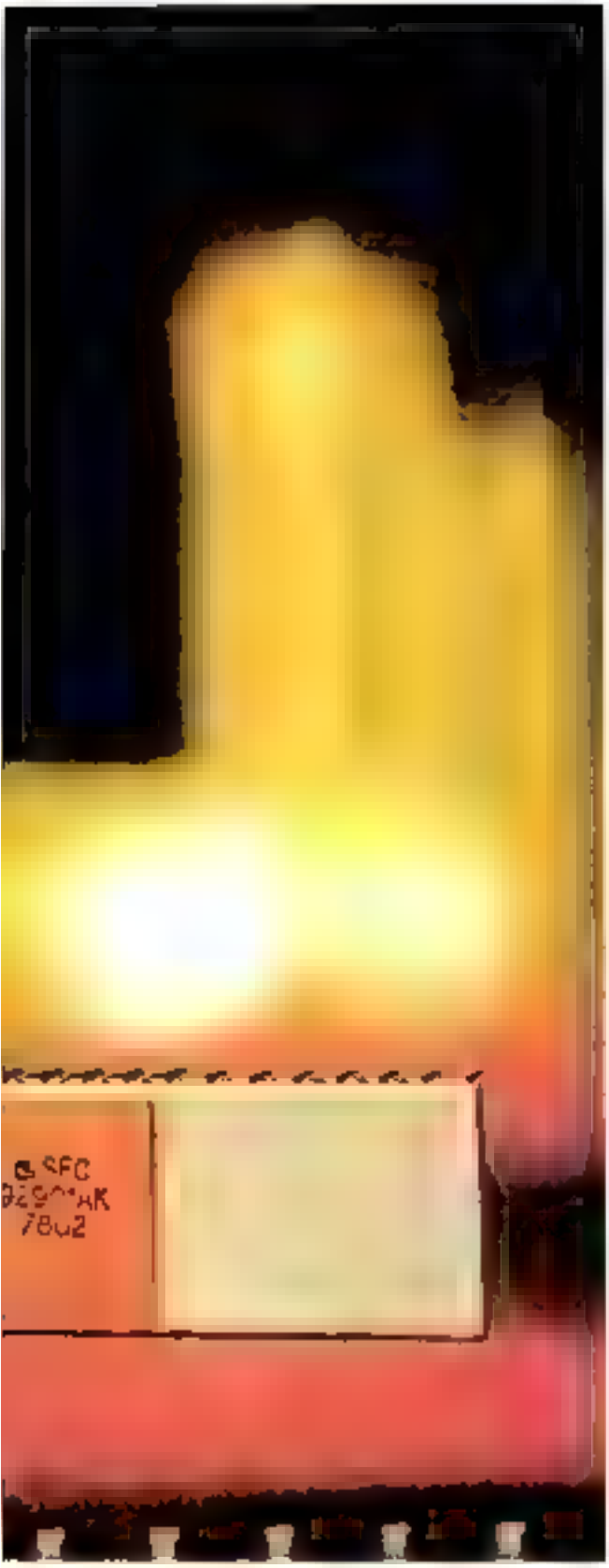
Salon International des Composants

du 2 au 7 avril

Que vous vouliez nous rencontrer pour faire avec nous le point sur le développement de la Micro-informatique en France ou que vous souhaitiez dialoguer avec notre micro-ordinateur "Micro-Systèmes 1", venez nous voir au Salon des Composants (Zone Presse).

Profitez de votre visite pour souscrire un abonnement au prix "Spécial Salon".

Choix d'un microprocesseur



Par définition, un micro-ordinateur est un système conçu autour d'un circuit intégré de gestion des informations appelé microprocesseur et doté de mémoires, d'interfaces, de périphériques.

Bien entendu, toutes les applications ne requièrent pas nécessairement un micro-ordinateur. Les réalisations simples peuvent souvent se résoudre à l'aide de systèmes minimaux réunissant souvent sur un même circuit imprimé un microprocesseur et une mémoire, ou même être plus facilement réalisables et à plus faible coût grâce à l'électronique câblée.

Par contre, des problèmes complexes peuvent amener l'utilisateur à envisager l'acquisition d'un système plus performant comme le mini ordinateur et l'ordinateur.

Ainsi, tout au long de cet article, le professeur David tentera de répondre aux deux questions qui se posent à tous ceux qui sont confrontés à ce type de problème : faut-il, actuellement, réaliser le système en logique câblée ou en logique programmée et, si le choix se porte sur la solution du type programmé, utilisera-t-on un mini ordinateur ou un système à microprocesseur ?

Dans le cas où l'on décide d'employer un microprocesseur, dans quelle catégorie doit-on le choisir (4 bits, 8 bits, 16 bits, processeurs par tranches...) et dans une catégorie donnée sur quel microprocesseur doit-on porter notre choix ?

Certains critères conditionnent ce choix, nous les analyserons en introduisant des notions couramment employées dans l'industrie telles que « l'indice de performance » et les programmes de tests de performances aussi appelés « benchmark ».

Photo 1 : Microprocesseur 8 bits en technologie MOS, le 6800 de Motorola.

Les microprocesseurs actuellement sur le marché se distinguent par le nombre de bits de l'unité d'information traitée et par leur technologie de construction

Microprocesseur contre mini ordinateur

Lorsque l'application envisagée est du type mini-ordinateur l'argument que l'on oppose au microprocesseur est son manque de performances. En fait les choses méritent d'être regardées d'un peu plus près.

Dans de nombreux cas, notamment en contrôle de processus dans des laboratoires, on trouve des mini-ordinateurs utilisés à une faible fraction de leur puissance. Il est alors évident que l'on a intérêt à les remplacer par des micro-ordinateurs. Dans d'autres cas un mini-ordinateur gère simultanément plusieurs expériences. On peut avoir avantage à le remplacer par plusieurs micro-ordinateurs consacrés chacun à une expérience : le coût total sera probablement inférieur et la plus grande modularité de cette solution apporte plus de souplesse notamment en cas de panne (avec le mini-ordinateur tout est bloqué, alors qu'avec N microprocesseurs, seule une expérience est affectée).

D'autre part les microprocesseurs ne sont pas aussi « malperformants » qu'on pourrait le croire. Certains microprocesseurs 8 bits existent en versions plus rapides (le Z 80 à une version 4 MHz, le 6800 une version 2 MHz, la famille 6500 peut aller jusqu'à 4 MHz) ce qui commence à être respectable.

De plus des boîtiers annexes existent qui découplent la vitesse en arithmétique (ou autre).

Il apparaît de plus en plus de microprocesseurs 16 bits processeur pour les applications de mini informatique. Enfin si l'on veut vraiment des performances on peut recourir aux microprocesseurs par tranches qui conduisent à des systèmes plus coûteux mais calculent en moyenne 5 à 10 fois plus vite que les systèmes précédents. De plus, les courbes du progrès technologique montrent que les performances des micro-ordinateurs ne font que croître.

Là où les micro-ordinateurs sont, pour le moment, inférieurs aux mini, c'est sur le plan des périphériques et par suite, dans les applications de gestion. Néanmoins, il y a maintenant sur le marché un certain nombre de micro-ordinateurs capables de s'attaquer à des applications de mini gestion. Leur prix les rend accessibles aux particuliers et à fortiori aux petites entreprises. Un des plus remarquables par son rapport performances/prix est le PET de Commodore.

Dernier argument, peut-être le plus décisif : de plus en plus de mini-ordinateurs bas de gamme apparaissent sur le marché ; ils ouvrent, en fait, des micros si l'on ouvre le coffret unité centrale. Cette évolution est inéluctable. Il ne faut pas viser à « sortir » dans le marché des « mégamini » qui, aux supplétifs les ordinateurs bas de gamme, jadis que les constructeurs classiques produisent des machines géantes, ou pourquoi nous essaient de prendre pied dans le marché des micros.

Microprocesseur contre logique câblée

La logique câblée s'impose contre les microprocesseurs dans deux cas :

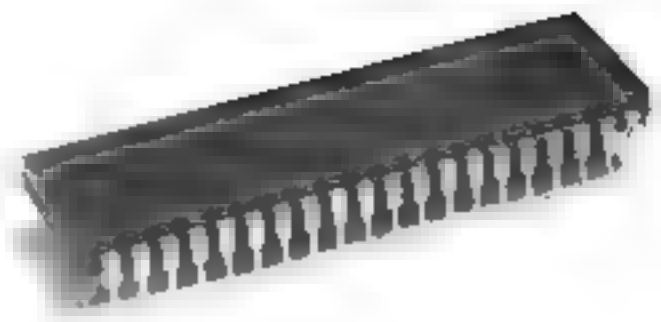
1. Si l'application est tellement simple que sa réalisation en logique câblée est plus facile que celle d'un [illegible] (la logique) se posent de toutes façons les problèmes de mise au point d'un programme).

Mais il faut noter que le seuil de complexité de l'application qui [illegible] est très bas. En effet la complexité et le coût d'une réalisation en logique câblée croissent vite lorsque la fonction devient sophistiquée.

D'autre part, la solution microprocesseur apporte des avantages décisifs :

- moindre coût de réalisation : moins de composants à assembler,
- moindre coût de mise au point : l'essentiel de la mise au point est celle du programme. En cas d'erreur c'est le programme qu'il faut modifier et non un montage électronique comme en logique câblée.

2. Si l'application est assez simple pour être traitée en logique câblée alors la solution logique programmée peut permettre de compliquer le cahier des charges pour ajouter des fonctions au système. Par exemple, la machine à laver à microprocesseur fait plus de choses que la machine à laver simple



n est pas assez rapide pour ensuite [illegible] les paramètres [illegible] Un tel cas s'est présenté lors d'une de mes études personnelles où le problème était de déterminer l'histogramme amplitude-fréquence d'un signal (c'est-à-dire le nombre de fois par unité de temps que le signal atteignait un certain nombre de valeurs échelonnées). Les méthodes classiques de traitement informatique du signal ne pouvaient s'appliquer même avec un gros ordinateur car les caractéristiques du signal auraient exigé une trop grande fréquence d'échantillonnage et un trop grand nombre de valeurs à emmagasiner et à traiter. En revanche, en mettant en amont de l'ordinateur une série de compteurs commandés chacun par un comparateur on avait directement les nombres cherchés. L'ordinateur n'avait plus qu'à acquérir et à gérer les valeurs des compteurs, ce qu'un micro-ordinateur peut faire aisément.

Un intérêt supplémentaire de la logique programmée dans le contrôle des processus est que ramenant tous les problèmes de traitement à des algorithmes elle permet de consacrer plus de temps aux problèmes véritablement spécifiques de l'application que sont la recherche des capteurs qui conviennent aux grandeurs à mesurer dans l'application et la conception des actionneurs capables d'agir sur le processus à contrôler. A la limite un même modèle de micro-ordinateur standard pourrait servir à des processus extrêmement différents pourvu qu'on lui connecte les capteurs et les actionneurs convenables et que l'on introduise le programme spécifique de l'application.

Categories de microprocesseurs

Si le choix d'un microprocesseur donné dans une catégorie est délicat, tant sont voisines les performances des produits de la même catégorie, le choix de la catégorie sur laquelle on doit concentrer son attention est assez simple, une application imposant pratiquement celle-ci.

Les catégories de microprocesseurs actuellement sur le marché se distinguent principalement par le nombre de bits de l'unité d'information traitée et par la technologie de construction. Ces deux caractéristiques ont une incidence directe sur les performances qu'on peut espérer du produit et donc sur les types d'applications qui lui seront accessibles.

Il y a cinq catégories principales de microprocesseurs, si on les classe en fonction de la taille des mots.

Microprocesseurs 4 bits

Ce sont les premiers apparus, en technologie PMOS puis NMOS (Intel 4004, 4040 — Rockwell PPS 4). On peut y rattacher les

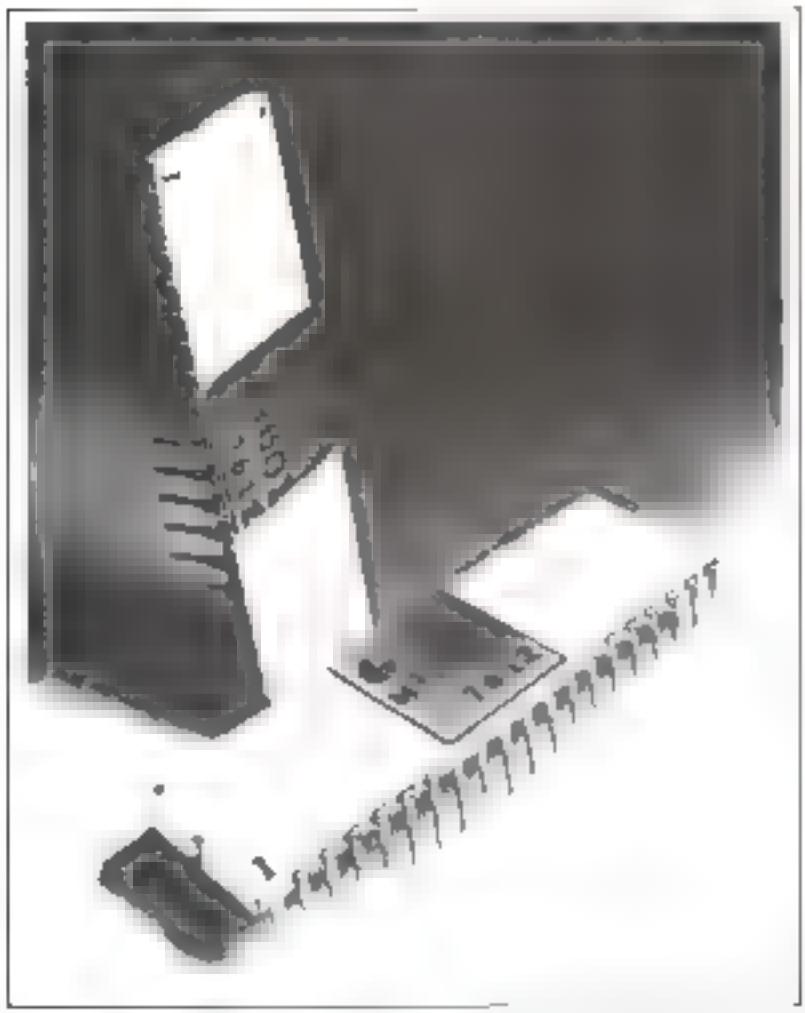
mini-ordinateurs. Ils ne sont pas encore complets en un seul boîtier (Texas TMS 900, Rockwell PPS4-1). Ils sont bien adaptés aux traitements décimaux (calculettes, terminaux point de vente : un chiffre BCD se code en 4 bits, mais ils ont en fait été complètement supplantés par les 8 bits qui, par suite de leur baisse de prix, ne reviennent pas plus cher.

Microprocesseurs monolithiques* 8 bits

Ils forment actuellement le standard du marché (au moins en ce qui concerne les applications) : s'accommodent bien aux traitements de caractères (caractères sont précisément en 8 bits), au décimal (2 chiffres = 8 bits) à un grand nombre de conversions analogiques numériques on a rarement besoin de plus de 8 bits ou 0,4 % de précision). Ils existent en technologie PMOS (National Semiconductors SC/MP, Rockwell PPS 8), NMOS (la plus répandue : c'est là qu'on trouve les « ténors » du marché : Intel 8080/8085, Motorola 6800, Fairchild F8, Signetics 2650, Zilog Z 80, MOS Technology série 6500) et CMOS (RCA 1802).

On peut rattacher à cette catégorie les 12 bits qui, pour un coût supérieur, n'apportent pas beaucoup d'avantages : il vaut mieux passer au 16 bits. Ils existent en NMOS (Toshiba TLCS 12) et CMOS (Intersil IM 6100).

Les 8 bits permettent des réalisations qui vont des systèmes minimaux (systèmes complets en 2 boîtiers à partir du F8 ou du MOS Technology 6503, 6570) aux systèmes très élaborés à nombreux boîtiers annexes. Des performances déjà respectables peuvent être obtenues avec les versions rapides des boîtiers NMOS.



Micro-ordinateurs 8 bits complets en un seul boîtier

Certains systèmes de la catégorie précédente existent maintenant (ou sont annoncés) dans une version en un seul boîtier. Les broches servent non pas à transmettre les bus (inutiles puisque tout est dans le même boîtier) mais elles constituent des broches d'entrées-sorties. On annonce même des entrées-sorties analogiques avec convertisseur incorporé. Ces boîtiers existent en technologie NMOS avec notamment le 6500 de Rockwell, le Mostek 3870 (dérivé du F8) et l'Intel 8048 (dérivé du 8080), dont la version 8748 comporte une EPROM au lieu d'une ROM à masque. Ces systèmes sont employés en masse dans les applications bas de gamme.

Microprocesseurs 16 bits

Il existe des modèles de cette catégorie depuis quelque temps : certains d'entre eux ne sont pas en vente sur le marché. Ils sont incorporés dans plusieurs mini-ordinateurs. Certains sont commercialisés comme le Texas Instruments 9900 (64 broches) ou le PACE de National Semiconductors (PMOS donc lent). Fairchild produit le 9440 (compatible avec le mini NOVA Data General en produit aussi une version). Mais les produits qui apparaissent sont probablement plus intéressants : ce sont les versions 16 bits des microprocesseurs 8 bits (ex : Intel 8086). Le « match » 16 bits-8 bits n'est cependant pas forcément gagné d'avance par les 16 bits à cause de la limitation du nombre de broches, les 16 bits doivent multiplexer certains signaux, ce qui fait

perdre du temps. Il faut donc examiner l'application avec soin. Sinon les 4 bits sont prévus pour les applications haut de gamme et mini gestion.

Microprocesseurs par tranches

La technologie NMOS permet d'effectuer une addition entre accumulateur et mémoire en 2 µs avec une fréquence d'horloge classique. On peut s'attendre au minimum à 0,5 µs dans les prochaines années. La technologie CMOS est nettement plus lente : il faut compter sur 4 à 5 µs pour l'opération citée précédemment. En revanche les avantages de la technologie CMOS sont sa consommation extrêmement faible et son extraordinaire immunité au bruit d'où les applications équipements qui doivent être capables de fonctionner sur bateaux et appareils fonctionnant en milieu industriel très parasité.

Si l'on a besoin d'une rapidité supérieure à la NMOS, il faut faire appel aux technologies bipolaires [illegible] tions élémentaires en 200 à 500 ns et l'ECL est la plus rapide (addition en 100 ns), mais elle est délicate à utiliser. L'ennui des technologies bipolaires est qu'elles ne permettent pas une aussi grande densité d'intégration que les MOS. On ne peut donc pas fabriquer en bipolaire des microprocesseurs équivalents à ceux cités précédemment.

Il faut faire appel à une autre architecture dans laquelle on intègre en un boîtier tout le chemin des données concernant une tranche de n bits. Si l'on veut construire une unité centrale de p x n bits, il suffit de juxtaposer p tranches. Les boîtiers ont en effet des broches d'entrée et sortie de retenues qui permettent une telle juxtaposition (les microprocesseurs classiques ne sont pas juxtaposables car ils n'ont pas ces broches). On voit donc qu'il faut plus de boîtiers qu'avec les microprocesseurs classiques, d'autant qu'il faut aussi ajouter de la logique d'enchaînement des (micro) instructions. On obtient donc des systèmes plus complexes et plus coûteux réservés aux applications très rapides (systèmes de transformation de Fourier rapide, unités centrales de [illegible] le Micral 45 font appel à des 2901).

En TTL LS le marché est dominé par la tranche de 4 bits AMD 2901 de nombreux constructeurs en sont la seconde source et il y a toute une famille associée à ce circuit. En ECL Motorola produit la tranche de 4 bits 10800. Enfin Signetics a lancé un « coprocesseur de communications » bipolaire qui n'est ni une tranche ni un microprocesseur : le SMS 300.

Quel microprocesseur ? Critères de choix

Une fois décidée la catégorie de microprocesseur qui convient à [illegible] miner quel microprocesseur sera choisi. Nos remarques s'appliqueront surtout à la catégorie des microprocesseurs monolithiques 8 bits, puisque c'est la plus importante à l'heure actuelle (60 % du marché, ou plus), et que c'est celle où le choix est le plus vaste et le plus délicat.

Les fiches techniques des constructeurs ne sont pas sans rendre ce choix encore plus délicat : elles insistent sur les points forts du produit et « glissent » sur les points faibles. Il faut donc les étudier avec soin et d'un œil critique. Par exemple, la fiche technique insiste sur une fréquence d'horloge admissible élevée sans dire combien il faut de cycles pour effectuer une opération. C'est ainsi qu'un Z-80 avec horloge à 2,5 MHz et un 6502 avec horloge à 1 MHz ont à peu près les mêmes performances. Un 6502 avec horloge à 2 MHz va plus vite qu'un Z-80 avec horloge à 4 MHz.

Enfin il faut bien admettre que le choix dans la catégorie des 8 bits est très délicat pour la simple raison que les différents produits ont des [illegible] voisines : chacun a des avantages particuliers que les autres n'ont pas, aucun n'a tous les avantages.

Passons maintenant en revue les principaux critères de choix que l'on peut avancer. Bien entendu, ce qu'on veut optimiser c'est le prix [illegible] que [illegible] sur

$$R = N + V$$

où N est le nombre d'exemplaires du système que l'on envisage de produire.

F sont les frais fixes indépendants de N, dont la composante principale est le coût de développement du produit.

V les frais variables (valables pour chaque exemplaire), par exemple le coût intrinsèque des boîtiers qui font partie du système.

Les différents critères jouent soit sur V, soit sur F. Ils ont donc une importance qui varie du tout au tout selon que N est petit (système de faible diffusion, tel que un automatisme de laboratoire) ou grand (produit grand public). Nous examinerons d'abord les critères qui peuvent être considérés comme agissant à la fois sur F (coûts de développement) et sur V (coûts intrinsèques). Ce sont les critères de performance comme par exemple le jeu d'instructions. Un jeu d'instructions favorable rend les programmes plus faciles à écrire ce qui diminue les coûts de développement et il permet un meilleur rendement dans l'utilisation de la mémoire ce qui peut économiser des boîtiers mémoire d'où un [illegible]

Critères de performance

Les critères que nous allons donner ne s'appliquent qu'à condition que les caractéristiques générales de la catégorie et de la technologie envisagées nous placent dans la gamme de performances voulue pour l'application. En somme ces critères jouent à [illegible]

Cycle d'horloge

Ce paramètre conditionne directement la vitesse d'exécution, mais il faut l'examiner avec pré-

La meilleure manière de comparer les performances de plusieurs microprocesseurs est de leur faire exécuter un petit programme du programme de « Benchmark »

cautions. Il ne suffit pas de définir le cycle d'horloge le plus rapide admissible, il faut aussi voir combien de cycles il faut pour effectuer une opération donnée. Ce critère nous le mieux lorsqu'il se présente sous la forme choix de versions plus ou moins rapides du même processeur on peut alors choisir la version qui est la mieux adaptée à l'application. Les coûts de programmation sont diminués lorsque, sachant que le microprocesseur a des performances suffisantes, on n'en est pas à chercher à économiser des cycles par-ci par-là dans le programme.

Une précaution à prendre lorsque l'on cherche de hautes performances et que l'on beaucoup sur le [illegible] consiste à surveiller. Si on prend un processeur à cycle rapide, il faut que les mémoires et les autres boîtiers associés soient à avenant, ce qui augmente fortement le coût. Le véritable paramètre à prendre en considération est donc plutôt

$$\text{IP} = \text{Indice de Performance} = \frac{\text{temps nécessaire pour effectuer une opération donnée (opération de référence)}}{\text{temps nécessaire pour effectuer la même opération sur le microprocesseur considéré}}$$

Par exemple, le Z 80 (2,5 MHz) et le 6502 (1 MHz) ont sensiblement les mêmes performances, c'est-à-dire le même numérateur. Mais le Z-80 exige un temps d'accès mémoire de 45[illegible] ns alors que le 6502 se contente de 575 ns soit un [illegible] meilleur de 30 %. Il faut noter que ici cela joue peu, les mémoires de 450 ns n'étant pas beaucoup plus chères que celles de 575 ns de temps d'accès. Mais si l'on compare le Z 80 4 MHz qui exige 270 ns de temps d'accès au 6502 2 MHz qui se contente de 300 ns tout en allant plus vite cela peut commencer à compter.

Jeu d'instructions et modes d'adressage

Ce critère est le plus subjectif de tous : chacun peut avoir ses préférences. Ceci explique qu'il donne lieu aux discussions les plus passionnées. En fait les grands noms des microprocesseurs se valent sensiblement dans ce domaine : sur l'ensemble d'un programme, ce qu'un processeur perd par rapport aux autres, il le regagne un peu plus loin. Il faut se méfier des instructions style gadget mises en avant par certains, et que personne n'utilise parce qu'en fait elles ne sont pas pratiques. Le nombre de registres internes peut faire impression mais il faut en examiner l'utilité réelle. Personnellement, nous accorderions plus d'importance aux modes [illegible] intressage.

Ce qu'on peut dire en définitif c'est que, si le processeur envisagé a un jeu d'instructions du style [illegible] qui a fait des études d'informatique classiques se sentira mieux à l'aise avec lui alors qu'il aura réhabilité le jeu d'instructions des processeurs qui ont plutôt le style « rapide câblée adaptée » (ex. : le RCA 1802).

Le jeu d'instructions influe fortement sur les coûts de développement. Il n'a donc que peu d'importance en production de masse. Les modes d'adressage agissent sur les deux aspects de façon plus ou moins claire : de bons modes d'adressage facilitent la programmation, coûts logiciels donc, de bons modes d'adressage entraînent une utilisation plus efficace de la mémoire ce qui permet des économies.

On peut rattacher à ce critère la façon dont le microprocesseur gère les interruptions : cela peut être important dans certaines applications.

Programmes de tests de performances (Benchmarks)

La meilleure manière de comparer les performances de plusieurs microprocesseurs est de leur faire exécuter un même programme dit programme de « Benchmark » écrit de façon à être assez général pour tester toutes les possibilités des machines qui en font l'objet, de façon à être représentatif des applications [illegible].

Mais ce problème de la représentativité est source d'interminables discussions. En fait, il faut distinguer les **benchmarks** écrits par un constructeur : en effet celui-ci a investi un temps considérable à optimiser son programme en utilisant les particularités de son [illegible] et [illegible] ses faiblesses. Il [illegible] faire appel à un benchmark écrit par lui-même sans y consacrer trop de temps et en s'en tenant à ses tâches de programmation : il aura ainsi un résultat représentatif de ce qu'il pourra [illegible] de chacun des microprocesseurs [illegible].

Critères qui influent sur le coût intrinsèque

Les critères de cette catégorie sont plutôt hardware puisqu'ils commandent le prix de revient de la construction du système.

Le prix du microprocesseur

Nous le disons de critère que pour l'essentiel immédiatement. Le prix du microprocesseur lui-même est négligeable vis à vis du prix total du système. D'autre part la plupart des microprocesseurs d'une catégorie ont des prix voisins. Par exemple il y a quelques [illegible] Suivant les fabricants a sorti un microprocesseur le 9[illegible]/MP de performances nettement inférieures aux autres 8 bits [illegible] ont cessé d'être moins cher. Le problème est que les autres microprocesseurs de la catégorie sont plus simples, ont un jeu d'instructions beaucoup plus riche et un coût à peine plus élevé.

Ce qui intervient beaucoup plus dans le prix du système constitué c'est le prix des boîtiers annexes

[illegible]

Prix des boîtiers annexes

Un système complet peut comporter un assez grand nombre de boîtiers annexes. Il est clair que d'ailleurs, boîtiers d'interface ceux-ci ont tendance à compter plus que le prix du microprocesseur lui-même. Il faut dire que les constructeurs tendent à baisser le [illegible] plétiques. Il ne l'a pas été assez prématuré à ce jeu.

On a intérêt à choisir la référence à une « famille » comportant un bon choix de boîtiers d'interface disponibles et bon marché. Une des familles les plus riches à ce point de vue est celle du 6500. Il est intéressant que parmi ces boîtiers de interface figurent des boîtiers multifonctions associant par exemple RAM K×M ports d'E/S compteurs/temporisateurs programmables. Cela permet de constituer des systèmes économiques à très faible nombre de boîtiers. La limite dans ce domaine est le mini-ordinateur qui est seul boîtier très favorable pour les produits de grande diffusion. Pour les systèmes moyens, il est très souhaitable de disposer de plusieurs choix possibles, permettant une adaptation optimale à l'application.

Le problème du choix des mémoires permis par le microproc[illegible] ment est à rappeler ici aussi.

Facilité d'emploi hardware

On peut grouper ici différents critères tels que :

- nombre de boîtiers nécessaires pour constituer le système
- complexité des signaux d'horloge utilisés,
- horloge incorporée dans le boîtier
- consommation (à l'intérieur d'une technologie donnée)
- nombre d'alimentations nécessaires.

Ces critères précédents ne prêtent pas à discussion. D'autres sont plus subjectifs comme :

- facilité du D M A (il faut d'ailleurs examiner soigneusement si

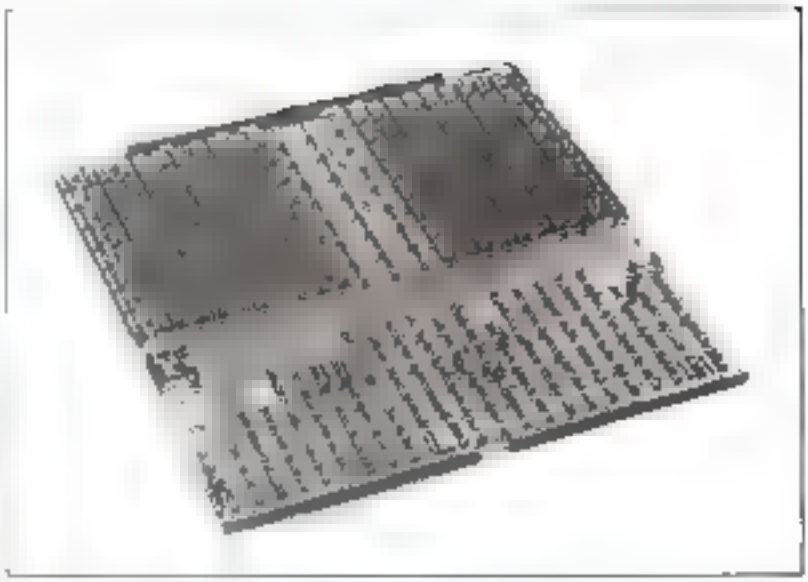


Photo 1. — La carte optionnelle MA 5005 du système d'exploitation temps réel [illegible]

celui-ci est vraiment nécessaire dans le système que l'on conçoit. Le D M A est en général d'autant moins nécessaire que le microprocesseur est plus performant.

- différents signaux de commande fournis. C'est là que les goûts s'opposent le plus. Nous sommes personnellement en faveur des signaux les moins nombreux et les plus simples possibles, à condition de permettre toutes les possibilités.
- possibilités particulières. Par exemple le Z-80 commande lui-même le rafraîchissement des mémoires dynamiques. Malheureusement, une étude soignée montre que tous les problèmes ne sont malheureusement pas résolus.

On peut dire en général que dans ce domaine les microprocesseurs qui sont apparus plus tard comme améliorations du 8080 (Z-80 et 8085) ou du 6800 (6500) sont en effet plus favorables que leurs [illegible].

Disponibilité Secondes sources

C'est sans doute un fondamental en production de masse, de ne pas se heurter à des délais de livraison trop longs. La présence de secondes sources (c'est-à-dire de constructeurs différents qui fabriquent le même produit) est une garantie dans ce domaine. D'autre part c'est également une cause de baisse de prix car elles se livrent souvent à de véritables « guerres des prix ».

Il faut noter que le comportement du premier constructeur vis-à-vis de ses secondes sources est différent dans le monde des microprocesseurs de ce qu'il est pour les circuits ordinaires. Pour les circuits ordinaires les secondes sources ne sont que des concurrents. Dans le monde des microprocesseurs les secondes sources sont des concurrents qui de toutes façons prendront au premier constructeur une partie de son marché, mais par ailleurs avoir des secondes sources constitue une consécration pour la conception du produit et elle lui donne de la crédibilité.

Il y a, dans les microprocesseurs, des secondes sources officiellement autorisées et d'autres qui sont non autorisées par exemple les Japonais (NEC) ont fait une copie au microscope électronique du 8080 (Intel n'a pas pour politique d'autoriser les secondes sources).

En résumé, disons qu'il ne faut pas classer les microprocesseurs en fonction du nombre de leurs secondes sources, mais qu'il est plus assurant de choisir un produit qui en ait

La facilité d'emploi du support logiciel est un des critères-clé de sélection et permet de gérer au mieux le système de développement.

Critères qui influent sur les coûts de développement

La principale opération dans le développement d'un produit étant l'écriture et la mise au point du programme, nous avons les critères qui influent sur le logiciel.

Rappelons pour mémoire le jeu d'instructions et les modes d'adressage. Ce critère est fondamental pour faciliter l'écriture du programme. Notons toutefois qu'il intervient peu pour un produit de grande diffusion où le programme est simple et où le temps passé à écrire le programme est à diviser par le nombre d'exemplaires. Il est en revanche important pour une application à faible diffusion mais à programme très complexe.

Les autres critères de cette catégorie sont les suivants :

Disponibilité d'un système de développement

C'est absolument indispensable pour tout celui qui veut réaliser et mettre au point un produit.

Il faut noter que certains systèmes éducatifs peuvent servir de systèmes de développement [illegible] dans certaines applications. Les microprocesseurs qui ont cela permettent donc à une petite entreprise de démarrer avec un faible investissement.

Si un système de développement complet peut coûter jusqu'à 50 000 F. On voit alors l'intérêt d'adopter une famille de microprocesseurs capables de s'adapter à des produits allant du bas de gamme au haut de gamme : l'investissement du système de développement sera à faire une fois pour toutes puisqu'il pourra servir pour tous les produits envisagés.

Support logiciel

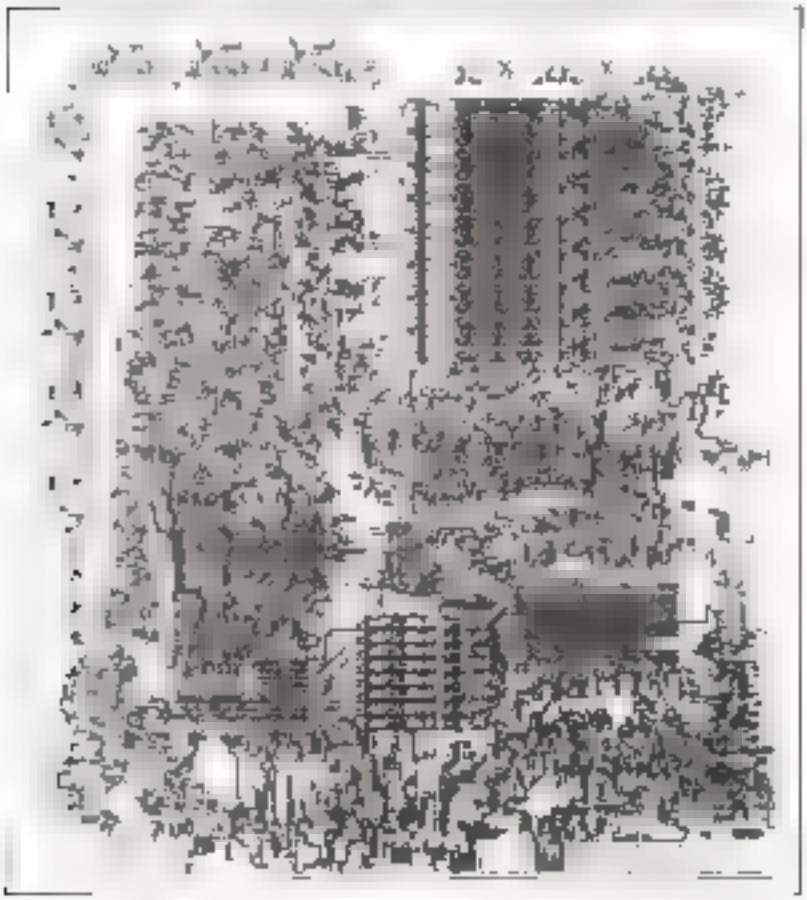
La facilité d'emploi du support logiciel fournit un critère-clé de sélection. Le support logiciel est l'ensemble des programmes qui permettent d'utiliser au mieux le système de développement. On y met :

- un moniteur gérant le système. On peut aller jusqu'à un moniteur-basique et un système de gestion de fichiers ;
- un assembleur ;
- un éditeur de textes permettant les corrections.

Il est assez commode que [illegible] soient [illegible].

- un chargeur. Le mieux est un chargeur-éditeur de liens capable de fournir des programmes relogeables ;
- des compilateurs ou interpréteurs de langages évolués notamment BASIC, APL, PLM (8080), MPL (6800), PL/Z-80, CSL 65 (6502) ;
- une bibliothèque de programmes.

Les deux critères précédents sont importants mais ils ne sont pas très discriminatoires : tous les microprocesseurs du marché ont maintenant des systèmes de développement plus ou moins chers et un support logiciel assez développé.



Vue générale du marché des microprocesseurs 8 bits

Donnons maintenant une évaluation rapide des principaux microprocesseurs 8 bits NMOS du marché. Nous nous consacrons à cette gamme car elle est la plus importante du marché (au moins 50 % des applications) et a donné lieu aux produits les plus élaborés. Les paramètres qui varient le plus ici (à défaut d'être les critères les plus décisifs) sont les particularités

hardware, la vitesse, le jeu d'instructions et les possibilités d'adressage.

Nous ne citerons que pour mémoire le SC/MP de National Semiconductors (nettement moins performant que les concurrents) et le F8 de Fairchild (que son jeu d'instructions rend très handicapant dans les applications bas de gamme de sa version microboîtier, ce qui conduit quoi qu'il en soit à de gros chiffres de ventes).

D'un point de vue historique, les choses se sont passées de la façon suivante: Intel a sorti le premier microprocesseur 8 bits, le 8008, dont l'étude avait été payée par Datapoint qui, en fin de compte, ne l'utilisa pas. Au vu du succès imprévu du produit, Intel et Motorola entreprirent aussitôt d'en préparer des améliorations. Intel sortit le 8080 tandis que Motorola réalisait le 6800 (plus besoin d'autres boîtiers pour constituer une unité centrale alors que le 8080 a besoin d'un 8224 et d'un 8228, le premier générateur d'horloge unique + 5 V, alors que le 8080 nécessite aussi du + 12 V et du - 5 V). Toutefois, les deux produits ont sensiblement les mêmes performances. Sorti plus tôt, le 8080 a pris une plus large part du marché.

En fait, le 8080 et le 6800 incarnent deux philosophies opposées qui partagent le monde des microprocesseurs 8 bits.

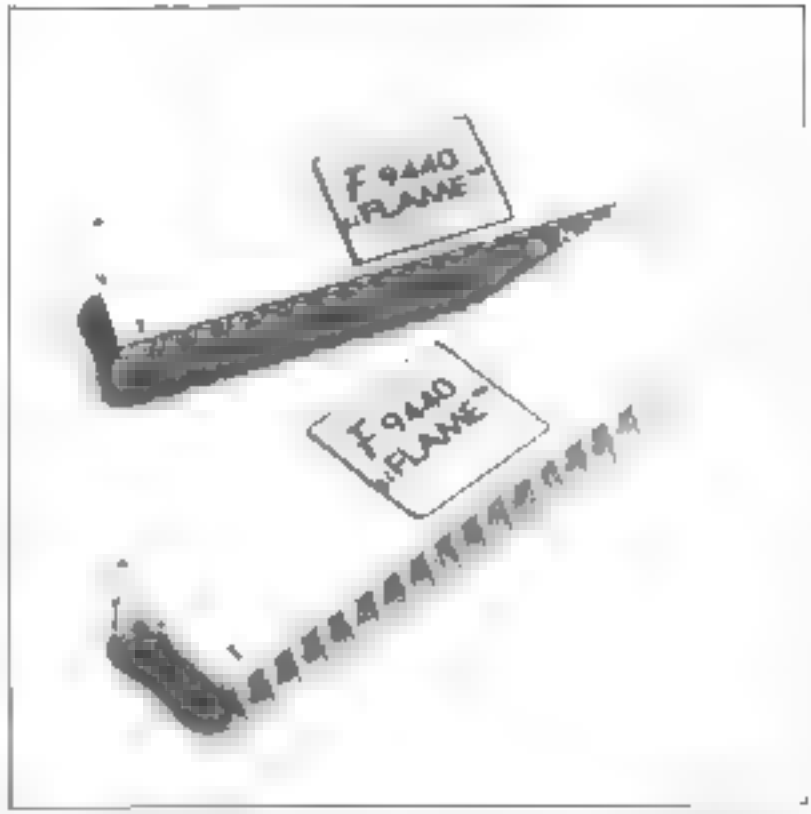
a) Celle du 8080 est principalement caractérisée par:

- cycle machine formé de plusieurs périodes d'horloge,
- nombreux registres internes,
- faibles possibilités d'adressage de la mémoire,
- entrées-sorties gérées par instructions spéciales.

b) Celle du 6800 implique:

- cycle machine simple formé d'une seule période d'horloge,
- moins de registres internes mais possibilités de manipulation en mémoire et d'adressage étendues,
- entrées-sorties projetées en mémoire (ce qui présente des avantages certains).

En outre, le 6800 comportait aussi l'idée d'utiliser des boîtiers annexes à mémoire et traces



[illegible]

comme le 6820 et le 6850. Intel a été obligé de suivre avec les 8255 et 8251.

Ensuite, Signetics a commercialisé un microprocesseur original, extrêmement intéressant, le 2650 qu'on peut considérer comme en quelque sorte intermédiaire entre les deux philosophies. Le 2650 a l'ensemble des modes d'adressage le plus riche du marché (seul le 6500 peut rivaliser avec lui de ce point de vue), mais il est moins performant que ses concurrents (plus lent et son espace adressable plafonne à 32 k) et sa philosophie qui a adopté de ne pas avoir de boîtiers d'interface mais d'utiliser des circuits TTL standard est en fait pénalisante (Signetics en est d'ailleurs revenu récemment en annonçant le 2656).

Entre-temps, les concepteurs du 8080 quittaient Intel et fondaient leur propre firme Zilog et sortaient le Z-80 qui est une nette amélioration du 8080. Au point de vue hardware, bien

[illegible]

vitesse d'horloge plus rapide. Au point de vue software, il est compatible avec le 8080 en ce sens qu'il admet le jeu d'instructions du 8080 comme sous-ensemble du sien et de sorte qu'une ROM prévue pour un 8080 peut être utilisée avec un Z-80, mais comporte des améliorations significatives: deux fois plus de registres internes, nombreuses instructions supplémentaires dont certaines sont intéressantes et d'autres font plutôt gadget. Les boîtiers d'interface sont assez actifs, mais chers et aucun n'est multifonctions. En [illegible] du 8080. Il va même plus loin en ce qui concerne le nombre de registres internes, mais il n'est pas vers le 6800 en ce sens qu'il possède son adressage indexé. La réponse d'Intel au Z-80 est le 8085 qui a à peu près les mêmes améliorations hardware (elles étaient bien nées-

saires mais n'a que deux instructions de plus que le 8080. En revanche, il a une famille de boîtiers annexes intéressants dont certains sont multifonctions.

De la même façon que pour le Z-80, les concepteurs du 6800 quittaient Motorola pour fonder leur propre firme MOS Technology et produire une amélioration du 6800 : la série 6500. La façon dont les 6500 améliorent le 6800 n'est pas la même que celle du Z-80 par rapport au 8080. Les 6500 sont compatibles hardware avec le 6800 en ce qui concerne les types de cycles et la discipline de bus. Cela signifie que les boîtiers annexes du 6800 peuvent être utilisés avec un 6500 et réciproquement. Il y a cependant quelques améliorations à dire :

a) l'horloge incorporée

b) vitesse accrue obtenue de deux manières

Une architecture améliorée fut sont intégrées ainsi aux structures pipeline permet de gagner un à 2 cycles d'exécution dans presque toutes les instructions qui sont identiques pour les deux processeurs.

Fréquence d'horloge plus rapide : la fréquence standard

Mais ce qui donne un rendement légèrement amélioré par rapport au 6800. Mais on est dans un ordre de même ordre que celles du Z-80, mais des processeurs à 2 MHz sont disponibles en stock, et des 3-4 MHz peuvent être obtenus sur demande spéciale (plus chers). Des produits encore plus rapides sont annoncés ce qui donne de bon [illegible] marché.

c) Signaux de contrôle : [illegible] plus simples (ou en autorisant [illegible]

d) Concept de famille : mais l'idée la plus originale de MOS Technology a été de proposer plusieurs microprocesseurs compatibles entre eux. A côté du 6502 à 40 broches qui a toutes les possibilités, figurent des 28 broches (6503 etc.) qui ont un espace adressable réduit (4 k ou 8 k) et qui diffèrent par les signaux de contrôle. Ce est particulièrement intéressant pour construire des systèmes minimaux : il est possible de choisir le membre de la famille le mieux adapté à l'application ce qui permet de concevoir des systèmes minimaux et des systèmes de hautes performances avec un 3 MHz.

Au point de vue software les 6500 ont un jeu d'instructions qui suit une philosophie très semblable au 6800 : les entrées-sorties sont projetées en mémoire. On va même plus loin au point de vue [illegible] adressage puisqu'il dispose en plus de l'adressage absolu indexé, de l'adressage indirect préindexé et post-indexé. Seul le 2650 peut rivaliser avec ces modes [illegible].

Les boîtiers d'interface associés sont aussi parmi les plus intéressants du marché : il existe actuellement des boîtiers multifonctions RAM-ROM-PIO-TIMER. Ports d'E/S, temporisateur (6530), un circuit RAM. Ports d'E/S, temporisateur (6532) et enfin un boîtier ports d'E/S paru [illegible] sont souples, rapides et [illegible] temporisateurs sur 8 bits (6522).

Tout cela explique qu'une statistique pour année 978 fournie par [illegible] indépendante [illegible] mettait leur place la famille 6500 en tête des ventes de sa catégorie. ■

D. J. David

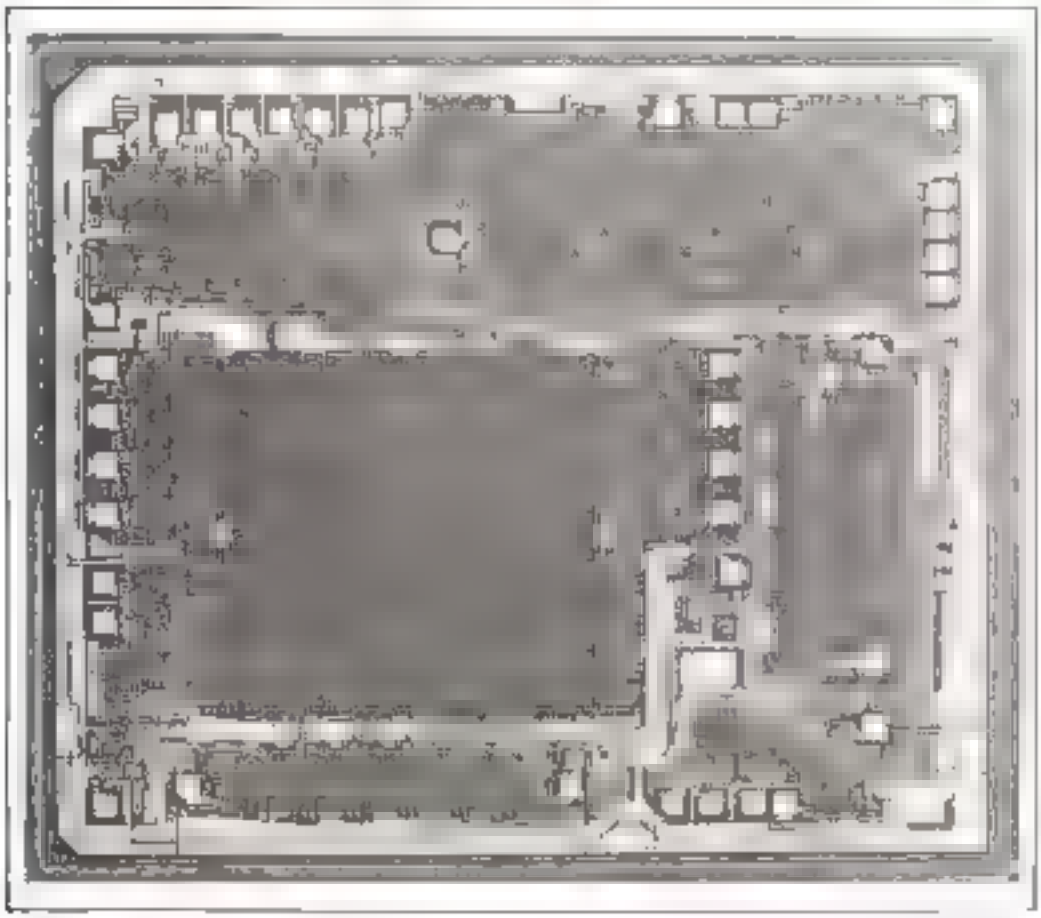


Photo 8 : Réalisé en technologie [illegible] le 6502 est un microprocesseur [illegible] des micro-[illegible]

Six leçons pour programmer

Une programmation structurée ou l'organisation des programmes

Dans le précédent article de notre série, nous nous sommes attachés à décrire plus particulièrement, dans le répertoire d'instructions de notre microprocesseur 2650, celles qui traitent ou manipulent l'information : comptes, additions, opérations logiques, etc ainsi que les différents formats de ces instructions.

Ces instructions de traitement sont en elles-mêmes, insuffisantes à remplir toutes les fonctions d'un ordinateur, et notamment celles qui donnent à ces fameuses touches une soi-disant « intelligence » à savoir les fonctions de décision.

Souvenons-nous de notre introduction intuitive du bit comme de la plus petite quantité d'information pratique, permettant de déterminer un choix élémentaire entre deux options.

De manière analogue, nous sommes conduits à étudier aujourd'hui la structure de décision la plus élémentaire (autrement dit à 2 alternatives).

Si ... alors ... sinon

En bon français, nous exprimons souvent nos choix à l'aide des tournures **mots-clés** « si ... alors ... » ou encore « si ... ou bien ... ». « Si j'ai plus beaucoup d'essence **ALORS** je m'arrête à la prochaine station-service **SINON** je poursuis ma route ». Très souvent, la deuxième alternative « sinon ... » consiste à ne rien faire : « autrement dit à « poursuivre » ». Et on s'exprime plus simplement : « Si j'ai plus beaucoup d'essence alors je m'arrête à la prochaine station-service ... point à la ligne ».

En examinant cette manière unique de s'exprimer on verra sans peine que sa forme la plus générale est :

« Si condition **ALORS** action si la condition est vraie **SINON** action si la condition est **fausse** ».

Appliquée au micro-ordinateur cette première structure de décision/action se ramènera nécessairement à trois étapes élémentaires :

- **Elaboration de la condition** (par exemple, la comparaison de deux nombres demande un certain calcul).
- **Exécution** de certaines **instructions** si la condition est vraie.
- **Exécution** d'autres **instructions** si la condition est **fausse**.

Code condition et comparaisons

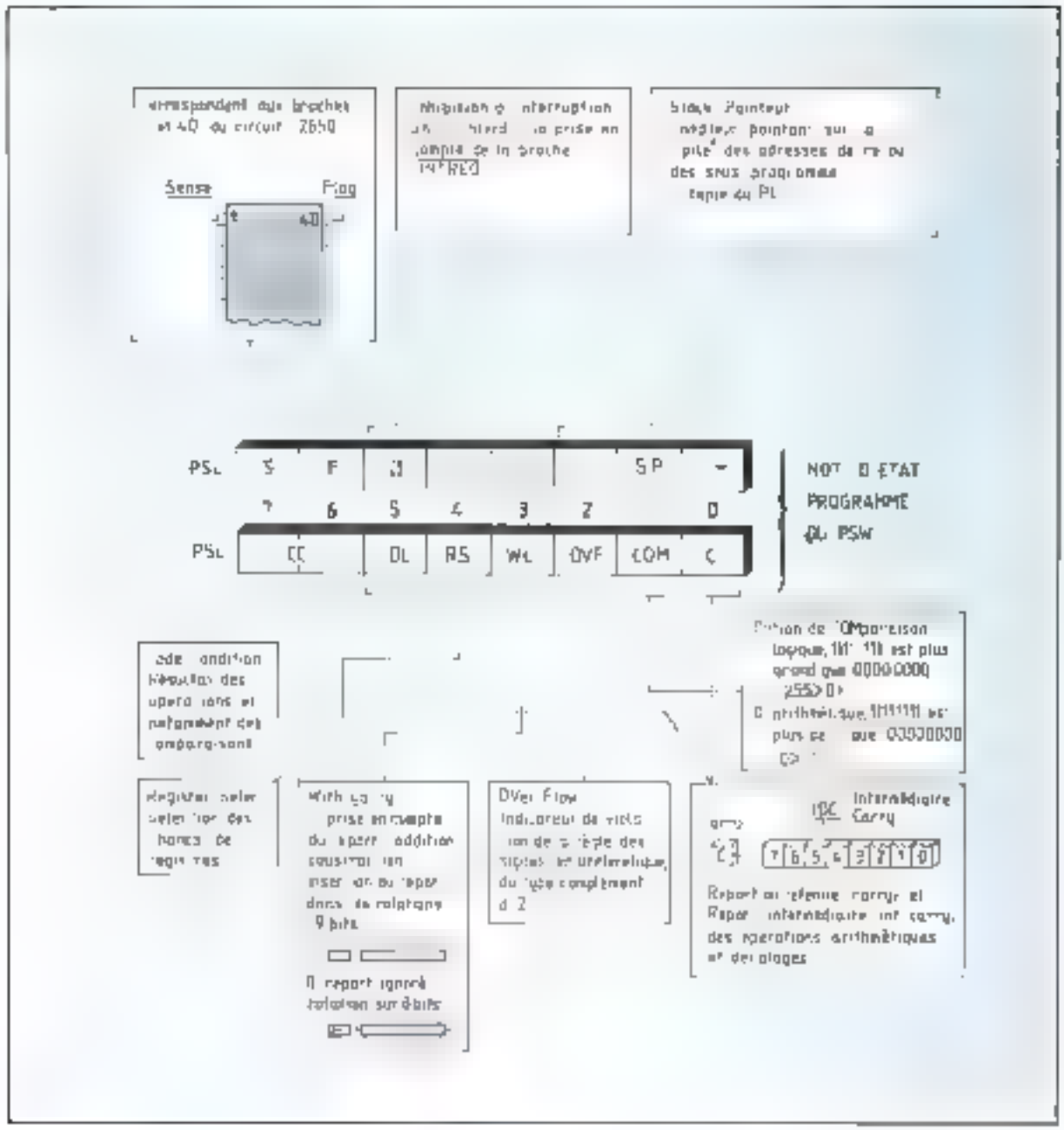
Examinons d'abord comment il peut y avoir deux sortes de conditions simples qui puissent faire l'objet de deux élémentaires :

- les valeurs **comparées** de deux nombres : le résultat sera l'un des trois résultats « plus petit », « égal », « plus grand ».
- les valeurs **binaires** mises à « 1 » (souvent interprétées comme « vrai » par convention) ou à « 0 » (faux) dans la même configuration.

Pour le microprocesseur 2650, ceci se matérialise par deux bits du mot d'état (voir de même dans notre encadré) plus précisément les deux bits de gauche du PS (formellement le **Code-Condition**, CC en anglais).

Toutes les instructions qui **affectent** un registre, outre le fait qu'elles déposent dans ce registre un résultat, elles positionnent « à leur manière » ces deux bits. Ceux-ci reçoivent le « **signe** » du résultat.

Exemple de encha ne des bits de mot d'état du microprocesseur 2650. PSL est le mot de ... PSU le mot de ... Ces mots sont ...



Résultat	CC
< 0	0
= 0	0
> 0	0

Pour cette notion de « signe » la comparaison est liée à la notion de nombre en complément à deux. On pourrait dire aussi que chaque résultat est automatiquement « comparé à zéro ».

Cela dit, il y a beaucoup de cas pratiques où nous souhaiterons comparer deux octets sans autre effet que l'affectation du CC. Pour ce faire, on a prévu dans le répertoire un petit ensemble d'instructions spécial résumé comme suit :

Instruction	1er terme	2e terme
COM Z	Registre	Autre registre
COM I	Registre	Valeur immédiate
COM R	Registre	Mémoire (adresse relative)
COM A	Registre	Mémoire (adresse absolue)

Lorsque l'on exécute une telle instruction, registre et/ou mémoire restent inchangés ; seul le CC est affecté :

1er terme ... 2e terme	CC
<	...
...	0 0
>	0 1

Ceci est bien cohérent avec la règle précédente. En effet pour ce faire, le microprocesseur effectue une **soustraction** : il retranche le second octet du premier et le résultat de cette CC mais n'est par ailleurs, recopié nulle part.

Il reste à lever une ambiguïté. Si on « soustrait » les deux octets 1111 1111 et 0000 0000, sachant que :

le premier est plus grand que le second : 255 > 0, en valeur « naturelle »

ou plus petit (— 1 < 0) dans ... « signé » du ...

Pour lever le doute, le 2650 prévoit que l'on puisse, par programmation, prendre **option** souhaitée, exclusivement, celle de l'une ou l'autre interprétation (instruction PSU ou bit COM du PS...) qui est explicitée comme suit :

COM =	Comparaison	Exemple
...	...	1... 1... > 0000 0000
...	Arithmétique ...	1111 1111 < 0000 0000

Test de bits

Il est fréquent, dans les applications, d'avoir à considérer (par exemple) parce qu'ils représentent des états) un ou plusieurs bits d'un octet et de décider d'une action selon qu'ils sont ou non positionnés à « 1 ».

Pour ce test, par nature différent des comparaisons numériques déjà évoquées, le 2650 prévoit quelques instructions particulières.

TMI	Test de certains bits d'un registre
TPS 1	» » du PSL
TPS 2	» » du PSU

Ces instructions sont sur deux octets dont le second constitue un « **masque** » qui désigne par des « 1 », quels bits sont **testés** et par des « 0 », ceux qui ne sont pas considérés. Ainsi l'instruction :

Registre 1 **Registre 2**

consistera en les bits de rang 3 et 6 du registre 1. Dans ce cas, le CC est affecté différemment :

Tous les bits considérés sont à « 1 »	CC = 00
Un des bits considérés au moins est à « 0 »	CC = 0

Les sauts conditionnels

Voilà pour le SI. Il nous reste à montrer comment s'interprètent dans « notre microprocesseur », le ALORS, et le SINON de notre alternative. Nous avons déjà dit qu'ils ne pouvaient se réduire que par exécution de deux **séquences d'instructions distantes**, en fonction de la condition.

Si nous devons « inventer » l'instruction « ad hoc », nous verrons rapidement qu'il est commode que **l'une des séquences** soit, en séquence, automatiquement dévolue à l'un des deux cas, nous laissions le programme se poursuivre « naturellement » avec la progression du compteur ordinal (PC).

Pour le cas contraire, il nous faudrait (par définition) opérer une **rupture de séquence**, qui ne peut se réduire techniquement que par le **forçage** dans le compteur ordinal, de l'**adresse de l'autre séquence**, ou plus précisément de l'« adresse de la première instruction qui traite l'autre cas ».

On trouve précisément, dans le répertoire, une série d'instructions de ce genre, qui ont l'allure suivante :

« BCT » XX adresse à ...

et s'interprètent comme suit :

SI le code-condition CC correspond avec le code XX de l'instruction

ALORS on va exécuter l'instruction suivante à l'adresse « qui est » recopiée dans le compteur-ordinal

SINON le compteur ordinal progresse normalement, et l'on exécute l'instruction suivante.

Pour les programmeurs, ce type d'instruction s'appelle un **saut** (angl. jump, ou aussi un **branchement** (angl. branch). D'où, très naturellement pour des concepteurs parlant anglais, des mnémoniques avec le préfixe **BCT** ou « Branch on Condition **True** » (« Branchement sur Condition Vraie »).

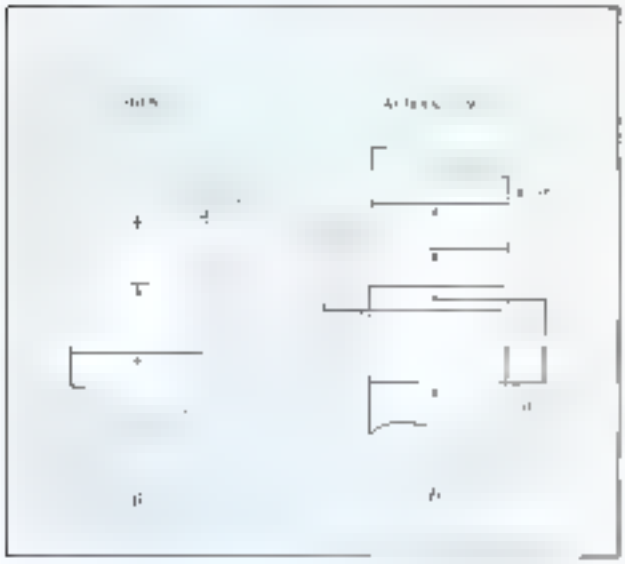
Il est extrêmement commode d'avoir aussi des branchements sur **condition fausse**, afin d'exprimer notamment ce que les mathématiciens appellent des inégalités larges, ou bien la condition « différent ».

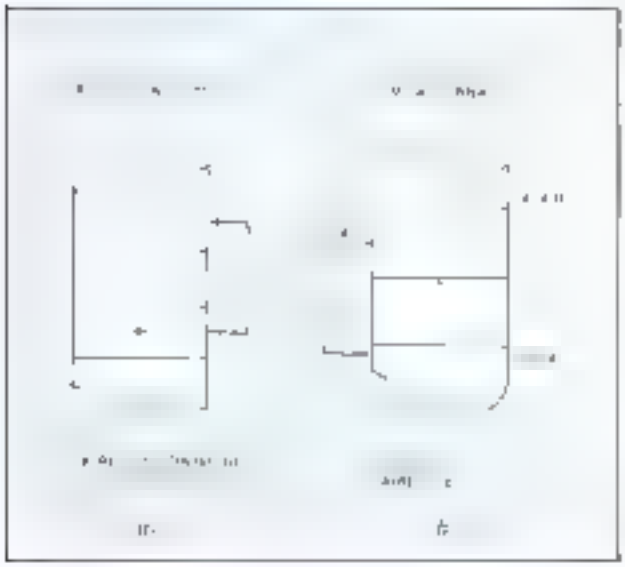
Cette condition est VRAIE	Si cette condition est FAUSSE
a ⩾ b	a < b
a ≠ b	a = b
a ⩽ b	a > b

Pour ces dernières, les concepteurs du 2650 ont prévu d'autres code-opérateurs, dont le préfixe est **BCF** ou « Branch on Condition False » (« Fausse »).

Quant aux adresses, elles peuvent être absolues (suffixe A) ou relatives (suffixe R).

Ainsi, nous pouvons définir un

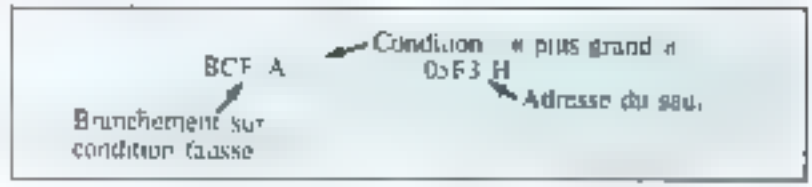




Ainsi le « branchement sur condition fausse » à l'adresse hexa 05F3 a-t-il donné comme code-machine :

9D	05	F3

ce qui s'exprime sous la forme symbolique :



Vous avez probablement compris que le CC ne retient que deux états : 0 et 1. Par convention, le 0 combinaison s'interprète en général comme une condition « toujours vraie ». Autrement dit, les instructions BCT avec le code 0 provoquent **toujours** un saut à l'adresse donnée. Ce qui, pour un programmeur s'appelle un **saut** (branchement) **inconditionnel**.

Premières structures de programme

A ce stade, nous pouvons déjà connaître les **deux structures** de programme les plus élémentaires :

- la **séquence pure** : FAIRE cela (puis) FAIRE celui-ci etc.
- l'**alternative** que nous avons déjà rencontrée : Si la condition A est réalisée, FAIRE cela

et la **traduction** à l'aide d'instructions élémentaires dans un ordre bien déterminé. Celle-ci est généralement « normalisée » selon deux **schémas standards** (voir **fig. 1 a** et **1 b**.

Avant de voir sur un problème concret les instructions qui font « cela » puis « celui-ci » dans l'ordre et la chronologie, les instructions qui font « cela » (fig. 1 a)

Quand nous aurons exprimé à l'aide d'une notation précise, qui sera **pour n'importe quel ordinateur**, la première fois la **condition** est « testée par calcul » sur condition

Vous avez probablement compris que le CC ne retient que deux états : 0 et 1. Par convention, le 0 combinaison s'interprète en général comme une condition « toujours vraie ». Autrement dit, les instructions BCT avec le code 0 provoquent **toujours** un saut à l'adresse donnée. Ce qui, pour un programmeur s'appelle un **saut** (branchement) **inconditionnel**.

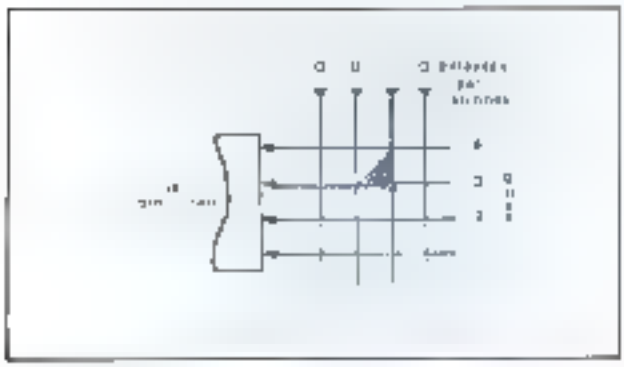
Quand cette disposition de l'alternative (fig. 1 b) existe une autre tout à fait équivalente, que nous vous laissons deviner. Pour la bonne raison que les instructions situées après peuvent **ne pas** s'insérer dans une autre séquence, ce qui est rendu possible par l'observation de la règle ci-dessous : la « structure » n'a qu'une seule entrée (« avant ») et une seule sortie « après ».

Nous pouvons signaler tout de suite les deux variantes immédiates de ces structures représentées **figure 2 a** et **2 b** qui se comprennent d'elles-mêmes avec nos notations élémentaires.

Un exemple analysé...

Abstraction faite de ce qui précède ! Au contraire ! Nous allons voir sur un exemple très simple comment notre exposé s'exploite pour donner une solution **directe** à un problème, simplement énoncé en bon français. Et ce, à condition d'aller **du général au particulier**, ne sommes-nous pas au pays de Descartes ?

Imaginons que notre premier énoncé du problème soit



... Principe du balayage par scrutation du niveau ... est successivement appliqué à chaque ligne ... Si un contact est fermé ... il apparaît ... sur la colonne correspondante ... Il suffit de lire ... pour déterminer ...

... sions de la touche SPACE de l'ordinateur pour afficher des nombres de 0 à 7, selon le code ... ci-dessus.

Clés	Valeur sur les voyants
XXXX 0000	0
XXXX 0001	1
XXXX 0010	2
XXXX 0100	3
XXXX 1000	4
autre	inchangés

Pour votre curiosité cette opération a un sens, dans le codage de claviers explorés par balayage (**fig. 3**) et où l'on admet qu'une touche **au plus** doit être enfoncée dans une « colonne » (problème de la double frappe). Le codage consiste à donner le numéro de la « ligne » où a lieu le contact.

Notre projet de programme dans une première **approche**, peut s'énoncer comme suit :

FAIRE INDEFINIMENT
- SI SENSE = ... ALORS CODER LE RESULTAT
- AFFICHER LE RESULTAT

et donne le schéma de programme de la **figure 4**.

Nous voyons immédiatement que le bloc baptisé « CODER » n'est **pas encore** décomposé en parties assez élémentaires pour que leur programmation soit « évidente ». A l'aide du tableau de codage nous pouvons le reformuler comme suit :

CODER
- LIRE les clés
- SI clés = 0) ALORS (resultat ← 0)
- SI clés = 1) ALORS (resultat ← 1)
- SI clés = 2) ALORS (resultat ← 2)
- SI clés = 4) ALORS (resultat ← 3)
- SI clés = 8) ALORS (resultat ← 4)

Ce qui donne immédiatement le schéma (**fig. 5**) du programme dans lequel nous vous laisserons poursuivre de vous-même d'après le modèle de traduction des deux premiers « SI ... ».

Et programmation

Pour écrire sur "1 80 un programme qui réalise exactement les schémas d'usages ci-dessus, il y a plus qu'à régler quelques petits détails techniques :

- on prend (arbitrairement) le registre 1 comme « resultat » ;
- on choisit de rejeter sur les clés/voyants dans le mode « non-étendu » ;
- on se souvient que SENSE apparaît comme le bit 7 du pseudo-registre PSL et le « teste » par l'instruction TIPSL.

Dans ces conditions, on écrit **quasi automatiquement** le programme EXEMPLE 4, de la **figure 6** de l'exercice, dont le lecteur consiste à **retrouver** la **structure** dans le texte du programme.

Vous imaginerez probablement de « meilleurs » programmes pour faire le même travail. Pouvez-vous alors la question : meilleurs peut-être, mais à quel titre ?

... la **place** occupée ? Nous doutons que vous gagniez mieux que 5 % d'usage de branchements **relatifs** n'apporte aucune amélioration **de principe**, nous vous invitons à « gagner » à cet égard les mêmes 7 octets que n'importe qui.

... le **temps d'exécution** ? » est possible de le diminuer de quelques % de temps ... mais récompense. La question suivante est alors : ... méchanceté pour quoi faire ?

... la **clarté**, la **sûreté** du programme ? Voilà le point sur lequel nous nous sentirons à peu près inattaquables.

(Bref) discours sur la méthode *

Pour qui suivrait ici le lecteur dont le livre en est à une autre version que ... programmeur et qui a coup sûr un programme ... plus ... plaire » serait bien de s'avoir écrit. Nous vous proposons à titre ... exercice (pas facile du tout) de

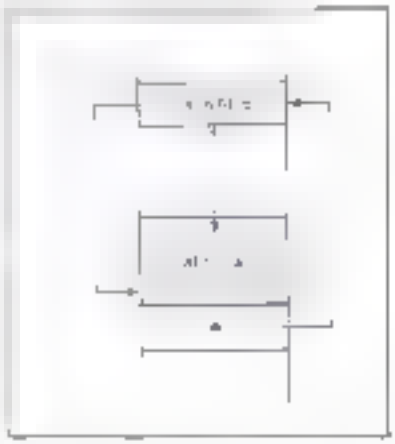
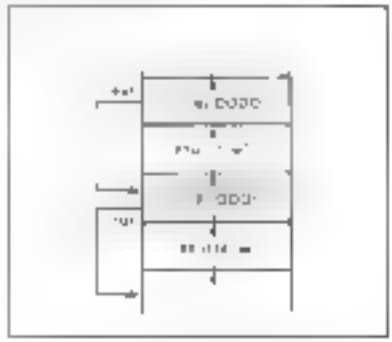


Fig. 4. Faire mécaniquement
Si SENSE = ... alors aller ... le résultat pour ... afficher
Si SENSE = 0, afficher directement le résultat

Fig. ... Schéma de structure du programme de codage. Il nous appartient de le poursuivre de lui-même d'après le modèle de traduction ... des « Si ... »



* *Paradoxe. Aphorisme. Digression.*

De nombreux raisonnements sur l'information se traduisent par la répétition d'une séquence d'instructions jusqu'à obtenir un tel résultat

Programme : EXEMPLE 4	Auteur : M. COUR	Date : 07.79	Page : A		
Adresse	Traduction	Etiquette	Opération	Paramètres	Commentaires
00	B4 80	DEBUT	TPSL	SENSE	TEST BIT 7 PSL
02	98 [illegible] 2D		BCFA, 10	[illegible]R	SAUT SI = CC = 10
05	07	[illegible]R	REDD	0	RD [illegible] RE
06	46 0F		ANDA, R0	#0000	GARDER BITS 3-0
08	B4 00	TEST 0	COMI, R0	0	COMPARER AVEC 0000
0A	98 [illegible] 0A		BCFA, 0	TEST1	SAUT SI CC = 0
0D	07 00		LODB, R0		SINON R0 = 0
0F	B4 01	TEST 1	COMI, R0	1	TEST CLES = 0001
11	98 0[illegible] 06		BCFA, 0	[illegible]S	ETC
14	05 01		LODB, R1		
16	B4 02	TEST 2	COMI, R0		
18	98 00 1D		BCFA, 0	TEST 4	
1B	[illegible]		LODB, R2		
1D	B4 04	TEST 4	COMI, R0	4	
1F	[illegible]		BCFA, [illegible]		
22	05 03		LODI, R3	3	
24	B4 [illegible]		COMI, R0		
26	[illegible]		BCFA, [illegible]	[illegible]	
29	05 04		LODI, R1	4	
2B		[illegible]	WSTR, R0		VOYANTS = R0
2D	[illegible]		BCTA, UN	UN	SAUT SUIVANT DEBUT
					[illegible]

Programme : [illegible] Auteur : [illegible] Date : 7.79 Page : A

Adresse	Traduction	Etiquette	Opération	Paramètres	Commentaires
0	[illegible]	[illegible]	TPSL	[illegible]	
2	[illegible]		[illegible]	[illegible]	
5	[illegible]		[illegible]	[illegible]	
7	[illegible]		[illegible]	[illegible]	
9	[illegible]		[illegible]	[illegible]	
B	[illegible]		[illegible]	[illegible]	
D	[illegible]		[illegible]	[illegible]	
F	[illegible]		[illegible]	[illegible]	
11	[illegible]		[illegible]	[illegible]	
13	[illegible]		[illegible]	[illegible]	
15	[illegible]		[illegible]	[illegible]	
17	[illegible]		[illegible]	[illegible]	
19	[illegible]		[illegible]	[illegible]	
1B	[illegible]		[illegible]	[illegible]	
1D	[illegible]		[illegible]	[illegible]	
1F	[illegible]		[illegible]	[illegible]	
21	[illegible]		[illegible]	[illegible]	
23	[illegible]		[illegible]	[illegible]	
25	[illegible]		[illegible]	[illegible]	
27	[illegible]		[illegible]	[illegible]	
29	[illegible]		[illegible]	[illegible]	
2B	[illegible]		[illegible]	[illegible]	
2D	[illegible]		[illegible]	[illegible]	

- trouver comment il marche : le programmeur (novice et indiscipliné) a jugé superflu de le commenter
- trouver (par l'expérience ou le raisonnement) ce qui en fait (ne marche pas bien : seul quelques « bons cas » ont été passés)
- essayer de le corriger sans le refaire !

Pour mesurer davantage l'étendue des dégâts, essayez de **modifier les deux programmes EXEMPLE 4.1 (fig. 6) et EXEMPLE 4.2** pour y introduire une nouvelle spécification. Nous l'inventons pour les besoins de la cause, mais elle ressemble assez aux « petites modifications » (!) qu'un client « naïf » demande tout naturellement.

« On lit non plus 4, mais 5 nombres au clavier et le code est comme suit : »

Clés	Voyants (déc.)
XXX 1001 0	[illegible]
XXX 0000	1
XXX 1001 0	2
XXX [illegible] 0	[illegible]
XXX [illegible]00 0	4
XXX 0000 0	8

Les répétitions : tant que... jusqu'à...

Beaucoup de raisonnements de l'information se traduisent par la répétition d'une séquence d'instructions **jusqu'à** l'obtention d'un résultat ou **tant qu'** une certaine condition [illegible] réalisée.

Pour ces deux expressions bien françaises aussi, il est possible d'établir des schémas de programme équivalents et d'une grande simplicité pour les phrases « **TANT QUE** telle condition **FAIRE** ceci »

et

« **FAIRE** cela **JUSQU'A** telle condition ».

Les schémas des **figures 7 a et 7 b ne sont pas équivalents**, car dans la structure **JUSQU'A** l'opération « cela » s'effectue **au moins une fois** avant que la condition soit [illegible]

s'écrivant "object E" exprime par la "condition ok".

Une variante importante de ces schémas s'exprime comme suit "FAIRE ceci, N FOIS" et consiste en la répétition du traitement "ceci" un nombre déterminé de fois N. On vérifie facilement qu'une expression équivalente est :

- Armer un compteur avec la valeur N
- FAIRE "ceci" JUSQU'A ce que la soustraction de 1 au compteur donne zéro.

Le schéma de ce programme est donné figure 8.

Ce schéma est classique. Il est utilisé par les microprocesseurs de la famille précédente. Les deux instructions sont :

```
LODI  Rx, N
BDRR  Rx, C
```

qui se lisent comme Branche-Décrémente sur Différent de zéro un Registre avec les habituelles variantes d'adressage Relatif ou Absolu.

Cet exemple est important car il est à la base de toutes les temporisations logicielles. Il suffit de remplacer le traitement "ceci" par un sous-programme de temporisation pour obtenir une temporisation de N fois la durée du sous-programme.

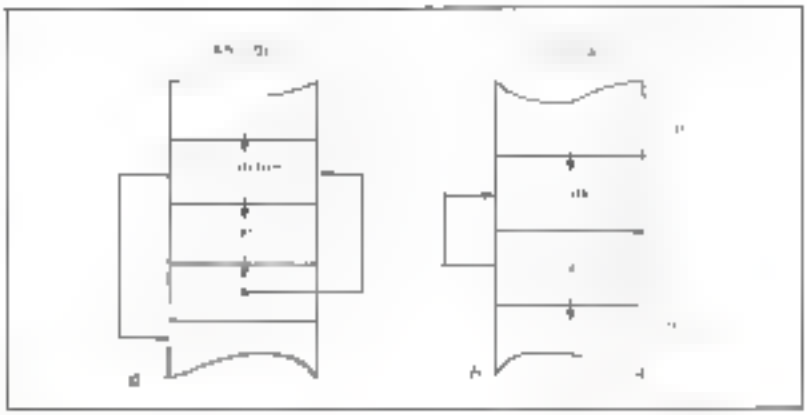


Fig. 8 - Organigramme structuré
a. "Faire ceci ... tant que la condition est vraie"
b. "Faire ceci ... jusqu'à ce que la condition soit vraie"

Les microprocesseurs offrent de nombreux modes de séquences de temporisations logicielles, aussi on trouvera sous cette rubrique, depuis le 2650, qui a adopté le format relatif, en plus par exemple de celle-ci, une instruction de temporisation sans programmation où Rx et Ry sont placés à une valeur déterminée.

Temporisation "courte"	Temporisation "longue"
Symbolique LODI R3, X C: BDRR R3, C	**Symbolique** LODI R3, X LODI R2, Y C: BDRR R3, C BDRR R2, C
Hexadécimal 06 xx 3A 7E	**Hexadécimal** 06 xx 0E yy 3A 7E 3A 7C
Formule t = 7 X + 7	t = 7 X + 7 X Y + 7 Y

```
        LODI    R3, N     INIT COMPTEUR R3
C:      BDRA    R3, C     DECOMPTE JUSQU'A (R3) = 0
```

réalise une temporisation de 2 cycles (LODI) plus N fois les 7 cycles de BDRA, soit un temps de 13 N + 2 cycles.

Fig. 9 - Un compteur est chargé avec la valeur N. Puis ... jusqu'à ce que ...

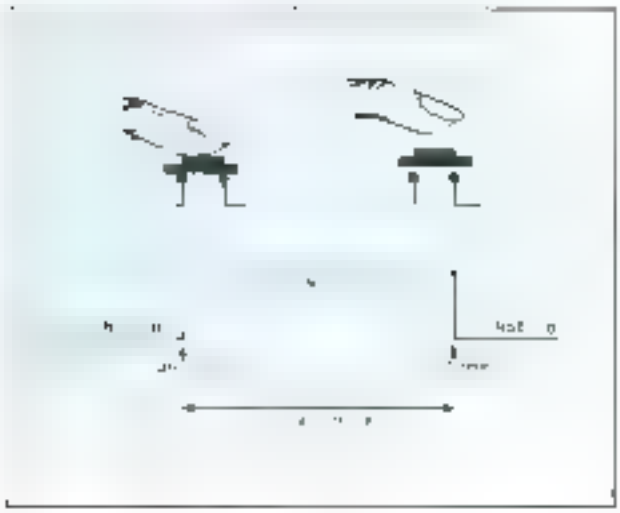
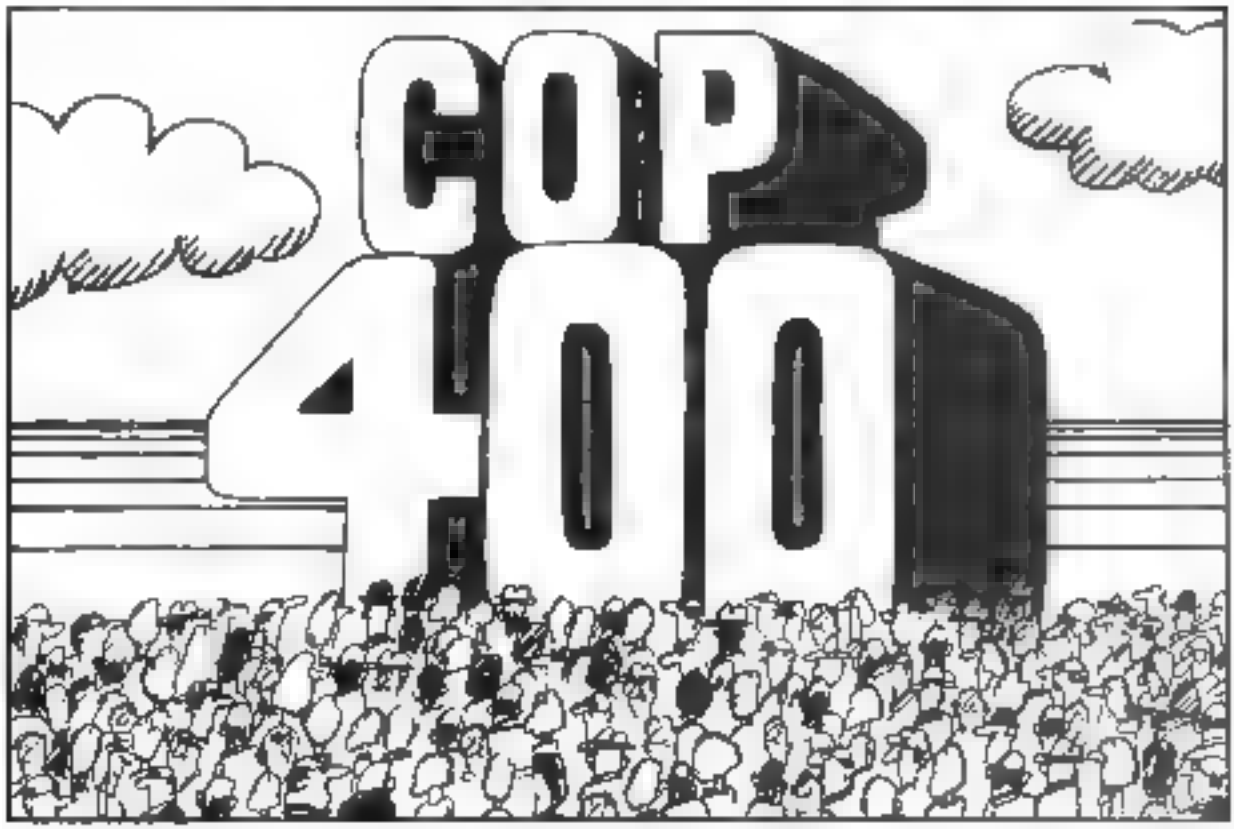


Fig. 9. Sonde à ultrasons pour mesure de distance.

Exercice

[illegible] de la seconde [illegible] [illegible] [illegible]

Une puissance nouvelle dans la technologie des micro-contrôleurs.



La série COP 400 : une nouvelle famille de micro-contrôleurs qui modifie radicalement les normes de l'industrie.

Que les micro-contrôleurs de la série 400 possèdent un jeu d'instructions nouveau, un système d'exploitation et des options fonctionnelles de service. Tout cela facilite votre travail de programmation. Vous pouvez donc maintenant adapter le logiciel engagé et le mettre au point pour toutes vos applications en réduisant au minimum la duplication du travail.

Et vous disposez de toute une famille de micro-contrôleurs parmi lesquels vous pouvez choisir ceux qui vous correspondent. Nous avons développé ainsi nos micro-processeurs de manière à ce qu'ils s'adaptent à une vaste gamme de capacités de mémoire et de programme. Nos micro-contrôleurs sont les composants [illegible] qui offrent [illegible] et qui [illegible] les coûts [illegible].

[illegible] à toutes [illegible] ces [illegible] la fabrication des MOS, nous avons mis [illegible] la technologie qui convient le mieux à la tâche en cause. Canal N pour [illegible]. Canal N faible puissance pour [illegible]. COP 400 [illegible] COP 400 [illegible] consommation minimum.

La technologie en pratique.

[illegible]

[illegible]

[illegible]

NASCOM 1

ou le portrait d'un sujet britannique au-dessus de tout soupçon

COMME tout produit britannique le NASCOM 1 est doté d'une présentation irréprochable, d'une qualité exceptionnelle, d'une finition soignée qui ne manquent pas d'impressionner l'acheteur. Rien dans ce qu'il est ne laisse entrevoir une technologie inconnue.

Puissant, il est équipé du fameux microprocesseur Z 80.

Sophistiqué, sans être compliqué, il est conçu pour accepter des origine[illegible] et extensions [illegible] soit vidéo [illegible] de base [illegible] RAM [illegible] K [illegible]

Compact, il tient dans [illegible] toutes les autres [illegible] par sa performance qu'il présente.

Rien ne vous empêche [illegible] fait partie [illegible] vous [illegible] habillé dans [illegible]

Le système de base, se raccordant directement à un téléviseur standard et à un magnéto cassette, comprend le clavier alphanumérique, et, la carte de base en kit, avec

- [illegible] processeur Z 80
- Interface vidéo et TV
- Interface magnéto-cassette
- Interface E/S série boucle 20 MA ou RS [illegible]
- [illegible]
- RAM 1 K x 8 disponible utilisateur
- Moniteur NASBUG
- Connecteur d'extension

Livré avec une documentation détaillée dont 2 manuels de montage et de logiciel en français

2490 F/TTC

Options disponibles en kit

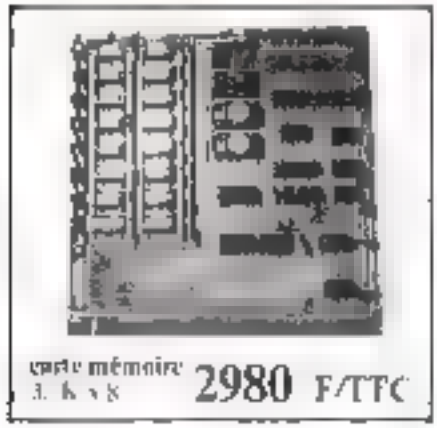
- Carte mémoire 8 K x 8
- Carte mémoire 16 K x 8
- Carte mémoire 32 K x 8
- Tiny Basic en EPROM
- [illegible]
- Alimentation 2,2 A
- Carte Buffer bi[illegible]

Options bientôt disponibles

- Basic 9[illegible]
- Carte E/S supplémentaire
- [illegible]
- Alimentation 8 A

Options en préparation

- Basic étendu
- Floppy-disque



carte mémoire 32 K x 8 **2980 F/TTC**

Isle des Grimaldières

[illegible]

Nascom Microcomputers

IMPORTATEUR
JCS COMPOSANTS
35, rue de la Croix Nivert 75015 PARIS Tél. 306.93.69

Le 6800

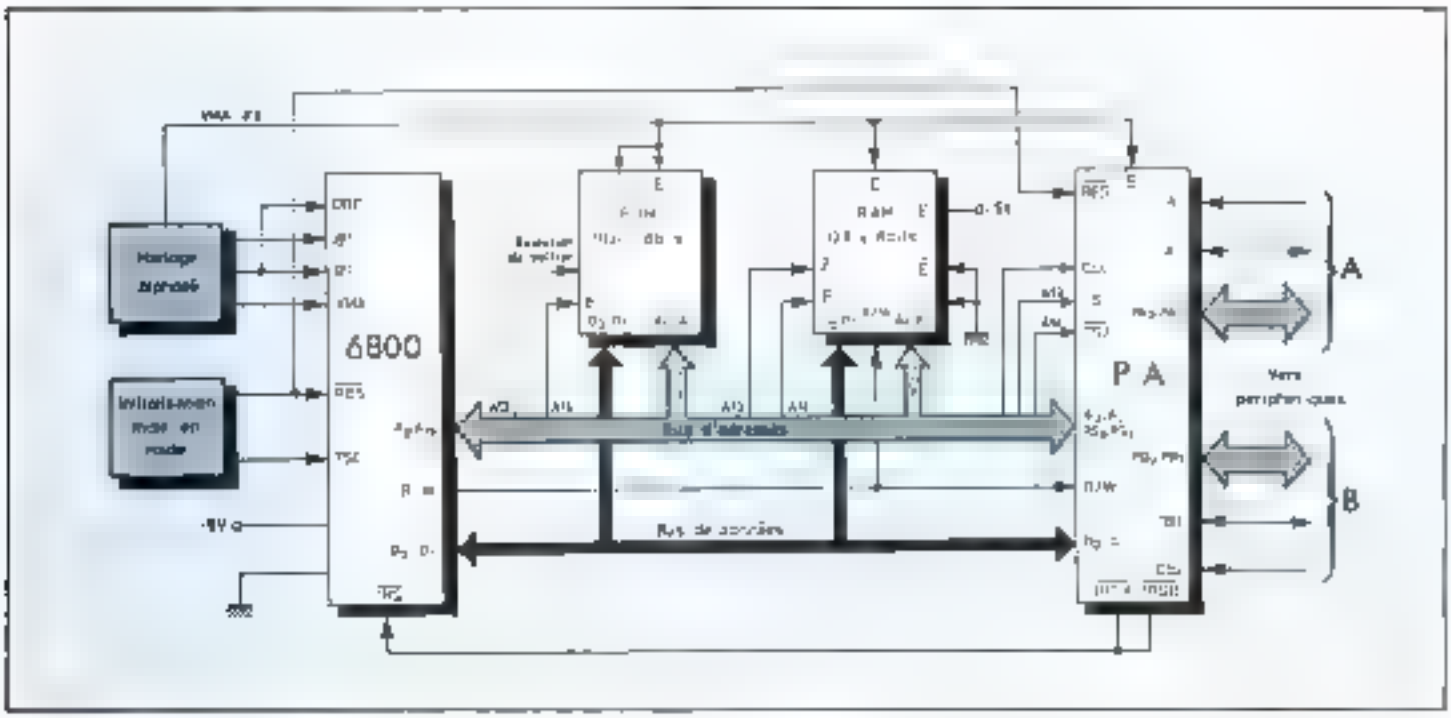


Fig. Structure interne simplifiée du microprocesseur 6800.

Initialement étudié et commercialisé par Motorola, le 6800 l'un des microprocesseurs le plus connu et utilisé du marché, a été ensuite repris par des constructeurs comme Seescosem (réf. SFF 96800), AMD, Hitachi qui constituent autant de secondes sources disponibles pour l'utilisateur.

Ce circuit intégré traite des mots de 8 bits et constitue une unité centrale complète en un seul boîtier DIL 40 broches. Comme la plupart des unités centrales actuellement commercialisées, le 6800 est réalisé en technologie MOS à canal N et porte au silicium.

Un autre, de manière à faciliter la tâche du concepteur de systèmes, le constructeur a étudié toute une gamme de circuits d'entourage compatibles avec le 6800.

Cette famille possède une tension d'alimentation unique de + 5 V ± 5 % qui la rend compatible TTL et qui permet un interfaçage aisé avec les bus. Elle se compose entre autre de circuits d'adaptation aux périphériques, PIA 6820 (SFF 96820) d'adaptation pour communications séries asynchrones, ACIA 6850 (SFF 96850) d'adaptation pour communications séries synchrones SSDA (SFF 96852) et de mémoires telles que la RAM de 128 octets 6810 (SFF 96810) et la ROM 1024 octets 6830 (SFF 96830).

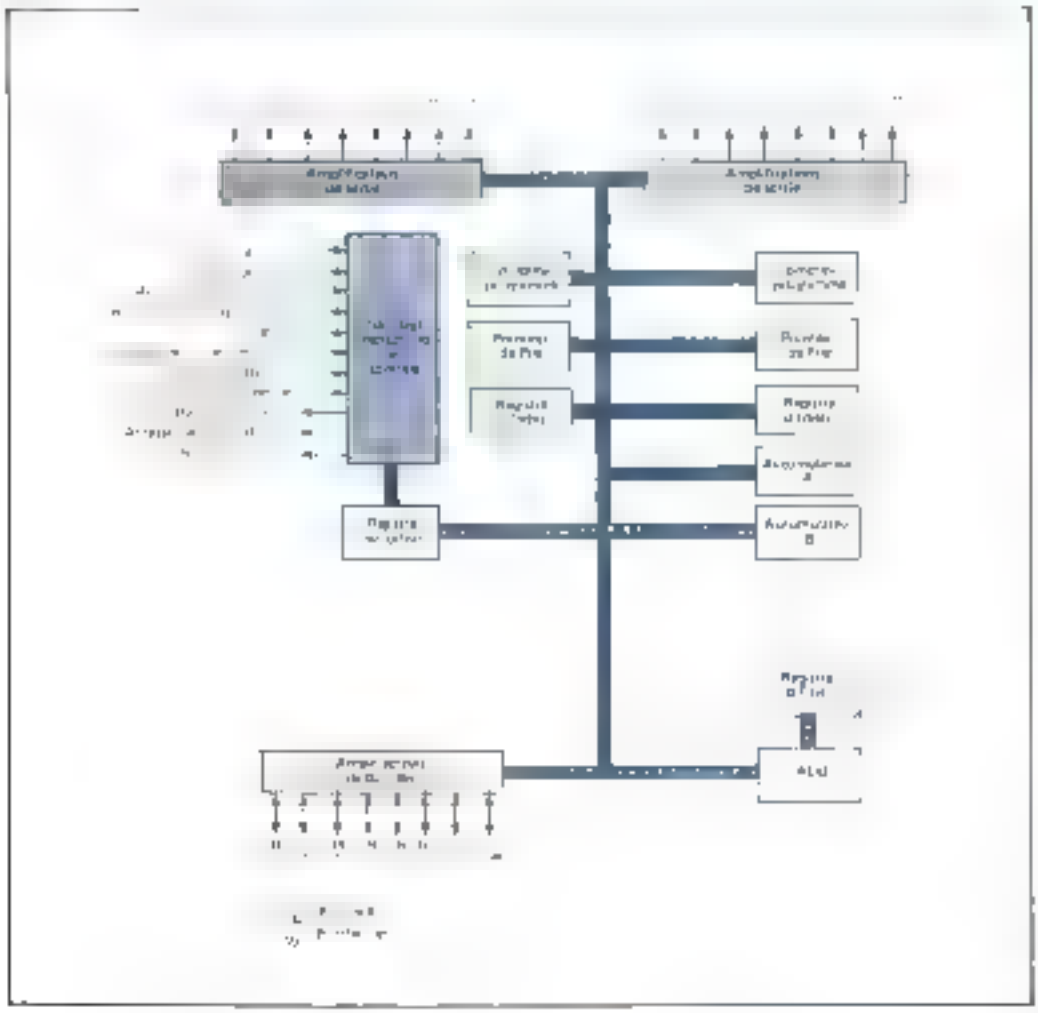
Enfin, notons que dans sa version standard, le SFF 96800 est piloté par une horloge de 1 MHz à deux phases séparées donc sans recouvrement. Dans le cas d'une application où des vitesses plus élevées sont requises, il convient d'employer le SFF 96800 A de fréquence d'horloge 1,5 MHz ou le SFF 96800 B dont la fréquence d'horloge typique est de 2 MHz.

Caractéristiques essentielles du 6800

- Microprocesseur 8 bits.
- Tension d'alimentation unique + 5 V.
- Bus de données bi-directionnel.
- Bus d'adresse de 16 bits – espace d'adressage de 64 K octets.
- Six registres internes.
- 72 instructions de longueur variable. Temps d'exécution de l'addition : 2 µs.
- Sept modes d'adressage : direct, relatif, immédiat, indiqué, étendu, implicite et accumulateur.
- Pile externe de longueur variable.
- Vecteur d'interruption masquable. Interruption non masquable.
- Possibilités d'accès direct mémoire (DMA) et de configuration multi processeur.
- Possibilité d'arrêt et d'exécution pas à pas.

Description des broches

Ref.	Broches	Fonctions
V_{SS}	1	0 V
V_{CC}	8	Alimentation + 5 V ± 5 %
$\overline{RESET}$	7	Arrêt du µP
Φ_1	37	Signal d'horloge 2 phases
Φ_2	34	
$\overline{IRQ}$	4	Demande d'interruption
VMA	5	Validation de l'adresse-mémoire
$\overline{NMI}$	6	Interruption non masquable
BA	3	Bus disponible
A_0-A_{15}	9-24	Bus d'adresse
D_0-D_7	33-40	Bus de donnée
R/W	35	Lecture/écriture
DBE	2	Activation du bus de donnée
TSC	36	Contrôle trois états
Reset	40	Remise à l'état initial



Caractéristiques générales

Logé dans un boîtier D.I.L. à 40 broches (**fig. 2**), le 6800 traite des

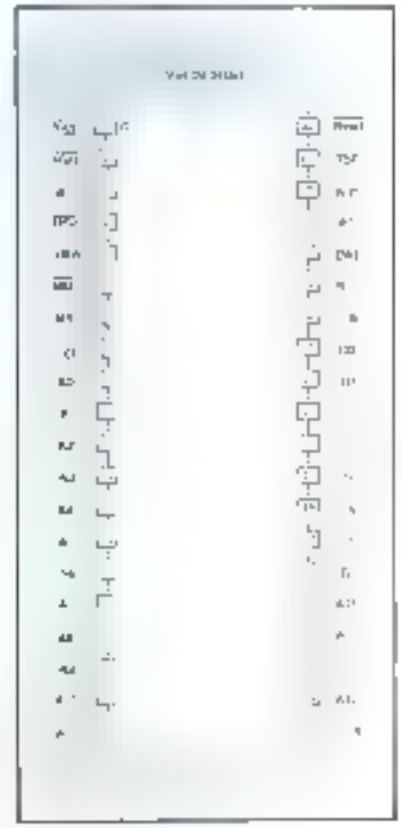


Fig. 2. Boîtier du 6800

mots de 8 bits et réalise la fonction d'unité centrale pour la famille 6800 de Motorola ou SFF 9600 de chez Seescosem.

Ainsi, la construction d'un système minimum n'exige que peu de circuits extérieurs. Une mémoire morte (ROM), une mémoire vive (RAM), une horloge et un circuit d'adaptation aux périphériques (PIA) permettent la construction du système représenté **figure 1**.

Constitution

L'organisation générale du 6800 est donnée **figure 3**. Nous retrouvons ici, comme dans tous les [illegible] tique et logique. A.L.U. qui gère

raire et manipule les données, unité de contrôle associée au [illegible] qui analyse les instructions présentes sur le bus de données, la mémoire interne à l'unité centrale représentée par 6 registres mis à la disposition de l'utilisateur et les amplificateurs de sortie et de données mais [illegible]

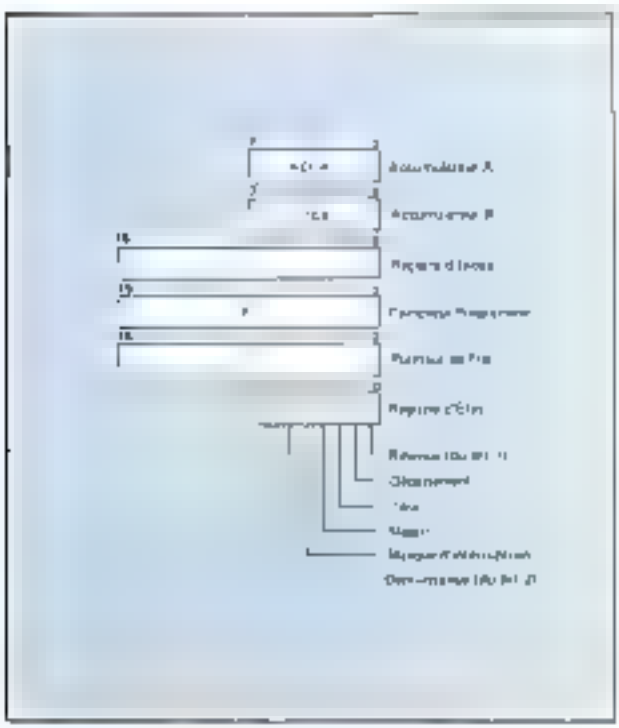
La **figure 4** montre les différents registres et les lignes d'entrées/sorties accessibles. Ces lignes d'entrées/sorties se composent des bus et des signaux suivants

- Bus de données 8 bits bidirectionnel
- Bus d'adresses 16 bits
- Bus de contrôle représenté par R/W, VMA, TRQ, Ø2, Reset
- Bus de commande DB, TSC, BA, HALT, NMI et Reset

Le détail des 6 registres internes du 6800 est donné **figure 5**.

Les deux accumulateurs 8 bits référencés ACC A et ACC B [illegible] les opérandes (ou données) et les résultats de l'unité arithmétique et logique. Un registre d'index de 16 bits X est utilisé comme index dans le mode d'adressage indexé et

[illegible] index [illegible] une longueur de 16 bits



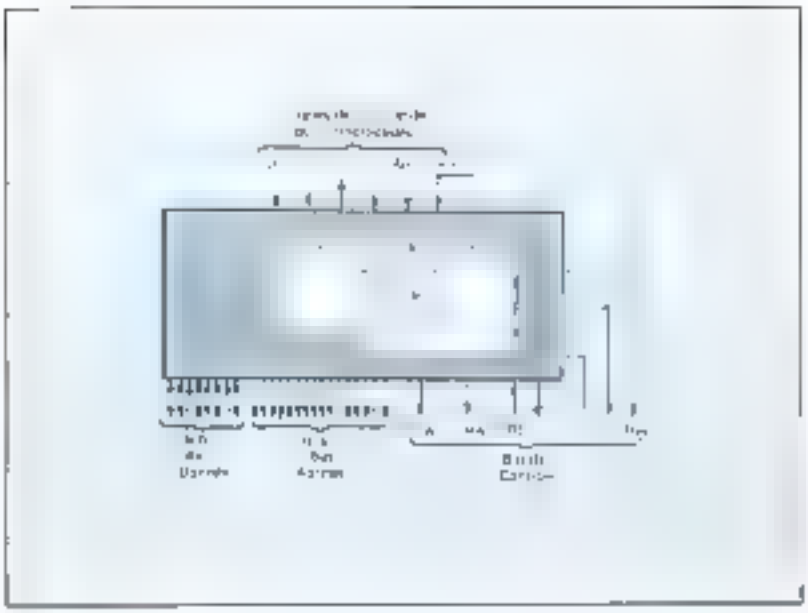


Fig. 4 — Les registres internes et les lignes d'entrées/sorties du 6800

occasionnellement pour des transferts de données. Le pointeur de pile de 16 bits contient l'adresse de la position mémoire où doit être rangée une pile externe du type LIFO (dernier entré, premier sorti). Bien entendu le compteur ordinal ou compteur programme ou compteur d'instruction est chargé de mémoriser l'adresse sur 16 bits de l'instruction à exécuter.

Enfin, un registre d'état de 8 bits permet de disposer des informations suivantes :

Sont pour 5 d'entre elles, les résultats d'une opération effectuée dans l'ALU :

- Bit 0 : C = retenue (du bit 7)
- Bit 1 : V = dépassement de capacité
- Bit 2 : Z = résultat nul
- Bit 3 : N = résultat négatif
- Bit 5 : H = demi-retenue (ou retenue du bit 3)

sont, pour le bit 4 de masquer les interruptions

Les deux derniers bits 6 et 7 [illegible] sont toujours au niveau [illegible]

Définition des signaux

La signification succincte de chacun des signaux d'entrée/sortie est donnée en encadré. Nous en reprenons ci-dessous de façon plus détaillée :

- Ø1 et Ø2 : V_{SS} alimentation 0 V
- V_{CC} : V_{CC} alimentation + 5 V
- HALT : Signal d'entrée

Lorsque HALT est au niveau haut, le microprocesseur marche, l'unité centrale exécute les instructions. Si HALT est au niveau bas et au début d'une phase dans cet état ou de retour HALT permet la commande de l'exécution du programme par une source externe. La sortie BA donne une indication sur l'état courant du microprocesseur. Si BA = 0, le microprocesseur est en mode exécution. Si BA = 1, il est [illegible]

- Ø1 et Ø2 : Signal d'horloge 2 phases sans [illegible]
- TRQ : Signal d'entrée

Demande d'interruption (Interrupt Request). Cette entrée commande l'exécution d'une séquence d'interruption quand TRQ est à 0. Le microprocesseur achève l'exécution de l'instruction en cours avant de prendre en compte la demande d'interruption. Si à cet instant le bit du masque d'interruption du registre

...état est à 0, le microprocesseur commencera une séquence d'inter...

• ... VMA
Signal de sortie
Validation d'adresse mémoire (Valid Memory Address) : lorsque VMA est à 1, une adresse valide est présente sur le bus d'adresse. Ce signal est utilisé pour sélectionner les circuits

• 5 NMI
Signal d'entrée
Interruption non masquable (Non Maskable Interrupt) : le bit I du registre d'état est ici sans influence. Un front descendant appliqué à cette entrée, signale une interruption non masquable. Le microprocesseur termine l'exécution de l'instruction en cours avant de prendre en compte ce signal

• ... BA
Signal de sortie
Bus disponible (Bus Available) : Au niveau logique 1, ce signal indique que le microprocesseur est arrêté et que le bus d'adresse est ...

• 9 - 20 A0-A15 Bus d'adresse
• 22-25
Signaux de sortie
Bus d'adresse 16 bits permettant d'adresser 64 K octets de mémoire. Dans l'état "haute impédance", ces sorties sont pratiquement à circuit ouvert

• 26-33 Data
Bus de données
Bus de données 8 bits bi-directionnel permettant le transfert de données entre microprocesseur et périphériques (mémoires ou périphériques peuvent être placés à l'état "haute impédance")

• 34 R/W
Signal de sortie
Le signal de lecture/écriture (Read/Write) indique aux circuits mémoires et périphériques que le microprocesseur est dans un état de lecture si R/W = 1 ou dans l'état d'écriture lorsque R/W = 0. Au repos, ce signal est au niveau haut (état ...

• ... E
Signal d'entrée
Validation du bus de données (Data Bus Enable) : signal de contrôle 3 états pour le bus de données. A l'état haut, elle active les amplificateurs de sortie du bus

• 39 TSC
Signal d'entrée
Ce signal (Three State Control) permet de mettre dans l'état haute impédance les lignes d'adresse et la ligne de lecture/écriture (R/W)

Le bus de données n'est pas affecté par un "RESET" et possède sa propre ligne d'activation (DBE).

• 40 Reset
Signal d'entrée
Remise à l'état initial. Après une mise sous tension ou une reprise d'alimentation, cette entrée permet l'initialisation du microprocesseur.

Lorsque le Reset est à l'état haut, l'unité centrale commence sa séquence de démarrage en lisant les deux derniers octets de mémoire : FFFE et FFFF. Ces contenus de ces deux octets sont chargés dans le compteur de programme et correspondent à l'adresse du début du programme.

Le logiciel

Le microprocesseur 6800 est doté d'un jeu de 72 instructions exécutables et assemblées, suivant le mode d'adressage choisi, en 2 ou 3 octets.

Le premier octet suit l'identification de l'instruction et son mode d'adressage. Lorsque une instruction se compose de 2 ou 3 octets, le 2e octet ou les 2e et 3e octets contiennent un opérande (nombre), une adresse ou une information ...

Le jeu d'instruction lui-même est très ... et décrit de cas très particuliers tels que, des instructions de décalage ou de décalage circulaire de chargement de registre d'index, de mémorisation en mémoire (stockage) des instructions de branchement conditionnel ou inconditionnel de traitement des interruptions et des instructions de manipulations de pile. Le tableau I donne la liste alphabétique des instructions.

Modes d'adressage

... instructions ... sage pour chacune des instructions dont les modes sont les suivants :

• ... (implicite)
• Adressage direct
• Adressage indexé
• Adressage étendu
• ... (immédiat)
• Adressage relatif
• Adressage accumulateurs ... (MA)

Nous vous présentons ci-dessous une description succincte de chacun de ces modes d'adressage.

Adressage immédiat : 2 ou ...

Le premier octet de l'instruction contient le code opération et le deuxième octet l'opérande (dans les mnémoniques LDS et LDX, l'opérande est contenue dans les 2e et 3e octets de l'instruction).

Adressage direct : 2 octets

L'adresse de la donnée à rechercher est contenue dans le deuxième octet de l'instruction. Ainsi, ce mode d'adressage permet d'adresser les 256 premiers octets de la mémoire (une "page").

Adressage indexé : 2 octets

L'adresse contenue dans le 2e octet de l'instruction (appelé nommé **déplacement**) est ajoutée à l'octet de plus faible rang du registre d'index. Le résultat est utilisé pour adresser l'opérande à rechercher ou à stocker en mémoire.

Adressage étendu : 3 octets

Cette instruction a une longueur de 3 octets. L'adresse en mémoire de la donnée est contenue dans le 2e octet (poids fort) et dans le 3e octet (poids faible) de l'instruction.

Adressage implicite : (1 octet)

... ne nécessitant pas d'adresse. Les ... multiplier A et l'accumulateur B et placer le résultat dans A.

• ... adresse est le contenu d'une adresse ... un registre interne au microprocesseur (ex : pointeur de pile)

Ainsi, aucune information n'est exigée pour fournir l'adresse

Adressage relatif 2 octets

L'adresse contenue dans le 2e octet de l'instruction est ajoutée à l'octet de poids faible du compteur de programme plus deux. Les limites de l'adressage sont donc de − 126 à + 129 par rapport à l'instruction suivante.

Adressage « accumulateur » n a

La donnée est contenue soit dans l'accumulateur A soit dans l'accumulateur B.

Le tableau 2 donne la liste des instructions relatives aux accumulateurs et à la mémoire. Le tableau 3 indique les instructions spécifiques au registre d'état.

Chacun de ces tableaux présente les instructions leurs mnémoniques, le code opération (OP) en hexadécimal, en sorte tel du mode d'adressage, le nombre de cycles d'horloge nécessaires à l'exécution des instructions (~), le nombre d'octet de programme (#) et la signification symbolique des instructions exécutées.

Lorsque un bit du registre d'état est modifié après exécution d'une instruction, les symboles suivants permettent d'identifier son nouvel état.

R toujours mis à « 1 »
S toujours mis à « 0 »
↕ est mis à « 1 » ou « 0 » selon le résultat
∆ inchangé

Les 6 bits présents dans le mot d'état sont référencés par des lettres

H demi-retenue (ou retenue du bit 3)
I masque d'interruption

ABA	Addition de l'accumulateur B à l'accumulateur A	JSR	Saut à un sous-programme
ADC	Addition avec retenue	LDA	Chargement accumulateur
ADD	Addition	LDS	Chargement du pointeur de pile
AND	« ET » logique	LDX	Chargement du registre d'index
ASL	Décalage arithmétique de un vers la gauche	LSR	Décalage logique vers la droite d'une position
ASR	Décalage arithmétique de un vers la droite		
		NEG	Complément à deux (signe)
BCC	Branchement s'il n'y a pas de retenue	NOP	Passage en séquence (ne rien faire)
BCS	Branchement s'il y a retenue		
BEQ	Branchement si égal à zéro	ORA	« OU » logique
BGE	Branchement si supérieur ou égal à zéro		
BGT	Branchement si plus grand que zéro	PSH	Mise d'un octet dans la pile
BHI	Branchement si supérieur	PUL	Extraction d'un octet de la pile
BIT	Test de bits		
BLE	Branchement si inférieur ou égal à zéro	ROL	Décalage circulaire à gauche
BLS	Branchement si inférieur ou égal	ROR	Décalage circulaire à droite
BLT	Branchement si inférieur à zéro	RTI	Retour de séquence d'interruption
BMI	Branchement si négatif	RTS	Retour de sous-programme
BNE	Branchement si non égal		
BPL	Branchement si positif ou nul	SBA	Soustraction entre accumulateurs
BRA	Branchement inconditionnel	SBC	Soustraction avec retenue
BSR	Branchement à un sous-programme	S	Mise à un du bit de retenue
BVC	Branchement si pas de dépassement		Mise à un du masque d'interruption
BVS	Branchement si dépassement	SEV	Mise à un du bit de dépassement en complément à deux
CBA	Comparaison entre accumulateurs	STA	Mise en mémoire d'un accumulateur
CL	Mise à zéro du bit de retenue	STS	Mise en mémoire du pointeur de pile
CLI	Mise à zéro du masque d'interruption	STX	Mise en mémoire du registre d'index
CLR	Mise à zéro	SUB	Soustraction
CLV	Mise à zéro du bit de dépassement en complément à deux	SWI	Interruption programmée
CMP	Comparaison		
COM	Complément à un	TAB	Transfert de l'accumulateur A dans l'accumulateur B
CPX	Comparaison du registre d'index	TAP	Transfert de l'accumulateur A dans le registre d'état
DAA	Ajustement décimal sur l'accumulateur A	TBA	Transfert de l'accumulateur B dans l'accumulateur A
DEC	Décrémentation	TPA	Transfert du registre d'état dans l'accumulateur A
DES	Décrémentation du pointeur de pile	TST	Test
DEX	Décrémentation du registre d'index	TSX	Transfert du pointeur de pile dans le registre d'index
EOR	« OU » exclusif	TXS	Transfert du registre d'index dans le pointeur de pile
INC	Incrémentation	WAI	Attente d'interruption
INS	Incrémentation du pointeur de pile		
INX	Incrémentation du registre d'index		
JMP	Saut inconditionnel		

Tableau 2 — Jeu d'instructions du 6800

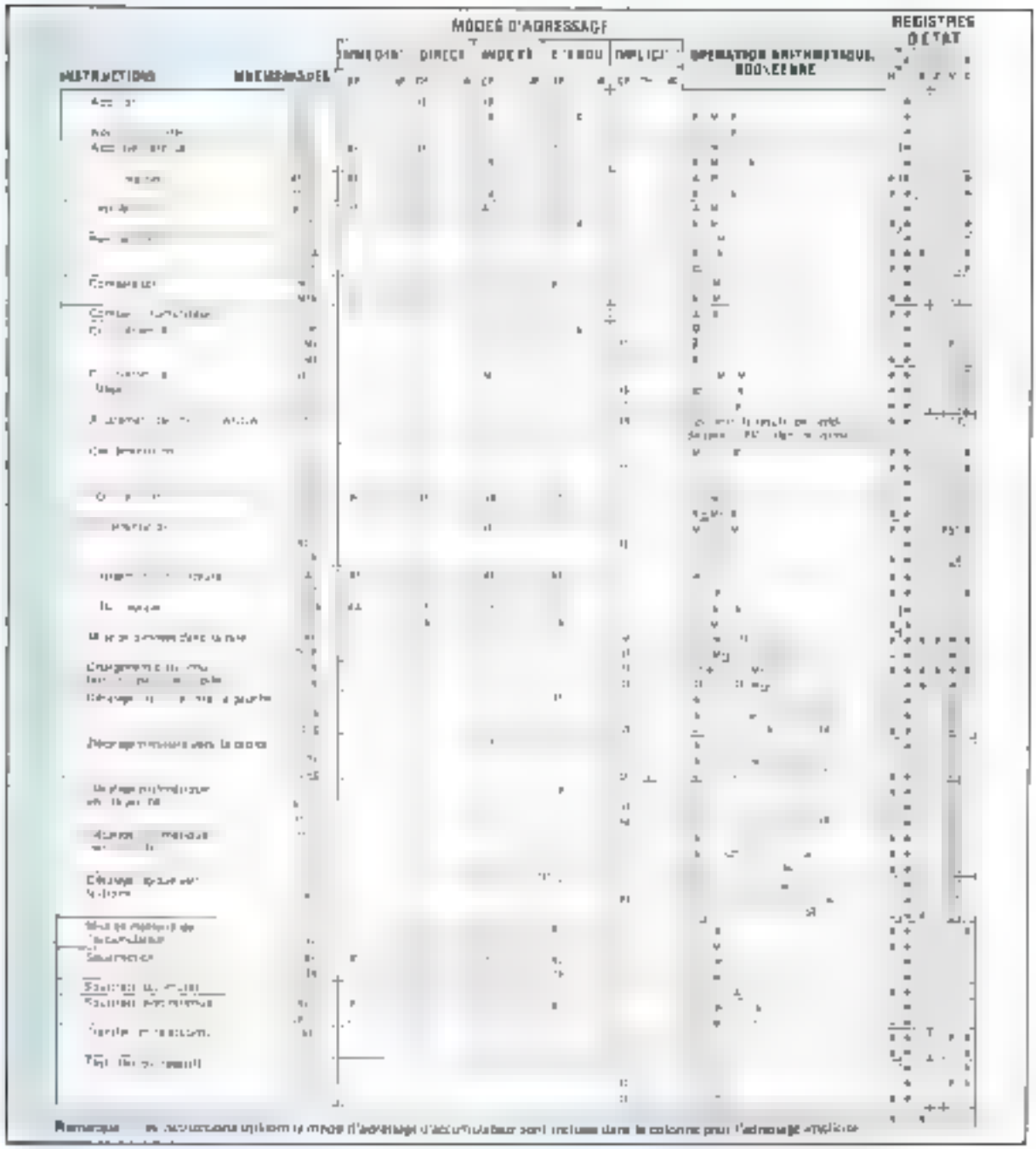


Tableau 3 — Jeu d'instructions du 6800

N négatif (bit de signe)

Z zéro

V dépassement (en complément à deux)

C retenue du bit 7

Notez que dans ces tableaux, les transferts sont indiqués par une flèche ← à gauche de laquelle se trouve la donnée et à droite le nom du registre de destination. Ainsi, M → A signifie que le contenu de la mémoire M est transféré dans l'accumulateur A. Les parenthèses autour d'un nom de registre indiquent le contenu de ce registre. Ainsi, (SP) désigne le contenu du registre de pile, c'est-à-dire l'adresse de la dernière donnée empilée. Le signe ∧ représente le ET logique, ∨ le OU logique et ⊕ le OU exclusif. ■

Programme générateur de phrases aléatoires

A partir de 5 [illegible] ce programme est capable par un mécanisme de mélange aléatoire de générer 5 [illegible] phrases différentes peut avoir deux utilités : d'une part il permet de se distraire. Nous avons poussé le vice jusqu'à donner à l'ordinateur des phrases de départ plus ou moins amusantes. Mais cela pourrait être fait chez vous. Le développement de ce programme est aussi critiqué que celui de propositions logiques. Il est conseillé de lire le programme en prenant comme exemple la phrase du type « la radio est à transistors » et que l'on reçoit à un certain moment un « La radio dans ces divines lumières » (ceci peut paraître curieux mais [illegible] d'une seconde).

Analysons donc de plus près [illegible] l'inventeur.

Nous avons opté pour [illegible] de type sujet, verbe, compléments. Bien entendu, il est aussi possible de réaliser des chaînages ou des phrases à un ou plusieurs compléments, sujets [illegible].

A la ligne 70, on prévoit [illegible] 5 $ compris entre $ comme premier [illegible] complément. Nous insérons 0 [illegible] mots de chaque type. Ce nombre de places peut [illegible] être différent suivant le désir de l'utilisateur. Attention [illegible] par mot seront calculés [illegible] que vous [illegible] machine (1 kilo de caractères).

Pour des phrases [illegible] 100 combinaisons possibles ce qui vous permet [illegible] de lire les phrases correctes [illegible] pendant plus d'une heure.

Par la suite ligne 90 [illegible] une boucle de lecture permet de remplir [illegible] des propositions de [illegible] DATA [illegible] du programme (lignes 250 à 290 etc). Très faible sera la probabilité de retrouver [illegible] phrases identiques [illegible] DATA. Nous pouvons [illegible] séquence [illegible] des mots [illegible].

Lignes suivantes [illegible] sera [illegible] phrases. Pour choisir un mot [illegible] il utilise un sous-programme [illegible] 300 qui [illegible] un nombre [illegible] entre 1 et [illegible] 5 $ [illegible] 5 $ selon la formule :

N = INT (n Taille Max Tableau n x RND (0) + 1)

Au retour de [illegible] connaît la valeur de l'indice indiquera [illegible] mot [illegible] dans le tableau de sujets 5 $ [illegible] (lignes 210 à 230).

Tel est donc le [illegible] de la boucle d'impression.

Remarquons également [illegible] détails significatifs [illegible] de [illegible] impression du sujet et du prédicat (lignes 90 et 210) [illegible] point virgule après [illegible] impression du complément, ligne 230. Ceci signifie l'impression successive [illegible] chaînes de caractères qui seront contenues en DATA et le passage à la ligne suivante après l'impression du troisième. En conséquence, nous devons prévoir un blanc après chaque mot en DATA et même en début de mot pour « aérer » un peu la phrase conçue par le micro-ordinateur.

Place maintenant aux exemples.

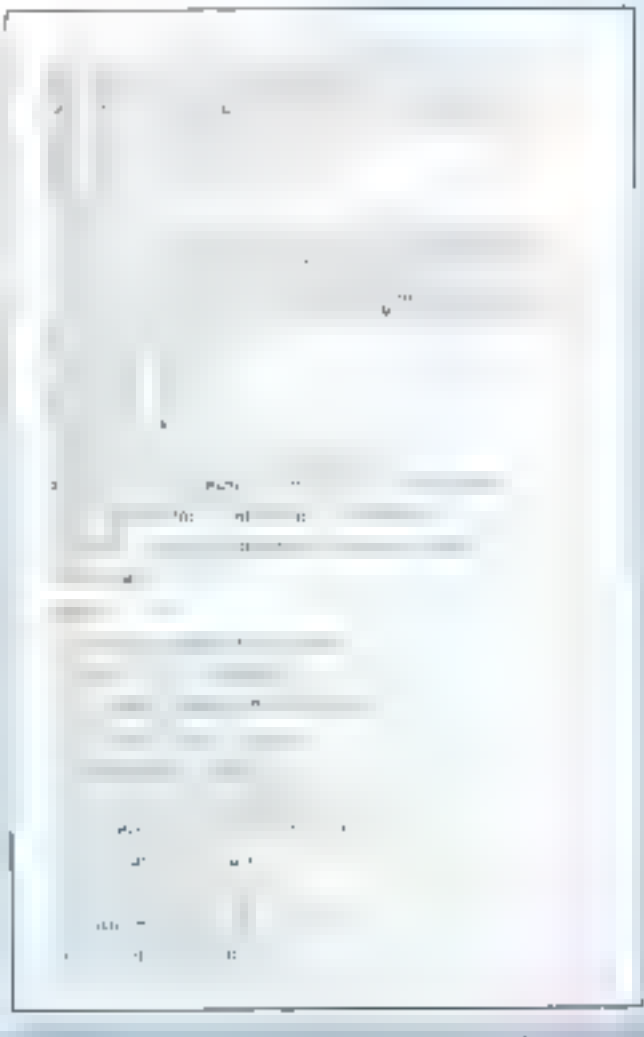
Essayez ce programme avec différents mots de votre invention : nous l'avons testé sur notre micro-ordinateur « Micro-Systèmes I ». Faites-nous part des phrases les plus amusantes composées par votre machine. Nous serons heureux de publier les meilleures d'entre elles ■

[illegible]

[illegible] allow entrer de l'expression avec ponctuation après

RND Nombre, fonction donnant un nombre aléatoire compris entre 0 et 1.

[illegible] on marque de 1 à 5, par exemple, un mot de la taille maximum [illegible]

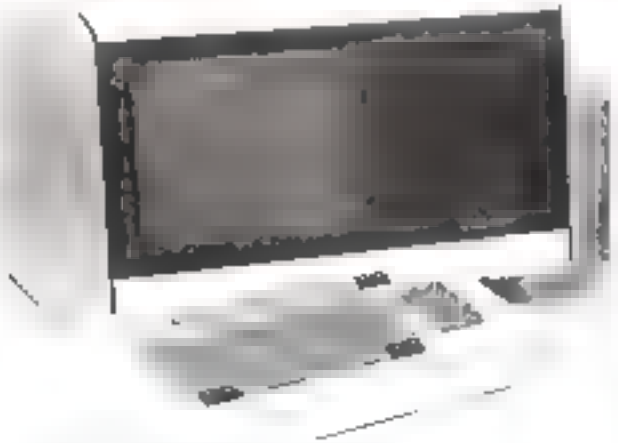


DISTRIBUTEURS RECHERCHÉS DANS TOUTE LA FRANCE

MICRO-ORDINATEUR COMPUCOLOR

MICRO-ORDINATEUR APPLE-II

MICRO-ORDINATEUR I.S.T.C. 5000



Bon réponse à retourner à S.T.C. 7 à 11 rue Paul Barruel 75015 Paris Tel. 306.46.06

Raison Sociale

Adresse

Activité

Nom et Fonction

Tél

☐ UNE DEMONSTRATION ☐ LA VISITE D'UN COMMERCIAL

Intéressé par COMPUCOLOR ☐
APPLE ☐ I.S.T.C. 5000 ☐

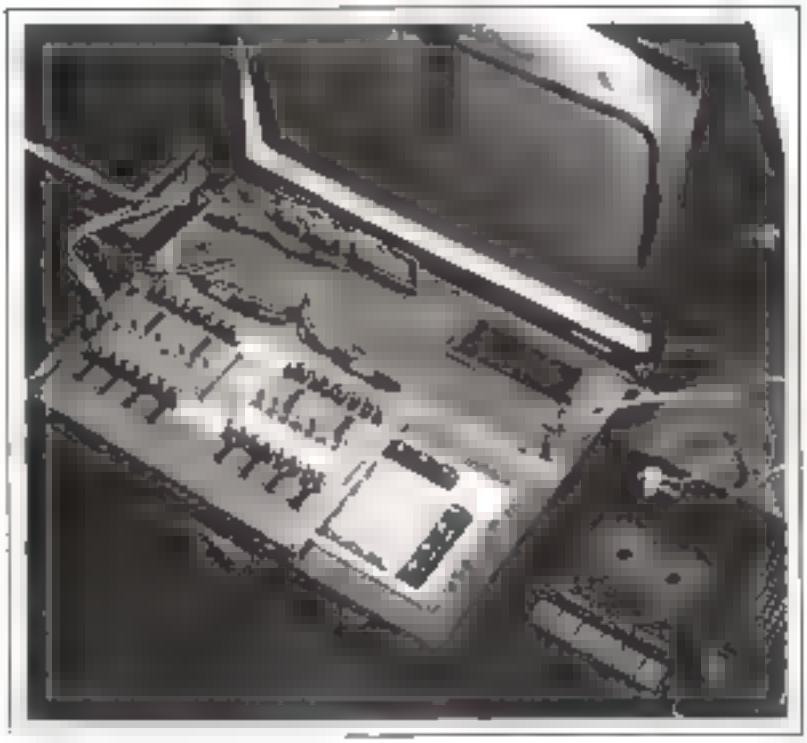
Programme de jeu du « Master Mind »

Le programme de jeu du « Master Mind » utilise le kit Mk 2 de Motorola ou tout autre système construit autour d'un 6800 et doté d'au moins 512 octets de mémoire.

Ce jeu consiste à trouver une combinaison de quatre couleurs prises parmi six et proposées par l'un des joueurs appelé « codeur ». Une couleur peut être présente plusieurs fois dans la combinaison. Le « décodeur » propose au codeur une combinaison de son choix et ce dernier lui indique le nombre de couleurs effectivement présentes dans la combinaison proposée. Il indiquera séparément le nombre de couleurs correctement placées et celui de celles qui ne le sont pas.

Si, par exemple le codeur a choisi la combinaison bleu, bleu, rouge, vert, lorsque le décodeur annonce rouge, vert, noir, vert la réponse du codeur sera « une couleur correcte bien placée (le vert) et une couleur correcte mal placée (le rouge).

On compte le nombre d'essais nécessaires au décodeur pour trouver la combinaison proposée par le codeur et on permute les rôles. Le gagnant est celui qui totalise le moins d'essais.



Jeu de « Master Mind » avec un micro-ordinateur

Le micro-ordinateur joue le rôle du codeur et propose une combinaison de quatre chiffres pris parmi les suivants : 1, 2, 3, 4, 5, 6.

Le décodeur inscrit sa combinaison de son choix et le micro-ordinateur après comparaison avec sa propre combinaison lui indique le nombre de chiffres [illegible]

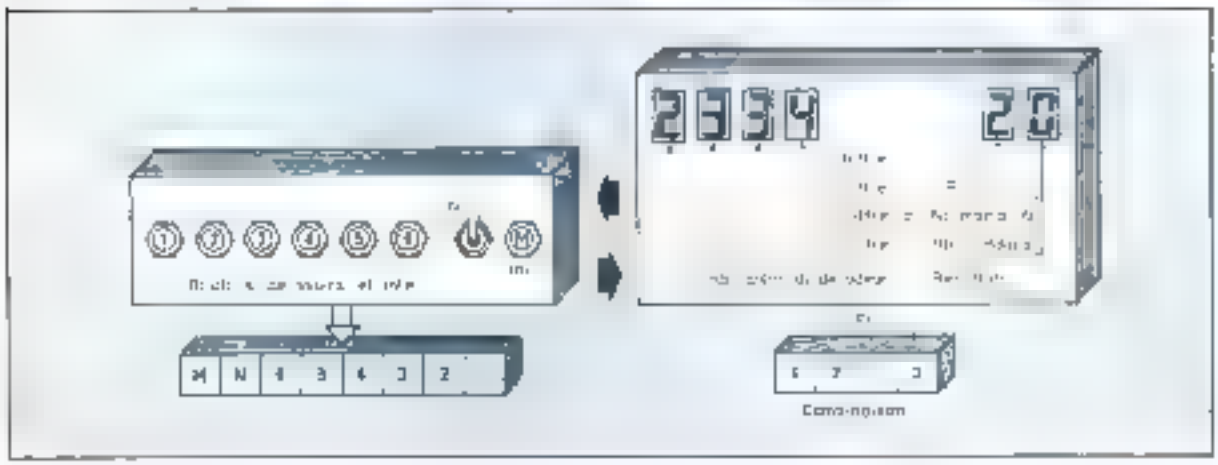
[illegible] des huit places et compte également le nombre d'essais [illegible]

Organisation matérielle

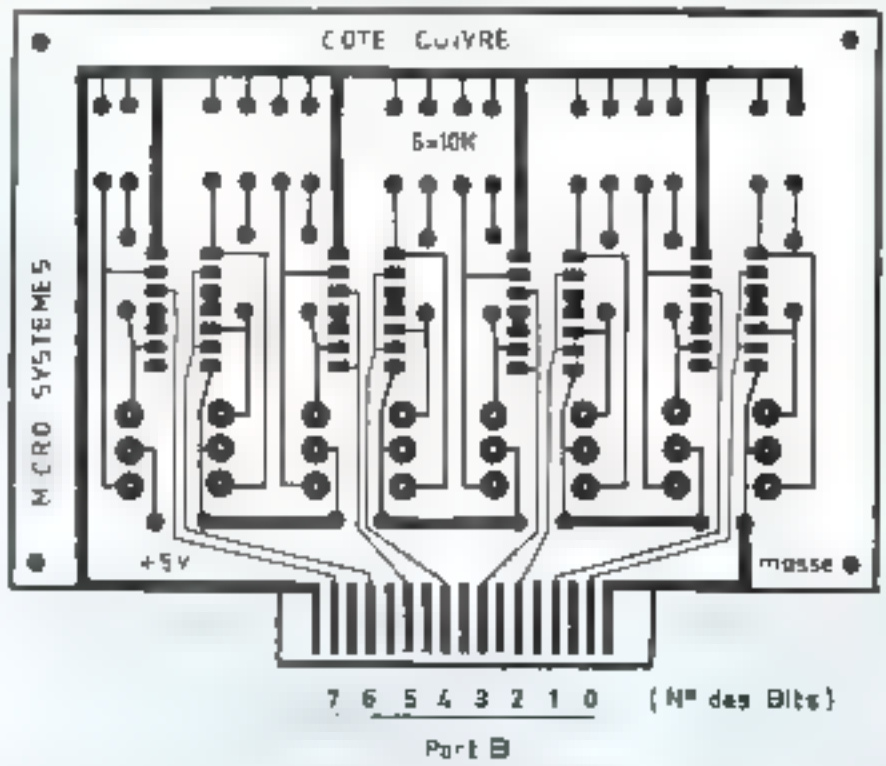
[illegible] une pouvait être mise [illegible]

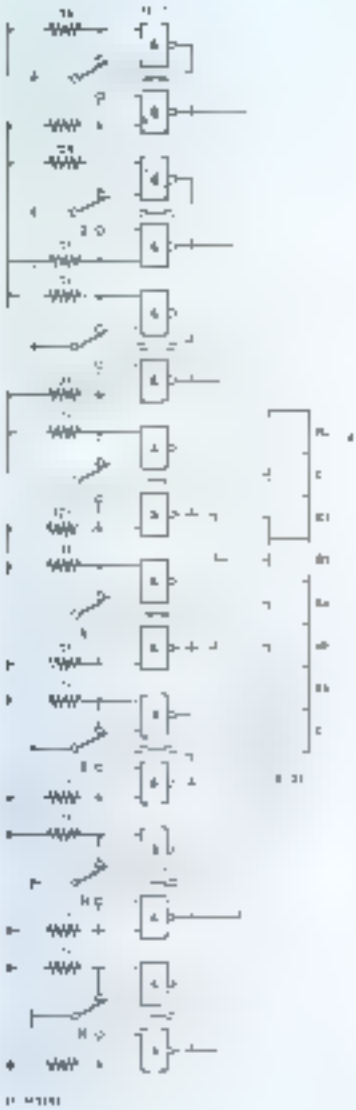
[illegible] d'un kit Motorola Mk 2 il est [illegible] une mémoire de huit octets-processeurs.

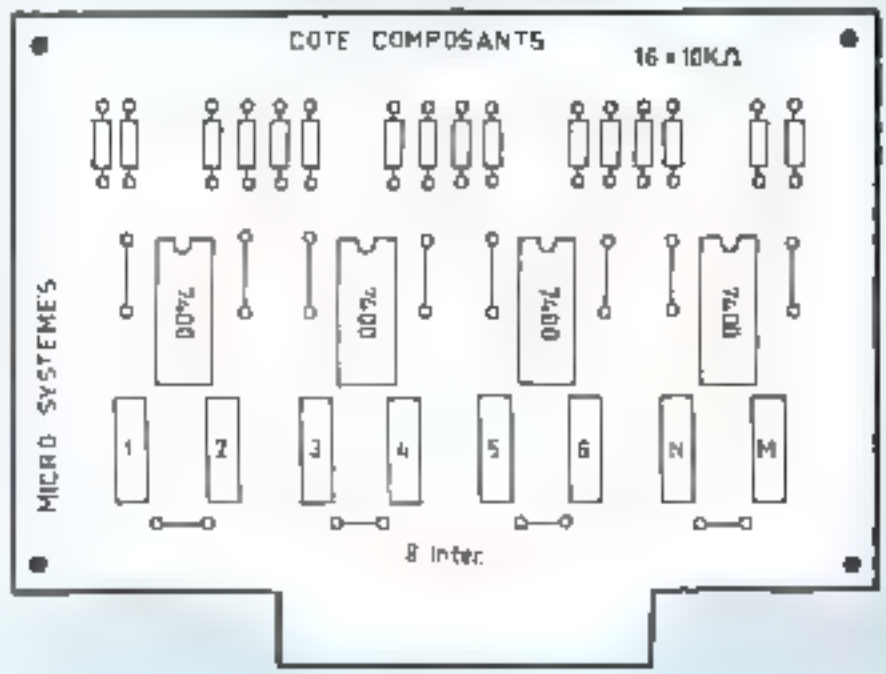
Le programme établi est [illegible] essais des 6P permettant [illegible] décodeur et le micro-calculateur [illegible] sur le schéma (fig. 1).



Dans le jeu de « Master Mind » le micro-ordinateur propose une combinaison de quatre chiffres que vous devez deviner.







La réalisation physique des montages proposés au micro-ordinateur pose des problèmes dus au raccordement des circuits. Il est donc nécessaire d'intercaler un dispositif approprié entre le micro et le circuit externe (voir explications dans le texte).

Le clavier ne sera utilisé que de [illegible] et le programme en [illegible]ment

Fonctionnement

● Après [illegible]ement du programme par affichage de l'adresse de début [illegible] appuie sur la touche C du clavier du kit les afficheurs [illegible] appropriés les chiffres 0001 H.

● [illegible] appuie sur la touche poussoir M initialise le jeu

● Quatre manipulations de l'interrupteur N inscrivent dans la mémoire, la combinaison « secrète » que le décodeur devra découvrir. Le nombre de manipulations est indiqué sur l'afficheur de droite

● Une cinquième manipulation de N prépare le micro-ordinateur à recevoir la première combinaison du décodeur

● Celui-ci appuie sur les touches de 1 à 6 suivant son goût, sa combinaison s'inscrit au fur et à mesure sur les quatre premiers afficheurs

● Le basculement de N en position [illegible] entraîne la comparaison de la combinaison du décodeur avec celle du calculateur. Le résultat de cette comparaison s'inscrit sur les deux afficheurs de droite

● Le retour de N en position 0 prépare le calculateur pour la réception d'une nouvelle combinaison du décodeur et le cycle recommence

● Quand la combinaison du décodeur est conforme à celle du calculateur le chiffre 4 apparaît. Les chiffres corrects et bien placés et le nombre d'essais du décodeur pour arriver à la solution s'inscrivent alternativement sur le dernier afficheur à droite

● Le retour de N en position 0, puis, un appui fugitif sur la RAZ M, remet initialise le système qui est prêt pour une nouvelle partie

Conception générale du programme

Il faut comparer chaque chiffre de la combinaison du décodeur avec tous les chiffres de la combinaison du calculateur et déterminer alors

● Si les deux chiffres comparés sont égaux

● Si ces deux chiffres occupent le même rang

● Il faut éviter d'effectuer une deuxième comparaison pour un des chiffres de la combinaison du décodeur quand ce chiffre a été trouvé égal à un de ceux de la combinaison du calculateur

Pour cela, on associera un drapeau à chacun des chiffres des deux combinaisons et la comparaison ne sera effectuée que si les deux drapeaux sont à l'état 0. Dans le cas contraire si un des drapeaux est à l'état 1 la comparaison sera interdite, et on passera au chiffre suivant

Organisation générale des variables

On désigne par A_i les chiffres du décodeur et par B_i les chiffres du calculateur

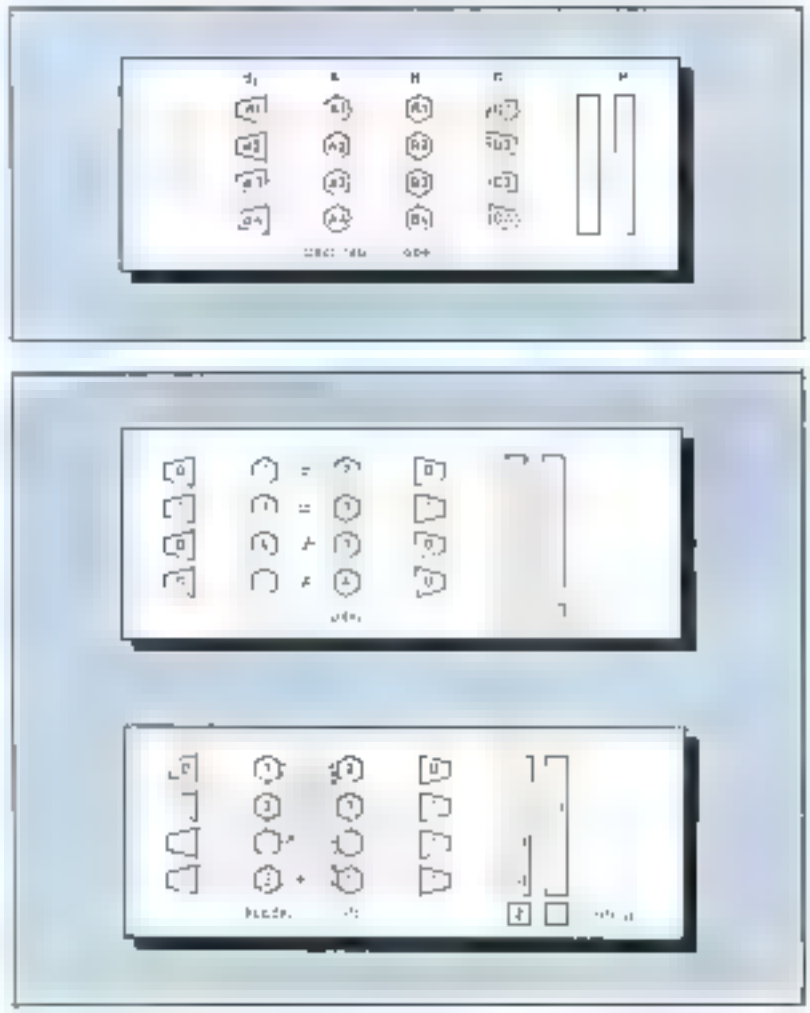
D'autre part, d_i sera le drapeau affecté à A_i et D_i celui affecté à B_i. C sera le nombre de chiffres corrects mais mal placés et P celui des chiffres corrects et bien placés. Ces nombres et sont compris entre 1 et 4 (**fig. 2**)

Exemple numérique illustrant les opérations

Comme le montre la **figure 3 a**, on compare d'abord les chiffres de même rang et on positionne les drapeaux, le cas échéant.

Puis on compare chaque chiffre du décodeur à chacun des chiffres du calculateur en tenant compte de l'état des drapeaux correspondants (**fig. 3 b**).

Le résultat de la comparaison est donc de deux chiffres corrects mais placés et un chiffre correct bien placé



...ur generer un nombre aleatoire le micro-ordinateur incrémente la mémoire d'adresse 0000 depuis 1 jusqu'à 6, puis recommence à 1

Organisation interne des mémoires du système

0 0 0 0	Position mémoire contenant le nombre aléatoire
0 0 0 6	Unités du nombre d'essais
0 0 0 9	Dizaines du nombre d'essais
A 0 0 2	Sauvegarde de l'accumulateur A
A 0 0 3	Sauvegarde du registre d'index X
A 0 0 4	
A 0 0 C	
A 0 0 D	Positions mémoires contenant la combinaison du décodeur
A 0 0 F	
A 0 0 E	
A 0 5 C	
A 0 5 D	Positions mémoires contenant l'état des drapeaux (décodeur)
A 0 5 E	
A 0 5	
A 0 7 C	
A 0 7 D	Positions mémoires contenant la combinaison du calculateur
A 0 7 E	
A 0 3	
A 0 4 C	
A 0 4 D	Positions mémoires contenant l'état des drapeaux (calculateur)
A 0 4 E	
A 0 4 F	
A 0 5 0	Positions mémoires contenant les réponses du calculateur pendant les phases du jeu
A 0	

Sous la présentation précédente, la configuration est la suivante :

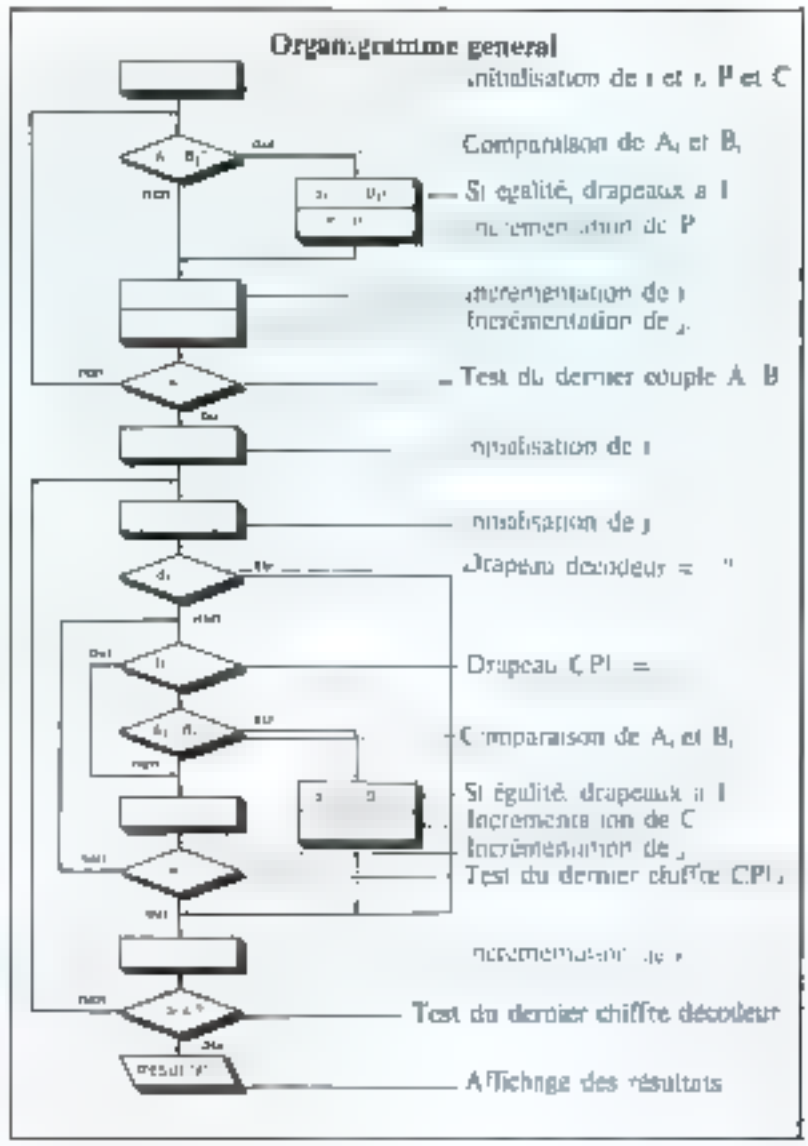
DRAPEAUX	JOUEUR	CPU	DRAPEAUX
A05C	A00C	A03C	A04C
A05D	A00D	A03D	A04D
A05E	A00E	A03E	A04E
A05F	A00F	A03F	A04F

Ces positions mémoires ont été choisies pour faciliter l'utilisation de l'adressage indexé : en effet
- A 00C + 5 = A05C etc.
- A 03C + 0 = A04C etc.

Etude detaillée du programme « Jeu de Master Mind »

Le programme principal (**fig. 4**) fait appel à différents sous-programmes que nous allons étudier maintenant.

Sous-programme generation d'un nombre aleatoire



Il n'est pas question ici de générer un nombre aléatoire par des formules mathématiques compliquées. Le principe est beaucoup plus simple et donne totalement satisfaction à l'usage.

Le calculateur incrémente la mémoire 000C depuis 1 jusqu'à 6 puis recommence à 1, etc., très rapidement. On peut considérer que le nombre contenu dans 000C à un instant quelconque est aléatoire.

On trouvera l'organigramme et le sous-programme à la **figure 5**.

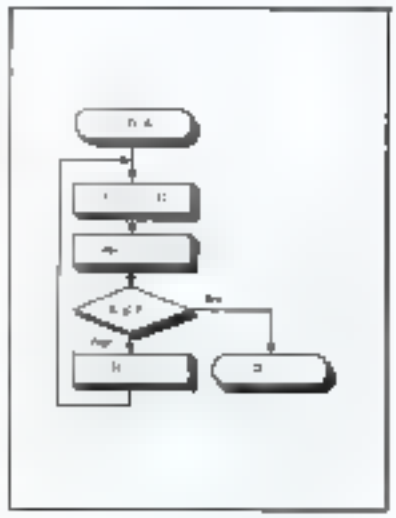


Figure 5 : organigramme du programme générateur aléatoire

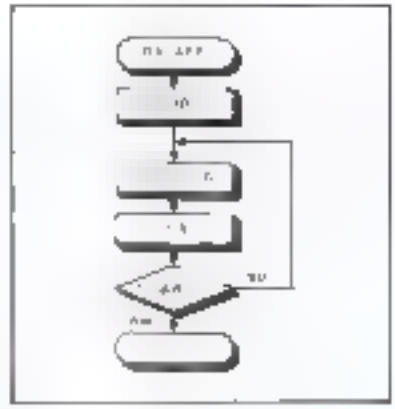
```
0088   7C  GNA      NC 0000
0089   00
008A   00
008B   B6          LDA A = (0000)
008C   00
008D   00
008E   81          CMP A#$06
008F   06
```

```
0091   23          BLS FINGNA
0092   05
0093   7F          CLR 0000
0094   00
0095   00
0096   20  ...     BRA GNA
0097   F1
0098   39  FINGNA  RTS
```

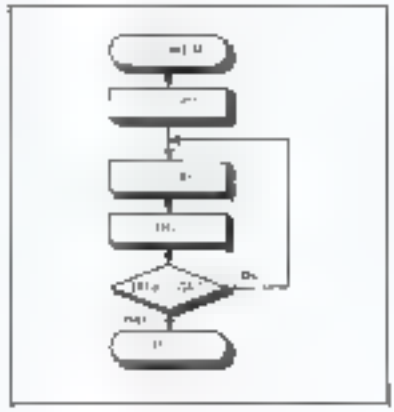
Sous-programmes de RAZ des mémoires d'affichage, de comptage et des différents drapeaux

Ces sous-programmes, qui peuvent servir pour d'autres jeux, sont donnés figure 6 a, b et c, accompagnés de leurs organigrammes.

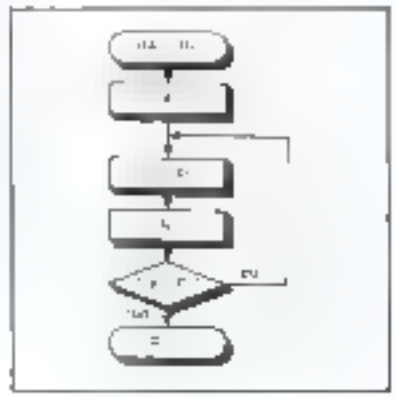
```
0066   CE  RAZAFF   LDX #A00C
0067   A0
0068   0C
0069   6F  RAZA     CLR 0,X
006A   00
006B   08           INX
006C   8C           CPX #A012
006D   A0
006E   12
006F   26           BNE RAZA
0070   F8
0071   39           RTS
```

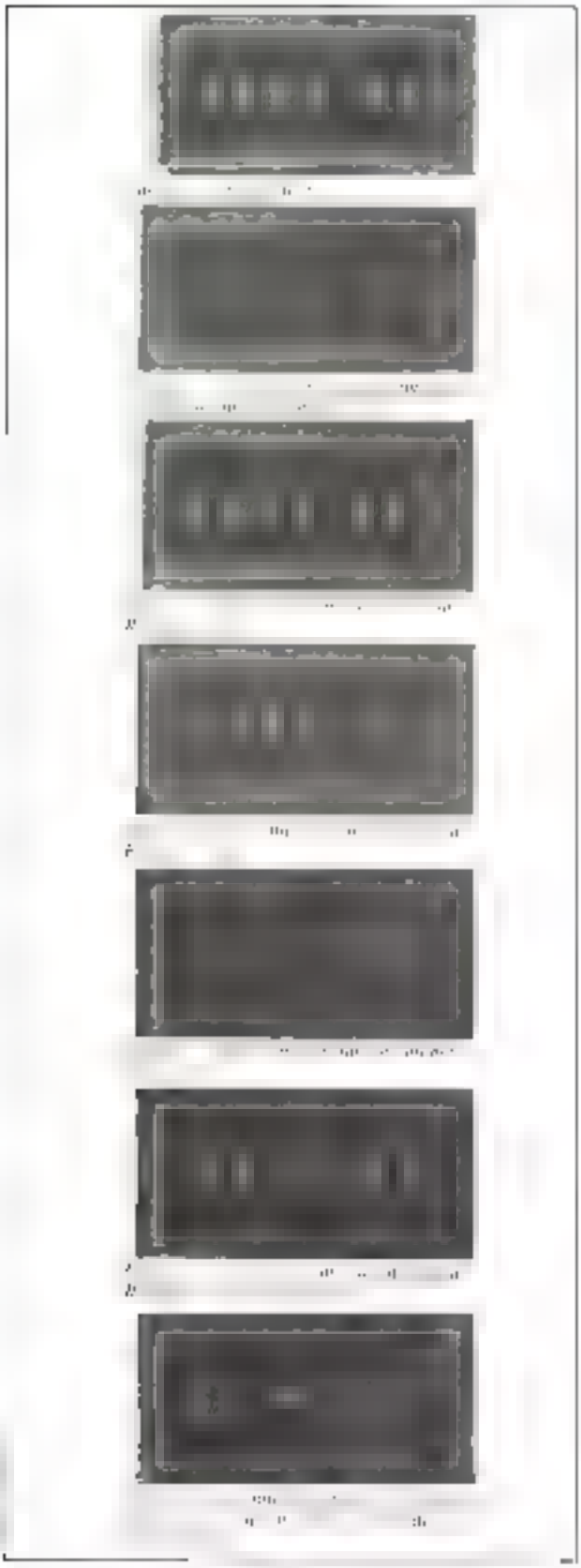


```
0098   CE  RAZMEM   LDX # 0000
0099   00
009A   00
009B   6F  RAZM     CLR 0,X
009C   00
009D   08           INX
009E   8C           CPX #000A
009F   00
00A0   0A
00A1   26           BNE RAZM
00A2   F8
00A3   39           RTS
```



```
0072   CE  RAZDRA   LDX #A04C
0073   A0
0074   4C
0075   6F  RAZD     CLR 0,X
0076   00
0077   08           INX
0078   8C           CPX #A060
0079   A0
007A   60
007B   26           BNE RAZD
007C   F8
007D   39           RTS
```





Sous-programme « affichage »

Ce sous-programme est identique à celui utilisé par le J-BUG de Motorola : nous lui avons simplement ajouté la mise à zéro du registre de basculateurs A et du registre d'index X. Il est regrettable qu'on ne puisse pas utiliser directement le J-BUG car on perd ainsi libère quelques positions mémoires.

La valeur entre parenthèses indique que le branchement s'effectue à l'adresse décimale 27.

Déroulement du jeu

Après avoir introduit le programme dans les mémoires RAM du calculateur et branché la planche de boutons poussoirs sur le port B du PIA, la mise en route s'effectue comme cela a été indiqué précédemment.

Exemple de déroulement de jeu :

```
0 0 2 F   B 7   AFFCH     STA A  A032
0 0 2 D   A 8
0 0 2 1   3 2
0 0 2 2   F F   ,   STX   A033, A034
0 0 2 3   A 0
0 0 2 4   3 3
0 0 2 5   C E   ,   LDX #A00C
                        ;BUG
0 0 5 C   F E       LDX  (A033) (A034)
0 0 5 D   A 0
0 0 5 E   3 3
0 0 5 F   B 6       LDA A  (A032)
0 0 6 0   A 0
0 0 6 1   3 2
0 0 6 2   3 9       RTS
```

Sous-programme « affichage clignotant »

Ce sous-programme nous permet d'obtenir un affichage durant un temps déterminé par le contenu du registre X.

```
0 0 7 E   C E   AFFCLI    LDX #$00F
0 0 7 F   0 0
0 0 8 0   F F
0 0 8 1   B D   AFFC      JSR AFFCH
0 0 8 2   0 0
0 0 8 3     F
0 0 8 4   0 9             DEX
0 0 8 5   2 6             BNE AFFC
0 0 8 6   F A
0 0 8 7   3 9             RTS
```

Programme

Le [illegible] complet est [illegible] de la figure 7 [illegible] mais les adresses d'[illegible]

```
[illegible]
[illegible] A032
[illegible] A033
```

[illegible] utilisées est le suivant :

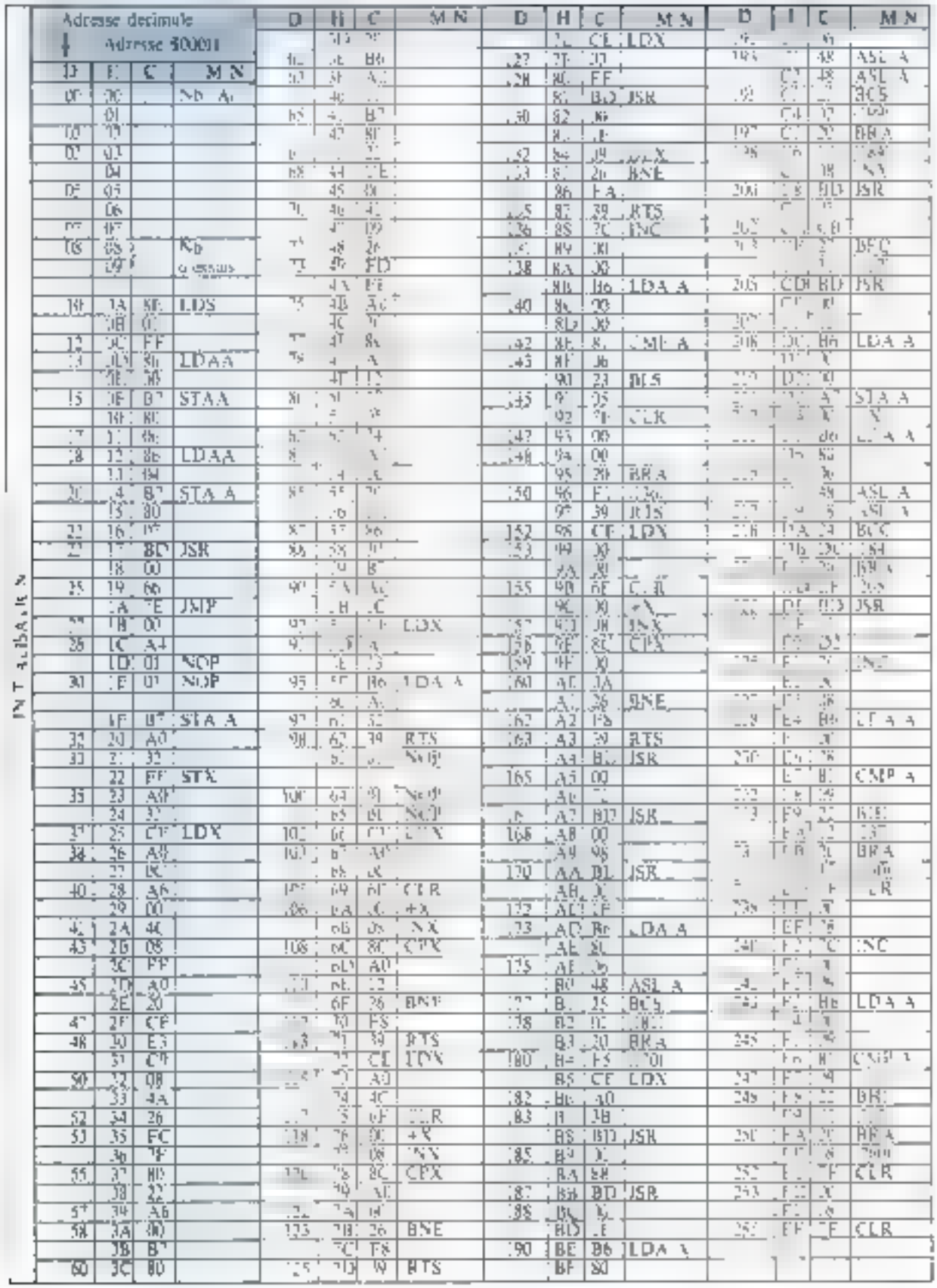
```
[illegible] 7 4
[illegible] 0 0 C
[illegible] 7 4
[illegible] 4
[illegible] 4
```

[illegible] du calculateur

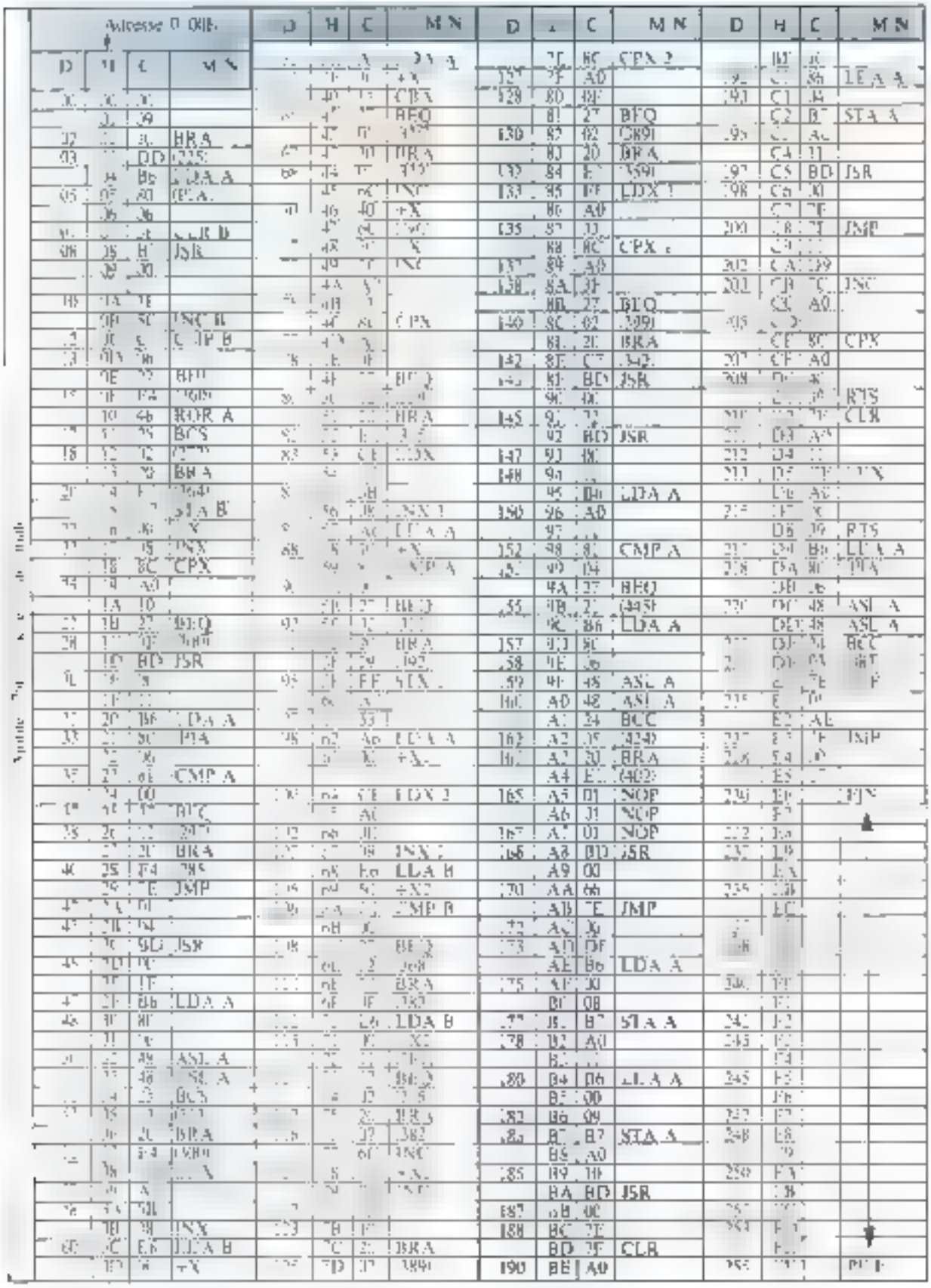
[illegible]

[illegible]

[illegible]



Adresse décimale / Adresse hexadécimale			
D	H	C	MN
00	00	00	
	01		
02	02		
	03		
04	04		
05	05		
	06		
07	07		
08	08		Nb
	09		caractères
	0A		
11	0B	8E	LDS
	0C	00	
13	0D	FF	
14	0E	86	LDAA
	0F	00	
16	10	B7	STAA
	11	80	
17	12	86	
18	13	86	LDAA
	14	04	
20	15	B7	STAA
	16	80	
22	17	0F	
23	18	BD	JSR
	19	00	
25	1A	66	
	1B	7E	JMP
27	1C	00	
28	1D	A4	
	1E	01	NOP
30	1F	01	NOP
	20		
	21		
	22	B7	STAA
35	23	A0	
	24	32	
37	25	CE	LDX
38	26	A0	
	27	0C	
40	28	A6	
	29	00	
42	2A	4C	
43	2B	08	
	2C	FF	
45	2D	A0	
	2E	20	
47	2F	CE	
48	30	E3	
	31	C9	
50	32	08	
	33	4A	
52	34	26	
53	35	FC	
	36	7F	
55	37	B0	
	38	32	
57	39	A6	
58	3A	00	
	3B	B7	
60	3C	80	
	3D		
62	3E	86	
63	3F	00	
64	40	B7	
	41	80	
66	42	86	
	43	00	
68	44	B7	
	45	80	
70	46	7F	
	47	80	
72	48	26	
73	49	FD	
	4A	F8	
75	4B	A0	
	4C	0C	
77	4D	8A	
78	4E	A	
	4F	0F	
80	50	7F	
	51	80	
82	52	7F	
	53	80	
84	54	7E	
	55	00	
86	56	7F	
	57	80	
88	58	7F	
	59	80	
90	5A	7F	
	5B	80	
92	5C	7F	
	5D	80	
94	5E	7F	
	5F	80	
96	60	7F	
	61	80	
98	62	39	RTS
	63		Nb0
100	64	01	Nb0
	65	01	Nb0
102	66	CE	LDX
103	67	A0	
	68	0C	
105	69	6F	CLR
106	6A	0C	+X
	6B	08	INX
108	6C	8C	CPX
	6D	A0	
110	6E	12	
	6F	26	BNE
112	70	F5	
113	71	39	RTS
	72	CE	LDX
	73	A0	
	74	4C	
117	75	6F	CLR
118	76	0C	+X
	77	08	INX
120	78	8C	CPX
	79	A0	
122	7A	04	
123	7B	26	BNE
	7C	F8	
125	7D	39	RTS
	7E	CE	LDX
127	7F	A0	
128	80	0C	
129	81	7F	
130	82	00	
	83	7F	
132	84	00	
133	85	39	RTS
134	86	CE	LDX
135	87	A0	
	88	0C	
137	89	6F	CLR
138	8A	0C	+X
	8B	08	INX
140	8C	8C	CPX
	8D	A0	
142	8E	04	
143	8F	26	BNE
	90	F3	
145	91	39	RTS
	92	7F	CLR
147	93	00	
148	94	00	
	95	20	BRA
150	96	F	
	97	39	RTS
152	98	CE	LDX
153	99	00	
	9A	01	
155	9B	0F	C. R
	9C	00	
157	9D	08	INX
158	9E	8C	CPX
159	9F	00	
160	A0	0A	
	A1	26	BNE
162	A2	F8	
163	A3	39	RTS
	A4	BD	JSR
165	A5	00	
	A6		
	A7	BD	JSR
168	A8	00	
	A9	95	
170	AA	BD	JSR
	AB		
172	AC	3F	
173	AD	B6	LDA A
	AE	80	
175	AF	39	
	B0	48	ASL A
177	B1	25	BCS
178	B2	02	
	B3	20	BRA
180	B4	F5	
	B5	CE	LDX
182	B6	A0	
183	B7	3B	
	B8	BD	JSR
185	B9		
	BA	8B	
187	BB	BD	JSR
188	BC		
	BD	3E	
190	BE	B6	LDA A
	BF	80	
192	C0		
	C1	48	ASL A
194	C2	25	BCS
	C3	02	
196	C4	20	
	C5	F0	
198	C6	39	RTS
	C7	48	ASL A
200	C8	25	BCS
	C9	02	
202	CA	20	
	CB	F8	
204	CC	39	RTS
205	CD	BD	JSR
	CE		
207	CF		
208	D0	B6	LDA A
	D1	80	
210	D2	48	ASL A
	D3	25	BCS
212	D4	02	
	D5	20	
214	D6	F0	
215	D7	BD	JSR
	D8		
217	D9		
218	DA	39	RTS
	DB		
220	DC	7E	JMP
	DD		
222	DE		
	DF		
224	E0		
	E1		
226	E2		
	E3		
228	E4		
	E5		
230	E6		
	E7		
232	E8		
	E9		
234	EA		
	EB		
236	EC		
	ED		
238	EE		
	EF		
240	F0		
	F1		
242	F2		
	F3		
244	F4		
	F5		
246	F6		
	F7		
248	F8		
	F9		
250	FA		
	FB		
252	FC		
	FD		
254	FE		
	FF		



La puissance du Z 80 utilisée dans le terminal Mostek à disques souples.

Système de développement SYS-80 FT

Le SYS-80FT Mostek est un appareil puissant pour développer des programmes d'applications microprocesseur Z80. Il comprend en effet tout le logiciel et le matériel nécessaire. Le SYS 80FT comporte quatre cartes (format Eurocarte double largeur:

OEM-80E, avec CPU + 16 K octets RAM + E/S
RAM -80E, pour l'extension des capacités mémoire et E/S
FLP-80E pour la commande du système à double disque
VDI- P/S, pour l'interface clavier-écran,

ainsi qu'un interface interne pour les accessoires périphériques tels qu'imprimante, ruban perforé programmeur de PROM, etc... De plus il y a trois emplacements de cartes laissés libres pour une extension mémoire et E/S éventuelle.

En option la carte AIM-80E permet l'émulation complète en temps réel et l'accessoire PPG-08/16 sert à la programmation des mémoires PROM. Le SYS 80FT est donc l'outil de base dont vous avez besoin pour concevoir vos applications.

Micro-ordinateur

Le logiciel du SYS-80FT est très complet. Avec les nouveaux programmes Basic et Fortran maintenant disponibles, il peut aisément s'utiliser en micro-ordinateur d'usage général.
Le SYS-80FT Mostek est un système intégré dans un coffret; les cartes sont disponibles séparément pour les applications OEM.
Pour en savoir plus écrivez ou téléphonez à Mostek.

MOSTEK

Microprocesseurs et Systèmes de développement
Mostek fournit également Circuits Mémoires, Circuits Télécommunications et Cartes Mémoires.

Un outil de travail performant
48Ko à 48k octets RAM Mini assembleur désassembleur
Graphiques tous en couleur
Un ordinateur modulaire avec huit périphériques connectables

à partir de 8 300 F HT (49Ko)

SONOTEC et son réseau de revendeurs
vous assurent un rapide service après vente

sonotec

Le BASIC

Jusqu'à present, nous nous sommes quelque peu cantonnes dans les calculs, les definitions et les impressions graphiques.

Voici enfin venue l'heure des gestionnaires. En realite les applications des petits gestionnaires, ayant a traiter des fichiers de 100 ou 200, voire 300 postes. Pour traiter un nombre superieur d'elements, la programmation en assembleur ou dans des langages specialement etudies et orientes vers la gestion s'imposera.

Neanmoins, meme s'il s'adresse aux « Beginners », le BASIC permet de gérer et de trier en particulier des fichiers. Cela grâce a des instructions de traitement de chaines de caracteres comme STRING$, VAL, STR$, LEN, ASC, MID$, CHR$, etc.

Pour imprimer une suite de lettres circulaires vers un fichier d'amis ou de clients, ou pour amorcer automatiquement l'impression d'un bon de commande de reapprovisionnement en cas d'atteinte du stock-limite d'un produit, ces instructions sont essentielles.

Les elements et criteres relatifs aux fichiers tels que la taille, les supports et les modes d'organisation sont présentes en encadre

« SNOOPY »

Extrait de la revue snoopy

dans

Commençons par un exemple pratique : envoyer une suite de cartes de vœux, imprimees par le micro-ordinateur sur une machine à écrire connectable en ASCII ou par un mécanisme à relais gere par le système lui-même. Nous disposons d'une liste de noms et d'adresses d'amis, qui devra être imprimee selon des règles de mise en page etablies en fonction de nos goûts, soit sur des cartes toutes faites soit accompagnées d'un dessin.

Comment resoudre ce problème ? Une solution relativement interessante à première vue serait d'installer chaque étiquette dans une instruction PRINT du type

```
N° ligne   PRINT    M. Georges Koumonsky
                    23, bd des Batignolles
                    75678 PARIS

N° ligne 2 « PRINT » une autre adresse
```

Malheureusement ce genre de programmation demande la re-écriture de toute la zone a imprimer même si on veut modifier une particule : remplacer M. par Mme par exemple. D'autre part la place mémoire sera largement polluée de blancs, de retours à la ligne etc. nécessaires au graphisme de chaque étiquette. Le plus grave, cependant, reste l'impossibilité de traiter le fichier

items malgrés que je veuille envoyer une carte aux personnes habitant la région parisienne. Il nous faut donc envisager le mot « PARIS » de nos étiquettes et n'imprimer que celles le cas.

Pour obtenir cela, il utilise des instructions spécifiques aux chaînes de caractères.

Variables chaînes de caracteres

Une chaîne de caracteres est un ensemble de caracteres places les uns à la suite des autres.

A la différence des variables numériques que l'on est en sous

...forme d'une lettre suivie ou non d'un chiffre, les chaînes de caractères sont nommées par une lettre suivie du signe dollar $: AS, BS ...

Par exemple :

... cette variable utilise la mise entre guillemets de la chaîne de caractères ...

```
AS = "ABCD   PA I      CRANC 123 F"
```

Les variables respectent une règle d'autonomie. Ainsi, si AS = "ABCD" et BS = "EFG", ...

```
YS = AS + ...
```

sera égale à ...

```
ABC ... EFG
```

Cette variable rencontrée pour la première fois lors de l'initialisation est ...

```
S
```

Les guillemets qui délimitent une chaîne de caractères sont de la déclaration. Ils apparaissent plus lors de l'impression :

```
PR NT AS + AS
```

donnera "ABC DABC D" sans guillemets.

De même la lecture des chaînes de caractères en DATA se passe de guillemets :

```
R A   AS, BS
...
DATA ABCD, EFGH
```

et leur entrée en INPUT aussi :

```
INPUT AS
ABCD (CR
```

Lors de l'exécution du programme (RUN) la machine demande l'entrée de AS par (?), la touche retour de chariot (CR) commande (suite du programme).

Instructions portant sur les chaînes de caractères

STRING$

Cette instruction définit la longueur des variables-caractères (compte tenu de la taille-mémoire et des machines, la dimension par défaut d'une déclaration de longueur STR NG() varie de ... à ...).

Si on déclare STRING$ = 28, toutes les variables-caractères qui suivront la ligne du STRING auront 28 octets réservés en mémoire (1 octet = 1 caractère).

STR$ (x)

... variable numérique ... chaîne de caractères ... (utile lorsque ...

VAL

Cette fonction permet de visualiser ... plusieurs ... d'une chaîne ... variable-caractère et à son tout et s'écrit sous la forme :

```
MID$ (VarS, I, J)
```

A partir du i-ème caractère de la chaîne VarS en commençant par la gauche (le premier caractère ayant pour indice = 1) et non ... (dépend ...) pour former la sous-chaîne appelée Y$.

Exemples :

```
AS =  " 23456789ABCDEF "
YS =  MID$ (AS, 1   L sera alors « 0 »
      MID$ (AS, 3, 1)          « 2 »
      M.D$ (AS, 3, 2)          « 23 »
      MID$ (AS, 16, 2)         « F »
```

qui permet de transformer des valeurs numériques en chaînes de caractères de même écriture.

Par exemple : 2 chiffre décimal et 12 en code ASCII visualisé au moniteur, ne sont plus les mêmes car dans le deuxième cas il s'agit de ... et ... un 1 et un 2 mis à côté.

Exemple : si A = 2 et YS = STR$ A$, YS représentera pour la suite du programme la chaîne de caractères Y$ = " 1,2 "

CHR$ (x)

... a une même signification que précédemment) fabrique un caractère, correspondant à la valeur décimale x en ASCII.

Exemple : si A = 65, CHR$ (A) sera le caractère A ... même ...

```
CHR$ (66) = B
```

De la même manière, le programme suivant permet de visualiser tout le code ASCII :

```
10 FOR   =0 TO 255
20 AS = CHR$ (I)
30 PRINT I, AS (ou CHR$ (I, directement)
40 NEXT I
50 END
```

MID$

Cette fonction permet de visualiser ... plusieurs ... d'une chaîne ... variable-caractère et à son tout et s'écrit sous la forme :

```
MID$ (VarS, I, J)
```

A partir du i-ème caractère de la chaîne VarS en commençant par la gauche (le premier caractère ayant pour indice = 1) et non ... (dépend ...) pour former la sous-chaîne appelée Y$.

Exemples :

```
AS =  " 23456789ABCDEF "
YS =  MID$ (AS, 1   L sera alors « 0 »
      MID$ (AS, 3, 1)          « 2 »
      M.D$ (AS, 3, 2)          « 23 »
      MID$ (AS, 16, 2)         « F »
```

L'intérêt évident d'une telle fonction est de nous permettre d'extraire un mot « PARIS » de l'exemple d'une chaîne de caractères pouvant constituer une adresse de structure et de le comparer à un autre mot, de l'additionner, etc.

LEFT$

Fonction similaire à la précédente mais on prend comme point de départ « toujours le caractère le plus à gauche. Un, deux, ou plusieurs caractères à partir de la gauche pourront ainsi être détachés du reste de la chaîne de caractères pour former une autre chaîne.

```
LEFT$ (AS, 2) sera égal à « 01 »
LEFT$ (AS, 6) sera égal à « 0 2345 »
```

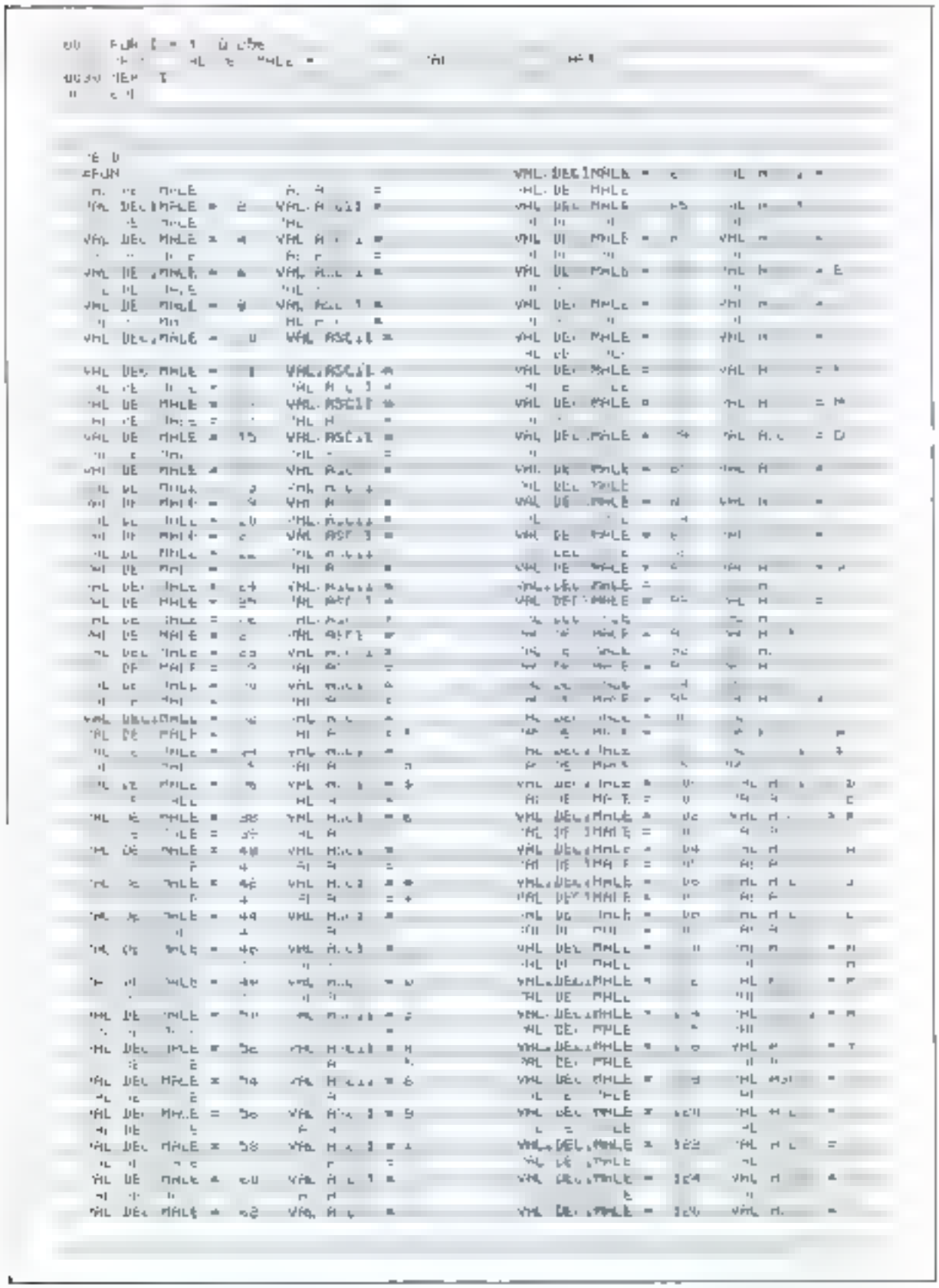
RIGHT$

Même fonction que la précédente avec le départ (du comptage) à partir de la droite.

```
RIGHT$ (AS, 2) sera égal à « EF »
RIGHT$ (AS, 6)          « ABCDEF »
```

Remarquons l'intérêt de ces fonctions dans la recherche de codes dans un fichier.

Reprenons notre problème ini-



Un fichier est un ensemble d'informations organisé de manière à pouvoir être traité par la machine, à partir de différents langages évolués ou non.

nel. Inutile vous des amis persistents

Nous avons plusieurs possibilités

1) Les placer en DATA et les lire par un READ AS adresse 5

2) Les déclarer en tant que variables dans le programme, s'ils ne sont pas très nombreux

3) Les faire entrer à partir d'un support magnétique par un INPUT (canal choisi) ou quelque routine de système à disque magnétique etc.

Reprenons dans l'ordre. Voici un exemple illustrant cette possibilité :

```
 0 XS = « PARIS »
30 FOR I = FRAM TO DERNIER (I TO 3)
40 READ AS  MS = MID$(AS, 15, 5)
50 IF MS = XS THEN PRINT (canal imprimante) AS
60 NEXT I
70 DATA DURAND RUE X     PARIS     ETC
80 DATA PAUL RUE XYZ     EVRY      ETC
90 DATA MICHELE          PARIS     ETC
99 END
```

Nous avons simplifié au maximum l'écriture des adresses en ne tenant néanmoins le nom de la ville dans une même colonne ou une enregistrement.

Au lancement du programme seules les lignes 70 et 90 s'imprimeront.

L'avantage de cette méthode est de pouvoir lire parfois des supports extérieurs. Les DATA pourront être stockés en suivant de lignes de programme que l'on désire, sur une mini-cassette ils pourront être chargés consécutivement, dans la limite de place mémoire de programme disponible.

Les adresses pourront être déclarées sous la forme :

```
AS = « DURAND RUE X PARIS »
BS = «          », ETC
```

La méthode est pratique aux petites listes, car on saisira les variables sous forme de chaînes de caractères, et non pas de variables-chaînes de caractères, lesquelles, même poussées par un string à leur maximum de longueur (28 ou 256 en fonction des machines) ne pourront pas tout contenir.

Les manipulations des supports magnétiques sont plus délicates, car la mini-cassette-mémoire exigent des index spécifiques qui pourront apparaître comme des particules [illegible]

Exemple :

PRINT ON PRINT # 4

INPUT @ 6 etc.

Quelle que soit la nature de ces instructions elles auront pour but de ranger un enregistrement d'un fichier sur disque, par exemple, dans une chaîne de caractères qui va être réservée par le programme [illegible] l'enregistrement sera appelé en mémoire centrale et de là re-déposé sur le support magnétique mais à part [illegible] nous donnerons quelques notions sur les fichiers. La diversité des machines à ce point de vue [illegible]

Nous supposerons que l'on dispose d'un fichier en mémoire sous l'une des formes décrites précédemment. Mise à part la recherche de chaînes de caractères, il nécessitera parfois [illegible]

A. DORAN

Notions sur les fichiers

En informatique, un fichier est un ensemble d'informations (ensemble de fiches) organisé de manière à pouvoir être traité par la machine, à partir de différents langages évolués ou pas.

Ainsi, toutes les fiches sont identiques et possèdent le même format. Une fiche est aussi appelée un article. Dans un fichier clients, par exemple, chaque article correspond à un client particulier.

Un article est composé de données utiles au classement et, dans l'exemple ci-dessus, une donnée peut être, le nom, l'adresse ou un numéro de téléphone.

L'ensemble des lignes d'un programme BASIC, par exemple, constitue en lui-même un fichier dont chaque article est caractérisé par un numéro d'ordre (le numéro de ligne) en tête et un « **retour chariot** » à la fin. Ce fichier est sujet à des modifications, mises à jour (M.A.J.), chaque fois que l'on ajoute une ligne intermédiaire (écrire à la suite des autres, mais munie d'un numéro de ligne permettant de l'insérer au bon endroit) ou que l'on efface une ligne.

Tous les articles d'un même fichier sont composés d'une suite de zones (les données ou rubriques). L'une de ces zones contient les informations utiles au classement ou [illegible] du fichier.

Le plus souvent il s'agit d'un numéro d'article, [illegible] l'information elle-même. Les comptes bancaires, par exemple, pourront être rangés par le numéro de compte lui-même. Rien n'empêche [illegible] information. Ce numéro est appelé parfois **clé** ou **clef de tri**. Une organisation judicieuse et un choix de la clé simple permettront par la suite de retrouver facilement un article.

LA TAILLE

d'un enregistrement (dans le cas d'un support magnétique, ou article peut être fixe, auquel cas le fichier se prête à merveille à un traitement par blocs physiques.

Chaque enregistrement contiendra un élément servant à le délimiter et tout à définir l'emplacement de l'enregistrement suivant.

Dans l'exemple d'un fichier-programme BAS C, la longueur de chaque enregistrement ou élément de fichier est variable. Le délimiteur est le « Retour Chariot » (CR) et « Passage à la ligne suivante » (LF).

Lors du traitement d'un tel fichier, la recherche des éléments utiles dans chaque article passe par le décodage des caractères spéciaux délimitant chaque enregistrement. Ainsi, si l'on cherche le mot « FOR » dans un enregistrement, on cessera cette recherche, soit en le trouvant, soit en lisant [illegible] ; par contre, si l'on connaissait à l'avance la taille (constante ou indiquée en début de ligne) des enregistrements, le test de fin de ligne n'aurait ainsi pas lieu à chaque caractère.

LES SUPPORTS

Permettant le stockage non volatil des fichiers et leur disponibilité sont généralement magnétiques (bandes, disques ou disquettes, tambours, mémoires à bulles, etc.). On les trouve également sous forme de ruban ou de cartes perforées. Chaque support est caractérisé par sa capacité de stockage, sa vitesse de transfert, son temps d'accès et son coût de stockage.

Chez les amateurs cela s'appelle mini-cassette ou floppy disk.

ORGANISATION DES FICHIERS

Dans le cas le plus général on trouve des fichiers organisés **séquentiellement** ou en **mode adressé**. Dans le premier cas, le séquencement pourra être physique ou logique.

Un exemple simple d'organisation en séquence physique est la bande magnétique. Les informations y sont mémorisées dans l'ordre où elles se sont présentées lors de l'inscription. Pour retrouver un enregistrement, on doit les lire tous. L'accès au N[ème] enregistrement physique impose la lecture des N-1 précédents. Les chaînes physique et logique sont les mêmes.

Lors d'une organisation séquentielle logique on utilise un lien logique (zone pointeur contenant l'adresse de l'enregistrement suivant). Ce lien rend indépendantes les organisations logiques et physiques des fichiers.

La consultation et la mise à jour d'un tel fichier se feront à partir du premier enregistrement, en suivant la chaîne : si l'on cherche l'enregistrement « Paul », dans l'exemple de la **figure 1**, on partira du premier enregistrement qui est celui d'Arlette.

Fig.

Nous ne savons pas à priori que l'enregistrement « Paul » est à adresser 19, mais il suffit de suivre pas à pas jusqu'à l'article voulu.

L'on donne aussi accès à [illegible] enregistrement le plus souvent demandé.

Voici deux modèles d'organisations logiques :

● **L'organisation circulaire** : le dernier enregistrement pointe vers le premier et il n'y a plus d'enregistrement « début » ; il change à chaque fois le pointeur associé au dernier enregistrement utilisé.

● **L'organisation symétrique** : chaque enregistrement est muni d'une adresse pointant vers l'emplacement du suivant et d'une autre pointant vers l'enregistrement précédent, comme le montre la **figure 2**.

Fig. 2

Passons sur l'organisation par index et les techniques d'enregistrements multiples imbriqués et remarquons simplement qu'une organisation séquentielle logique permet de tirer des manipulations physiques fastidieuses si un besoin insère [illegible] ou une mise à rebut quelconques d'enregistrements, par exemple : ils pourront dans le cas logique être ajoutés à la suite des autres sans avoir à modifier les enregistrements précédents, il suffit que celui de début ait trois liens numéros de chaînage d'entrée [illegible] de la chaîne.

Ainsi, la longueur de l'adresse de chaînage est fixe. Les enregistrements à ajouter pourront avoir une taille quelconque, les mises à jours de toute nature ne pas des anciens enregistrements.

Le résultat de cette organisation s'oppose au mode d'adressage direct demandé de faire correspondre à chaque enregistrement un emplacement physique. Une zone particulière de l'enregistrement, la **CLE**, permet l'adressage [illegible] s'obtient éventuellement par une formule de calcul et donc l'emplacement physique de l'enregistrement. Ce cas est particulièrement intéressant si l'on dispose d'un support magnétique volumineux car la taille fixe des enregistrements physiques permet l'utilisation de nombreux blancs inutiles pour ainsi le gain de remplissage à de faibles valeurs ■

...RRAGE AUX TRANSITOIRES

UNITRODE

Boîtier A

Boîtier B

Gain de place

Economies

Entre 5 et 10 F. h.t. ... est-ce trop cher pour ... vos c.i. : UP, RAM, ROM, PROM...?

Caractéristiques principales des suppresseurs de transitoires

TVS - Boîtier B

Réf.	V_z (Volts)	I_{PP} (Amp.)	P_{PP} (1 ms/e) (Watts)
TVS 505	6	83.3	500
TVS 510	15.6	80.8	
TVS 512	21.5	28.3	
TVS 515	25.2	19.8	
	30.8	16.3	
TVS 524	42.0	11.9	
TVS 526	48.5	10.3	

UZS - Boîtier A

UZS308	8		
UZS312	13		
UZS315	16		
UZS318	20		
UZS330	42		150
UZS333	47		
UZS350	78		
UZS420	355	42	
UZS426	380	39	
UZS440	545	28	

Disponibles sur stock

UNITRODE : LA PUISSANCE

spetelec

Tour EUROPA - Centre Commercial Belle-Epine - EUROPA 19
94532 RUNGIS Cedex - Tél. : 686.68.65 - Télex : 260891

Les « microprocesseurs 16 bits »

Quelques caractéristiques de microprocesseurs 16 bits

	DATA General mN 601	DEC [illegible]	Fairchild 9440	General Instr CP 1600	National PACE	Texas TMS 9900	Intel 8086	NEC µcom 16/10	Motorola 68000	Zilog Z8000
Technologie	N MOS	N MOS	TL	N MOS	P MOS	N MOS	H.MOS	MOS	MOS	N MOS
Capacité mémoire octets	64 k	64 k	64 k	64 k	64 k	64 k	mégaoctet	mégaoctet	16 M	8/48 M
Alimentation	+ 14 + 10 + 5	+ 15 + 5 12	+ 5	+ 12 + 5 - 3	+ 5 5	+ 5 + 5 5	+ 5	+ 5	+ 5	+ 5
Boîtier	48	4	4L	40	40	64	40	64	64	40/48
Remarques		4 boîtiers					bus multiplexé			bus multiplexé

La philosophie des constructeurs est très diversifiée dans le domaine des microprocesseurs 16 bits.

Intel a choisi la ligne de la continuité en évitant de troubler les utilisateurs des 8 bits, en les rassurant au maximum. Au contraire, Zilog et Motorola ont choisi la démarche inverse : leurs 16 bits constituent une rupture avec le 8 bits. Ils visent les mini-ordinateurs de haut de gamme du type PDP 11/45 avec toutes les implications que cela suppose au niveau software. Le véritable point commun de ces systèmes est le langage « officiel » choisi par chaque fabricant. Ils dérivent tous plus ou moins directement du Pascal.

A qui s'adresse ce type de composants ?

La première question qui se pose en observant leurs caractéristiques générales est :

A qui s'adresse ce type de composants ?

A une clientèle équivalente à celle du 8 bits, c'est-à-dire très proche de l'électronique ?

Les fabricants de calculatrices ou d'ordinateurs qui remplacent [illegible] par des microprocesseurs ?

Le marché est-il celui de l'informatique industrielle ou [illegible] bi[illegible]compris également du logiciel [illegible] des sociétés de service qui développent principalement du logiciel sur des mini-ordinateurs de standard vers une machine non encore choisie matériel et logiciel ? Par contre [illegible] des applications [illegible] l'emploi de grosses machines (comptabilité de grandes firmes, par exemple) qui pourront faire l'objet de réalisations à coût faible et productibles en série.

8 bits ou 16 bits ?

Autre question importante : y aura-t-il concurrence entre les 8 bits et les 16 bits ?

Beaucoup « d'applications 8 bits » sont du domaine 8 bits. Toutes les applications traitement et transmission de caractères etc. relèvent intrinsèquement de ce domaine et un microprocesseur du type 8085 ou Z 80 ne viendra plus rapide sera le bienvenu et peut-être plus approprié qu'un 16 bits.

Le marché suppose des 16 bits [illegible] qu'en [illegible] et 20 % du marché des 8 bits [illegible] au moins au niveau des estimations des fabricants. Ces chiffres paraissent très heuristiques et semblent relever plutôt du domaine du souhait que de constatations objectives.

Evolution technologique

L'annonce de la complexité des microprocesseurs 68000 (70000 transistors) ou 8086 (29000 transistors) amène la question suivante : à la vitesse d'évolution actuelle des technologies, quelle sera la durée de vie industrielle de ces composants ? La question est importante, non pas au niveau hardware, mais surtout au niveau logiciel. Le développement logiciel est très coûteux, donc très long à amortir et avec le développement software, il y a intérêt à choisir le composant qui sera opérationnel dans 5 ou 10

Il est remarquable de constater l'unanimité de pensée [illegible] dans les systèmes à microprocesseur 16 bits

ans. L'évolution des mémoires prévoit le Mégabit aux alentours de 985. Le champ d'adressage du microprocesseur devra être au moins égal à ce chiffre. C'est le cas des machines de nouvelle génération (8086, Z 8000, 68 000). Le problème de la technologie est lié aussi à la faisabilité et au rendement de fabrication des composants. La guerre des fabricants impose des annonces de sortie sur le marché avec des dates plus ou moins glissantes.

La technologie H MOS Intel a fait ses preuves puisque le 8086 existe, mais le Z 8000 sera-t-il industrialisé à court terme ? Pour Motorola, l'étape doit être encore plus marquée (deux fois plus de transistors que pour le 8086).

A long terme, une autre question s'impose : quelle sera l'étape après le 16 bits : le 32 bits ? Mais là le marché se rétrécit sérieusement. Le marché des 16 bits est estimé à 10-20 % des 8 bits. Pour le 32 bits cela tombe à quelques pour cent. Le jeu en vaut-il la chandelle ? Les estimations du coût en recherche et développement des 16 bits tournent entre 50 et 5 millions de dollars. Il est évident que le marché ne doit pas se réduire à quelques milliers de pièces.

Les successeurs seront-ils les machines orientées langage (voir problème de logiciel) qui sont dès maintenant possibles, avec des avantages intrinsèques évidents ?

Logiciel

Il est à peu près évident que le logiciel qui sera développé sur les systèmes 16 bits sera différent du software pour les 8 bits.

Les 8 bits ont été et sont utilisés en grande partie en séquenceur programmable (gestion d'entrées-sorties, etc.), avec quelques fonctions de calcul mais très peu, sauf dans le cas de construction du micro-ordinateur à vocation micro-informatique bits de gamme. Le langage le plus adéquat qui « colle » bien au fonctionnement des électroniques des systèmes est l'assembleur avec tous les avantages et les inconvénients de la programmation assembleur. Pour des programmes compris entre 0,5 k et 4 k-octets, la nécessité d'un langage évolué n'est pas évidente. Au contraire, le taux d'expansion de ces langages implique un décuplement de la mémoire programme (2 à 3 suivant le langage) d'où un coût élevé et une diminution des performances en vitesse d'exécution.

Il existe aussi de petites applications 16 bits où le microprocesseur 16 bits a un rôle prépondérant de séquencement [illegible] (la puissance du 16 bits n'étant imposée que par la puissance supérieure du jeu d'instructions (cas de la multiplication ou division). La technologie 8 bits reste alors transportable et avantageuse.

Par contre, dans les domaines où le mot (processeur 16 bits aura fonction de remplacer un mini-ordinateur, c'est fondamental de changer de méthode sous peine de graves déboires.

Le passage aux langages évolués [illegible] pour des problèmes de maintenance et de coût de réalisateur.

Existe-t-il un langage commun à tous les microprocesseurs 16 bits ? Il est remarquable de constater l'unanimité de pensée vers un langage (ou du moins un type de langage qui est ou sera [illegible] sous du **Pascal**, langage créé par Nicklaus Wirth en 970. Ses caractéristiques sont tirées des constatations suivantes : les langages de haut niveau Fortran, Basic, s'ils sont très facilement utilisables, noyent des problèmes au niveau [illegible] des programmes. Ils permettent, comme dit Webster dans son [illegible] rapide » style de programmation. Le Pascal, par sa syntaxe sur arche [illegible] impose une [illegible] de la programmation et en sous-tend une méthodologie plus rationnelle.

Texas et Motorola ont choisi officiellement le Pascal comme outil de programmation. Le PLZ de Zilog est dérivé du Pascal, en conservant la même philosophie.

Cette universalité du choix peut s'expliquer pour plusieurs raisons :

- [illegible] qui seront faites par des « non-[illegible] est important de choisir un langage qui évite un certain nombre de défauts inhérents au langage machine.
- facilitée des compilateurs (hypothèse de définition du Pascal par Wirth).

Si on peut espérer une transportabilité des logiciels au niveau des langages (en restant très prudent sur cette notion), il reste dans l'hypothèse des machines langages des années 80 que le Pascal se prête bien à ce genre d'évolution. Des aujourd'hui, Western Digital fabrique un microprocesseur qui décode directement le P-code (jeu du Pascal (souvent généralement intermédiaire obtenu à partir du compilateur Pascal). A ce niveau, le compilateur est universel, car il traduit un langage source en un code ne dépendant pas de la machine [illegible] spécifique de la machine intervient uniquement, sauf dans le cas de Western Digital, au passage code P code machine.

Compatibilité ?

La conversion des softwares 8 bits en soft ware 16 bits est peu vraisemblable pour les raisons suivantes :

- applications différentes
- les applications assembleur ne doivent pas être converties au niveau de l'instruction car il est évident que [illegible] on ne disposera pas alors de la surpuissance au niveau composant et même pour des microprocesseurs à parenté très proche et voulue du type 8080 [illegible] à examiner les tables de [illegible]

Exemple :

[illegible]

DAD reg	LA, [illegible]
addition sur	ADD BX, reg
double registre	RCR SI
	[illegible]
	RCL SI

A part l'aspect langage, l'utilisation des microprocesseurs 16 bits

Le Séminaire E.S.I.E.E

Maintenant que les microprocesseurs 16 bits existent, il ne s'agit pas de s'attarder sur le fait de savoir qui les fabrique.

Il est, par contre, urgent d'entreprendre une vaste campagne de sensibilisation auprès de nos industriels français de façon à ce qu'ils réalisent toute la richesse potentielle que contiennent ces composants en leur offrant la possibilité d'apporter dans l'utilisation de ceux-ci une forte valeur ajoutée, fruit d'un savoir faire propre à placer notre pays dans le peloton de tête de l'économie mondiale.

C'est la raison pour laquelle l'E.S.I.E.E.* organisera, conformément à sa vocation de formation et d'information, le 29 mars, un séminaire d'une journée sur le thème « les microprocesseurs 16 bits pour qui, pour quoi ? »

Cette journée comprendra deux volets :

- exposés des sociétés Digital, Intel, Motorola, Texas, Zilog
- une table ronde sur le thème « l'industrie française et les 16 bits », couplée à une exposition qui présentera des produits réalisés avec des microprocesseurs 16 bits.

A cette occasion, Micro-Systèmes sera parmi les exposants.

impliquera dans la majorité des cas, un système d'exploitation. Au niveau des 8 bits, cela n'est pas évident. La petitesse de la plupart des applications, leur diversité, leur spécificité, imposait une programmation [illegible] pour optimaliser la taille mémoire. Au contraire, pour les 16 bits, la nécessité de standardisation du logiciel exigera des OS plus ou moins sophistiqués, adaptés à l'application. Les microprocesseurs émulants des machines existantes ont un avantage certain sur les machines nues du type 8086, Z 8000 et 68000, même si leur architecture hardware [illegible] de centaines d'heures homme de logiciel ne peut échapper à [illegible] concepteur. Par exemple, pour DEC l'argument massue consiste à dire : en choisissant le LSI 11 vous disposez non seulement du jeu d'instructions des PDP 11 (qui entre parenthèses, sert de référence ou de points de comparaison aux autres micros), mais vous héritez en partie, de milliers de mots d'programmes déjà [illegible]

Cet argument est surtout à prendre en compte pour des applications à court terme pour lesquelles il n'est pas question de développer tout un software de base important pour le 8086 ou les 68000 et Z 8000 à venir. Le problème sera différent dans deux ou trois ans car le déséquilibre sera moins prononcé alors.

Choix

A ce niveau, pour l'utilisateur quel sera le critère de choix entre mini et micro ? Les caractéristiques hardwares sont voisines (à comparer les benchmarks Z 8000, 68000, PDP 11/45). Il apparaît que le mini-ordinateur est une machine [illegible] avec une périphérie adéquate alors que les microprocesseurs [illegible] bits sont plus dépouillés. Dans les années à venir, cette différence s'atténuera avec en contre partie une montée en puissance des minis. D'ailleurs les termes de mini micro, etc. n'ont plus aucun sens et un développement de la périphérie spécifique pour ces composants nouveaux. Les fabricants de minis auront à répondre au dilemme suivant :

- suivre la voie de DEC ou Data [illegible] fabriquer son microprocesseur à partir de son jeu d'instructions.
- intégrer les nouveaux composants : cela sera difficile car il n'y aura aucune compatibilité avec les machines précédentes du constructeur.
- faire le choix des microprocesseurs en tranches type AMD 2900 (ou suivants) qui sauvegarderont « l'originalité » du jeu d'instructions et maintiendront une compatibilité avec les gammes déjà existantes.

A priori ces solutions ne seraient pas plus performantes à tâches égales avec les microprocesseurs intégrés déjà existants et surtout seront plus chères à la réalisation, mais sera-ce là le prix de l'indépendance vis-à-vis des fabricants américains.

Composants ou kit ?

Pour un concepteur le premier problème à envisager sera :

— acheter le composant

— acheter le kit constructeur.

Le choix du composant est rentable pour une série [illegible] au-delà de [illegible] 10 %). Il permet d'autre part d'être indépendant du constructeur de la plaque d'où la possibilité de secondes sources pour l'approvisionnement des composants. Par contre, ce choix impose un service de [illegible]

Le choix du kit constructeur favorise une mise en œuvre plus rapide et permet de bénéficier d'une part des plaques de la famille et d'autre part des softs systèmes [illegible] ces kits.

Investissements matériels

Le passage aux 16 bits nécessitera des outils de développement plus puissants, qui seront en fait équivalents à des minis actuels et [illegible] ion et d'outils de mise au point plus performants que les outils utilisés pour les 8 bits.

Le coût de ces outils de développement conduira peut-être à une nouvelle conception du mode de travail : configuration « centre de calcul » avec périphérie importante et postes de travail sous « time sharing ». Ceci est déjà applicable pour le LSI 11. Nous avons d'autre part utilisé cette méthode pour [illegible] sur 8 bits à l'E.S.I.E.E. : 8080, 8085, Z 80 (cross assembleur et simulateur) implantés sur PDP 11/70 avec 24 postes de travail.

Par ces remarques préliminaires, nous avons voulu soulever quelques problèmes que tout responsable de projet doit se poser pour que le passage aux 16 bits se fasse sans trop de « douleurs » ■

J. CALLOT
M. CODOL

* E.S.I.E.E. : *Ecole Supérieure d'Ingénieurs en Electrotechnique et Electronique, 29, rue Faiguerie, 75018 Paris, Tél. : [illegible]*

Micro Electronique - Micro Informatique

NFORMAT QUE
D J DAVID

Cours sur langage de programmation Basic angl is de base ammaire Exercices Fonctionnement des ordinateurs Micro informatique modale schémas blocs des appareils constitutifs de l'IBM de l'Altair Size Exemples 96 pages

NIVEAU 3 *PRIX 65 F*

MICRO-INFORMATIQUE M CRO-ELECTRONIQUE DICT ONNAIRE
LILEN et MORVAN (I.C.S.)

Un millier de mots sigles et expressions Définitions françaises et explications françaises anglais Tableaux anglais 300 pages

NIVEAU 2 *PRIX 92 F*

TECHNIQUES D'INTERFACE AUX MICROPROCESSEURS
LESEA et ZAKS (SYBEX)

Comment connecter un système à microprocesseur aux périphériques usuels : un le contrôle usage du clavier téléphone disque souple et dur de visualisation et commandes analogiques Techniques de test 416 pages

NIVEAU 2 *PRIX 95 F*

ÉDITIONS TECHNIQUES ET SCIENTIFIQUES FRANÇAISES
Ventes librairies, 2 à 12, rue de Bellevue
75940 Paris Cedex 19

TECHNIQUE POCHE N° 4

NITIATION A LA MICRO NFORMATIQUE LE M CROPROCESSEUR
P MELUSSON

Qu'est-ce qu'un microprocesseur Comment fonctionne-t-il Fonctionnement logique Technologie organisation de mémoire Les interfaces Les périphériques Exemples d'applications 6 pages

NIVEAU 2 *PRIX 27 F*

LE HARDSOFT ou la PRATIQUE des MICROPROCESSEURS
M. OUAKNINE et R. POUSSIN

Exemples généraux Fonctionnement d'un système construit autour d'un microprocesseur 8080A Applications avec schémas programmes Fonctionnement des différentes mémoires 8085-Z80 8086 254 pages

NIVEAU 3 *PRIX 65 F*

LEX QUE MICROPROCESSEURS
(SYBEX)

Dictionnaire anglais-français 2000 mots abréviations Définitions Composants Numéros des signaux pour bus S 100 PES PDP-11 IEEE 488 Adresses des constructeurs Table de conversion Format Poche 220 pages

NIVEAU 2 *PRIX 20 F*

NTRODUCTION AUX M CROORDINATEURS NDIV DUELS ET PROFESS ONNELS
R. ZAKS (SYBEX)

Ce livre est là pour vous montrer comment vous pouvez choisir votre micro-ordinateur Comment l'utiliser sur vos problèmes d'entreprise programmation Quick Basic à virgules flottantes Quelques applications pratiques et utiles

NIVEAU 1 *PRIX 52 F*

LOGIQUE NFORMATIQUE
M. FERRETTI

Quelques rappels d'algèbre booléenne Portes logiques Bascules Compteurs Décodeurs Exemples de montages Multiplexeurs Mémoires Circuits programmables Circuits spéciaux Exercices résolus 200 pages

NIVEAU 3 *PRIX 25 F*

LES MICROPROCESSEURS
ZAKS et LE BEUX (SYBEX)

Ouvrage de base conçu pour le technicien ou l'ingénieur désirant connaître les principes de mise en œuvre d'un microprocesseur Structure interne architecture programmation Exemples d'applications Les différents microprocesseurs du marché Comparaisons 300 pages

NIVEAU 2 *PRIX 95 F*

ELEMENTS ESSENTIELS DE L ELECTRON QUE ET DES CALCULS DIGITAUX
D ULRICH

Quelques rappels d'algèbre booléenne Calculs binaires et logiques Portes logiques Bascules Compteurs Décodeurs Multivibrateurs Mémoires Logique programmée Circuits logiques spéciaux Exercices résolus 300 pages

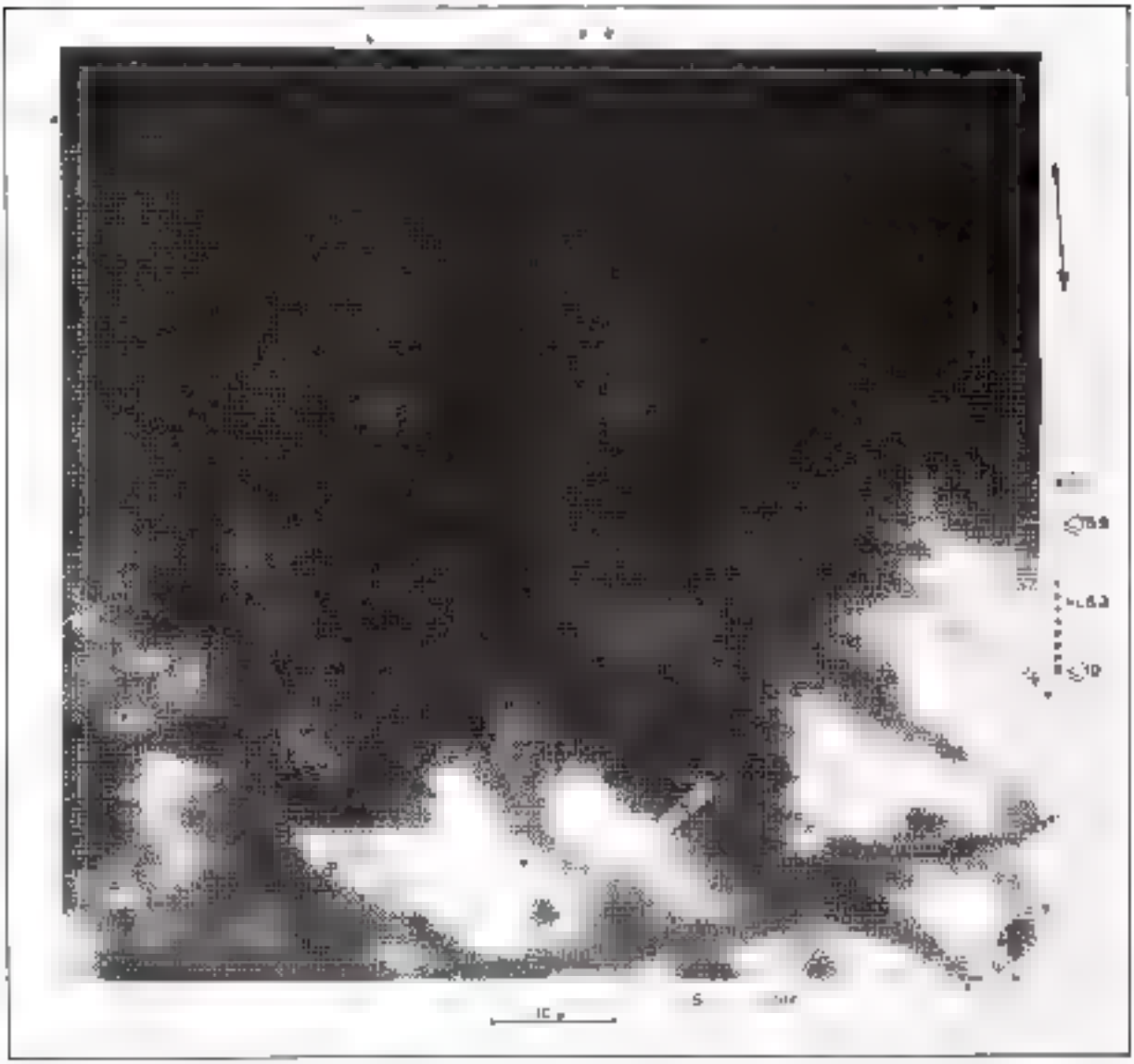
NIVEAU INGÉNIEUR *PRIX 85 F*

En vente chez votre LIBRAIRE HABITUEL ou à la LIBRAIRIE PARISIENNE de la RADIO 43, rue de Dunkerque, 75480 Paris Cedex 10

Règlement à la commande : chèque bancaire ou postal, mandat-lettre ou contre remboursement. Ports compris 25 F. Aucun envoi contre remboursement inférieur à 100 F. 10 % de la commande (+ 25 F Port). Autre mode de règlement : nous consulter.

NIVEAU 1 : initiation
NIVEAU 4 : ingénieur
Tarif : Décembre 1979

Le micro-ordinateur et la recherche archéologique



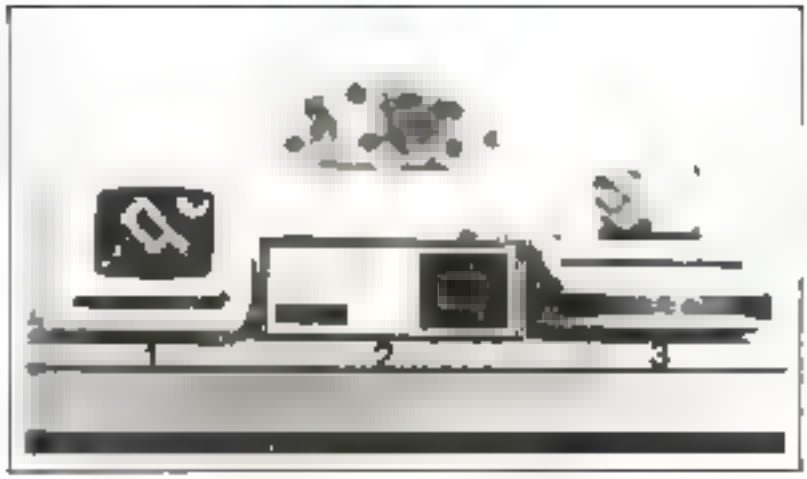
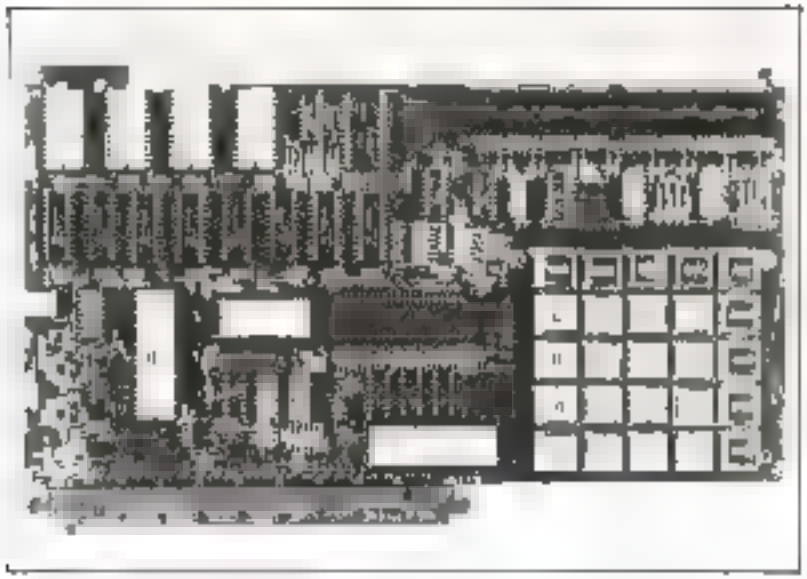


Photo 2 – Unité Centrale du micro de saisie de données NEC TK 80.



mande à boule IBM Wang 76 transitant par la mémoire centrale en cours de ferme de 2 K instructions les données à traiter introduites par le clavier d'une manière séquentielle et qui sont stockées en mémoire de masse par l'intermédiaire d'un enregistreur/lecteur magnétique.

Actuellement encore utilisée sur notre nouveau système la cartographie des variations de ces grandeurs physiques mesurées au sol est basée sur l'utilisation des procédés de la représentation symbolique. Cette méthode consiste à créer une image monochrome ou multicolore dont les variations de tons permettent de visualiser directement l'amplitude des phénomènes à mettre en évidence.

L'utilisation et la combinaison de caractères de l'alphabet grec et de symboles mathématiques permettent d'obtenir des nuances (26, 39) en représentant chaque point du réseau de mesure par un caractère dont la densité optique est proportionnelle à l'amplitude exprimée par le signal représentatif du point considéré. Cette densité optique peut être linéaire ou dépendre d'une fonction particulière. Cependant dans le cas de résultats obtenus sur des sites archéologiques complexes, ce seul moyen de traitement de l'information ne peut permettre d'obtenir des documents où il soit aisé de discriminer le « bruit » des structures recherchées. Ce bruit d'origines diverses (électronique, effets géologiques, signatures topographiques, de destruction, etc.) qui se superpose au signal émis ou réfléchi par les formations archéologiques ordonnées peut être estompé ou parfois éliminé en utilisant les propriétés de certains opérateurs mathématiques ou algorithmes de filtrage optique.

C'est donc le domaine saisie pour lequel l'emploi de ordinateur est indispensable dans cette discipline.

Mise en application d'un micro-système

La présente configuration de ce système multilangage standardisé BUS-S-100 est la suivante : une unité centrale Z80 32 K octets de mémoire centrale statique, un interface entrées/sorties 3P+S, un interface analogique digital, 2 stations mini-floppy disk de 90 K0, un terminal écran/clavier Lear-Siegler ADM-3, une imprimante IBM Wang.

Mis au point au laboratoire le logiciel actuellement opérationnel comprend des programmes écrits en **Basic et langage machine** qui permet de résoudre les phases de stockage de l'information et d'effectuer des traitements numériques spécifiques (interpolation linéaire, statistiques, filtrage passe-bas, passe-haut).

Parallèlement à la réalisation de ce système de traitement numérique, nous étudions la possibilité d'une saisie et d'un procédé de stockage automatique des données de la prospection.

Le système que nous avons choisi de maîtriser comprend une carte NEC K T TK 80 pilotée par un micro-processeur Intel 8080 et interfacé à un enregistreur magnétique rapide (Digital Group Phydeck). Cette configuration devra permettre de **saisir le terrain même** de gérer automatiquement la saisie et le stockage des informations issues de capteurs géophysiques et, dans certains cas, d'effectuer un premier traitement numérique. Les conséquences et les avantages essentiels de l'utilisation de micro-informa-

[illegible] dans notre discipline sont multiples

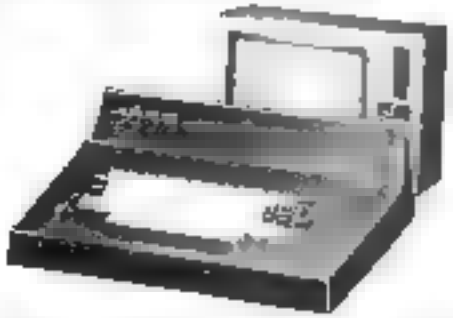
- L'intégration de phases d'acquisition, de traitement et de présentation des résultats permet [illegible] de [illegible] une [illegible] de données. Ceci est primordial pour la [illegible] des mesures physiques et d'autre part diminue d'un rapport 4 le temps habituellement nécessaire à l'exécution et au traitement d'une prospection.
- Si [illegible] que [illegible] utilisé depuis quelques années en archéologie [illegible] applications n'en sont pas moins restées limitées en raison principalement des problèmes que nous avons [illegible] à [illegible] [illegible] bles [illegible] du [illegible] exploitation hors site [illegible] [illegible].

L'acquisition de ce micro-ordinateur a permis à notre laboratoire d'être autonome et polyvalent. Cette notion d'autonomie est un fait très important car elle permet de [illegible] dans notre discipline [illegible] multiples

- L'intégration de phases d'acquisition, de traitement et de présentation des résultats permet [illegible] de [illegible] une [illegible] de données. Ceci est primordial pour la [illegible] des mesures physiques et d'autre part diminue d'un rapport 4 le temps habituellement nécessaire à l'exécution et au traitement d'une prospection.
- Si [illegible] que [illegible] utilisé depuis quelques années en archéologie [illegible] applications n'en sont pas moins restées limitées en raison principalement des problèmes que nous avons [illegible] à [illegible] [illegible] bles [illegible] du [illegible] exploitation hors site [illegible] [illegible].

L'acquisition de ce micro-ordinateur a permis à notre laboratoire d'être autonome et polyvalent. Cette notion d'autonomie est un fait très important car elle permet de [illegible] [illegible] de la sous-traitance et de pouvoir ainsi assurer [illegible] chaque phase [illegible] [illegible] [illegible]

PROTEUS III A



PROTEUS III UNITÉ CENTRALE
56 K Ram (Rat Proteus III A

Prix **7 500 F H.T**

32 K Ram (Rat Proteus III B)
Prix **8 145 F H.T**
K Mémoire de page écran
8 K Rom Basic

Unité centrale 6502 fonctionnant à 0,894 MH. Clavier 53 touches alphanumériques (128 codes ASCII majuscules graphiques
Sortie CRT ou
Interface imprimante série 20 mA ou RS232 gérée par le Basic
Basic type étendu exécution du code à partir d'une mémoire morte. Très puissant pour piloter écran graphique. Très puissant pour piloter écran graphique. Très puissant pour piloter écran graphique

Jeu de la Bourse

La Bourse à Paris. Des années entières de dévotion aux Parquets. [illegible] DR

Avez-vous déjà participé à une séance de bourse, telle qu'elle nous est présentée par les caméras de télévision, avec son agitation et son ambiance de fièvre ? Si non, aimeriez-vous retrouver cette atmosphère avec votre ordinateur ? C'est ce que nous vous proposons dans ce numéro, avec une simulation très réaliste des péripéties et des aléas des revers de fortune.

Le principe en est simple : vous disposez de 2 000 F au début du jeu, et vous avez l'intention de faire fructifier votre avoir afin d'arriver à la somme de 5 000 F. Plusieurs personnes peuvent jouer simultanément, et dans ce cas, il faut alimenter ce but à l'premier. Pour cela, chacun peut acheter ou vendre des actions (au moment opportun), afin d'augmenter son portefeuille.

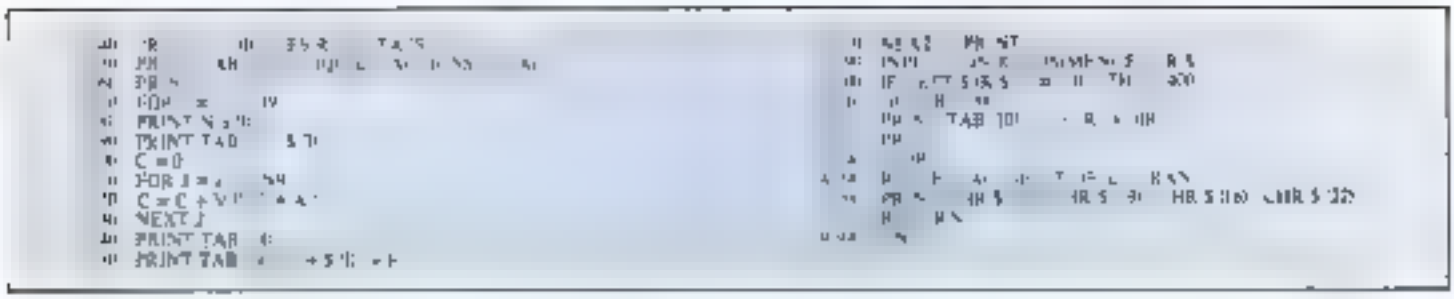
L'évolution des cours est liée à différents facteurs :

- A chaque tour de jeu, une variation aléatoire fait monter ou baisser légèrement la valeur de chacune des actions.
- Chaque vente par un joueur fait baisser le cours de l'action concernée.
- De même chaque achat entraîne un renchérissement.
- Parfois un effondrement général des cours modifie profondément la situation financière respective des joueurs.
- La dévaluation de la monnaie est assimilée à une perte de 20 % sur les sommes dont on dispose en liquide.

LISTING DU PROGRAMME

```
100  REM*** IL N'Y A QU'UNE SEULE SOLUTION
110  REM*** POUR UNE VALEUR DONNEE DE LA SOMME
120  REM*** ET DU NOMBRE DE MOTEURS
130  REM*** LE PROGRAMME TROUVE LA SOLUTION
140  REM*** EN UN TEMPS RAISONNABLE
150  REM*** POUR UN NOMBRE DE MOTEURS
160  REM*** INFERIEUR OU EGAL A 10
170  REM*** LES NOMBRES D'ACTIONS DIFFERENTES
180  REM*** POSSIBLES SONT CALCULEES
190  REM*** EN FONCTION DU NOMBRE DE MOTEURS
200  REM*** CHOISI PAR L'UTILISATEUR
210  REM*** LES ACTIONS SONT ENSUITE
220  REM*** TIREES AU HASARD
230  REM*** JUSQU'A CE QUE LA SOMME
240  REM*** DESIREE SOIT ATTEINTE
250  REM*** OU DEPASSEE
260  REM*** LE NOMBRE DE TIRAGES
270  REM*** EST LIMITE A 1000
280  REM*** POUR EVITER UNE BOUCLE
290  REM*** INFINIE DANS LE CAS
300  REM*** OU LA SOMME DESIREE
310  REM*** EST TROP GRANDE
320  REM*** PAR RAPPORT AUX ACTIONS
330  REM*** DISPONIBLES
340  REM*** LE PROGRAMME PEUT ALORS
350  REM*** ETRE RELANCE
360  REM*** AVEC UNE AUTRE VALEUR
370  REM*** DE LA SOMME
380  REM*** OU DU NOMBRE DE MOTEURS
390  PRINT
400  REM*** INITIALISATION
410  DIM A$(10)
420  PRINT "COMBIEN Y A-T-IL DE MOTEURS ? 10"
430  INPUT "";N
440  IF N<1 OR N>10 THEN 420
450  NM=2^N-1:REM NOMBRE D'ACTIONS DIFFERENTES
460  DIM A(NM),B(NM),C(NM):REM TABLEAUX
470  PS=N*5:REM PRODUIT DE LA SOMME
480  PRINT "SOMME DES VALEURS DES MOTEURS";PS
490  PRINT "VALEUR DES MOTEURS EN ORDRE"
500  PRINT "CROISSANT DE PUISSANCE"
510  FOR I=1 TO N
520  A(I)=5*I
530  PRINT A(I);
540  NEXT I
550  PRINT
560  REM*** CALCUL DES ACTIONS
570  REM*** POSSIBLES
580  FOR I=1 TO NM
590  FOR J=1 TO N
600  IF (I AND 2^(J-1))<>0 THEN B(I)=B(I)+A(J)
610  NEXT J,I
620  REM*** TRI DES ACTIONS
630  FOR I=1 TO NM-1
640  FOR J=I+1 TO NM
650  IF B(I)<=B(J) THEN 690
660  T=B(I):B(I)=B(J):B(J)=T
670  T=C(I):C(I)=C(J):C(J)=T
680  NEXT J,I
690  REM*** CHOIX DE LA SOMME
700  PRINT "SOMME DESIREE ";
710  INPUT "";S
720  IF S<1 OR S>PS THEN 700
730  REM*** TIRAGE AU HASARD
740  REM*** DES ACTIONS
750  FOR I=1 TO 1000
760  A=INT(RND(1)*NM+1)
770  IF B(A)>=S THEN 810
780  NEXT I
790  PRINT "TROP DE TIRAGES"
800  GOTO 700
810  PRINT "ACTIONS POSSIBLES :"
820  FOR I=1 TO NM
830  IF B(I)=S THEN PRINT C(I);
840  NEXT I
850  PRINT
860  REM*** RELANCE
870  INPUT "AUTRE ESSAI (O/N) ";R$
880  IF R$="O" OR R$="o" THEN RUN
890  IF R$="N" OR R$="n" THEN END
900  PRINT "REPONSE INCORRECTE"
910  GOTO 870
```

```
100  REM*** IL N'Y A QU'UNE SEULE SOLUTION
110  REM*** POUR UNE VALEUR DONNEE DE LA SOMME
120  REM*** ET DU NOMBRE DE MOTEURS
130  REM*** LE PROGRAMME TROUVE LA SOLUTION
140  REM*** EN UN TEMPS RAISONNABLE
150  REM*** POUR UN NOMBRE DE MOTEURS
160  REM*** INFERIEUR OU EGAL A 10
170  REM*** LES NOMBRES D'ACTIONS DIFFERENTES
180  REM*** POSSIBLES SONT CALCULEES
190  REM*** EN FONCTION DU NOMBRE DE MOTEURS
200  REM*** CHOISI PAR L'UTILISATEUR
210  REM*** LES ACTIONS SONT ENSUITE
220  REM*** TIREES AU HASARD
230  REM*** JUSQU'A CE QUE LA SOMME
240  REM*** DESIREE SOIT ATTEINTE
250  REM*** OU DEPASSEE
260  REM*** LE NOMBRE DE TIRAGES
270  REM*** EST LIMITE A 1000
280  REM*** POUR EVITER UNE BOUCLE
290  REM*** INFINIE DANS LE CAS
300  REM*** OU LA SOMME DESIREE
310  REM*** EST TROP GRANDE
320  REM*** PAR RAPPORT AUX ACTIONS
330  REM*** DISPONIBLES
340  REM*** LE PROGRAMME PEUT ALORS
350  REM*** ETRE RELANCE
360  REM*** AVEC UNE AUTRE VALEUR
370  REM*** DE LA SOMME
380  REM*** OU DU NOMBRE DE MOTEURS
390  PRINT
400  REM*** INITIALISATION
410  DIM A$(10)
420  PRINT "COMBIEN Y A-T-IL DE MOTEURS ? 10"
430  INPUT "";N
440  IF N<1 OR N>10 THEN 420
450  NM=2^N-1:REM NOMBRE D'ACTIONS DIFFERENTES
460  DIM A(NM),B(NM),C(NM):REM TABLEAUX
470  PS=N*5:REM PRODUIT DE LA SOMME
480  PRINT "SOMME DES VALEURS DES MOTEURS";PS
490  PRINT "VALEUR DES MOTEURS EN ORDRE"
500  PRINT "CROISSANT DE PUISSANCE"
510  FOR I=1 TO N
520  A(I)=5*I
530  PRINT A(I);
540  NEXT I
550  PRINT
560  REM*** CALCUL DES ACTIONS
570  REM*** POSSIBLES
580  FOR I=1 TO NM
590  FOR J=1 TO N
600  IF (I AND 2^(J-1))<>0 THEN B(I)=B(I)+A(J)
610  NEXT J,I
620  REM*** TRI DES ACTIONS
630  FOR I=1 TO NM-1
640  FOR J=I+1 TO NM
650  IF B(I)<=B(J) THEN 690
660  T=B(I):B(I)=B(J):B(J)=T
670  T=C(I):C(I)=C(J):C(J)=T
680  NEXT J,I
690  REM*** CHOIX DE LA SOMME
700  PRINT "SOMME DESIREE ";
710  INPUT "";S
720  IF S<1 OR S>PS THEN 700
730  REM*** TIRAGE AU HASARD
740  REM*** DES ACTIONS
750  FOR I=1 TO 1000
760  A=INT(RND(1)*NM+1)
770  IF B(A)>=S THEN 810
780  NEXT I
790  PRINT "TROP DE TIRAGES"
800  GOTO 700
810  PRINT "ACTIONS POSSIBLES :"
820  FOR I=1 TO NM
830  IF B(I)=S THEN PRINT C(I);
840  NEXT I
850  PRINT
860  REM*** RELANCE
870  INPUT "AUTRE ESSAI (O/N) ";R$
880  IF R$="O" OR R$="o" THEN RUN
890  IF R$="N" OR R$="n" THEN END
900  PRINT "REPONSE INCORRECTE"
910  GOTO 870
```



Le but du jeu est donc de profiter au maximum de ces évolutions des cours pour atteindre le premier la somme plafond fixée à 5 000 francs. Chacun peut suivre la tactique qui lui convient, le programme se bornant à tenir à jour les cours actuels ainsi que les portefeuilles des joueurs. Donc aucune règle ne permet de gagner à coup sûr, seuls le bon sens et une certaine habitude peuvent améliorer les performances.

Le réalisme est encore accru par les prélèvements de l'agent de change [illegible] exclusivement pendant la partie mais s'octroie malgré tout une part du gâteau à chaque transaction : un fixe de 1 F plus un pourcentage correspondant à 1/2 % par action changeant de main. Ainsi, il est préférable d'éviter des ventes qui rapportent peu.

Quoi qu'il en soit, toutes les valeurs sont paramétrées, et peuvent être modifiées en remplaçant une seule ligne dans le listing en Basic ci-contre.

Le programme

Le seul sous-programme utilisé se trouve à la ligne 5000 : il est destiné avec des valeurs à changer de page automatiquement sur les [illegible] lité, ou à effacer l'écran pour une présentation plus agréable. Les caractères de contrôle correspon[illegible] spécifiques à chaque appareil.

Le programme commence donc par un rappel des règles (lignes 100 à 190).

Pour l'affectation des valeurs à plusieurs paramètres, ainsi que la réservation de place pour les tableaux utilisés par la suite (lignes 200 à 320). Chacune des variables comporte son explication.

Les lignes 320 à 361 permettent d'indiquer au programme les noms des joueurs.

La phase d'initialisation du jeu est alors terminée, et les parties successives commencent à la ligne 400 : mise à zéro du nombre d'actions et allocation d'une somme de 2 000 F par joueur.

Puis de la ligne 470 à la ligne 500 : affectation aléatoire des cours de départ, dans une fourchette comprise entre 20 et 40 F. La variable C est le drapeau (flag) qui indique la présence éventuelle d'un effondrement des cours.

De la ligne 620 à la ligne 730, affichage de la valeur des actions et de leur variation par rapport aux cours précédents. La ligne 750 désigne le joueur qui doit commencer (C) afin d'éviter de favoriser toujours la même personne du fait que les prix des actions sont réajustés immédiatement après une opération d'achat ou de vente.

Le programme affiche donc le nom du joueur puis attend l'indication de la transaction à effectuer : la réponse attendue est de la forme « JE VENDS 4 D », ou « J'ACHETE 3 C » [illegible] répondre plus succinctement : « V 4 D » ou même « A 3 C ». Une réponse nulle (ligne 800) indique la fin des opérations et permet de passer au joueur suivant. Le moindre doute est éliminé par la ligne 860.

Les lignes 1 000 et 1 320 vérifient la validité de l'opération désirée, à savoir :

- On ne peut vendre plus d'actions [illegible]
- On ne peut vendre des actions qui ne rapportent rien
- Avoir disposer de la somme nécessaire pour acheter
- On ne peut acquérir des actions valant plus de 100 F
- On ne peut posséder plus de 100 actions du même groupe.

Lorsque tout est contrôlé, le nouveau prix de l'action est calculé ainsi que la somme restant au joueur après l'opération. L'agent de change prélève sa part à la ligne 1 [illegible].

Les joueurs sélectionnent successivement ce qui les intéresse (lignes 1 030 à 1 360) puis vient la récapitulation des avoirs (lignes 1 400 à 1 640). S'il y a une dévaluation de la monnaie, les nouveaux avoirs sont réaffichés une fois sur [illegible].

Le test de fin de partie (lignes 1 750 à 1 790) consiste à comparer l'avoir d'un joueur avec son successeur et à conserver le numéro du plus riche. En fin de boucle, on regarde si le plafond de 5 000 F est alors atteint.

S'il ne l'est pas encore, le jeu continue en affectant une variation aléatoire aux cours. La fourchette est limitée à -4, +5 F par tour, sauf dans le cas d'un crash (ligne 1 820) où la fourchette est alors de -20 à -6 francs. Le nouveau prix des actions est alors calculé avec un minimum de 1 F et un maximum de 99 F. Le programme revient à la ligne 600 où ces nouveaux cours sont affichés.

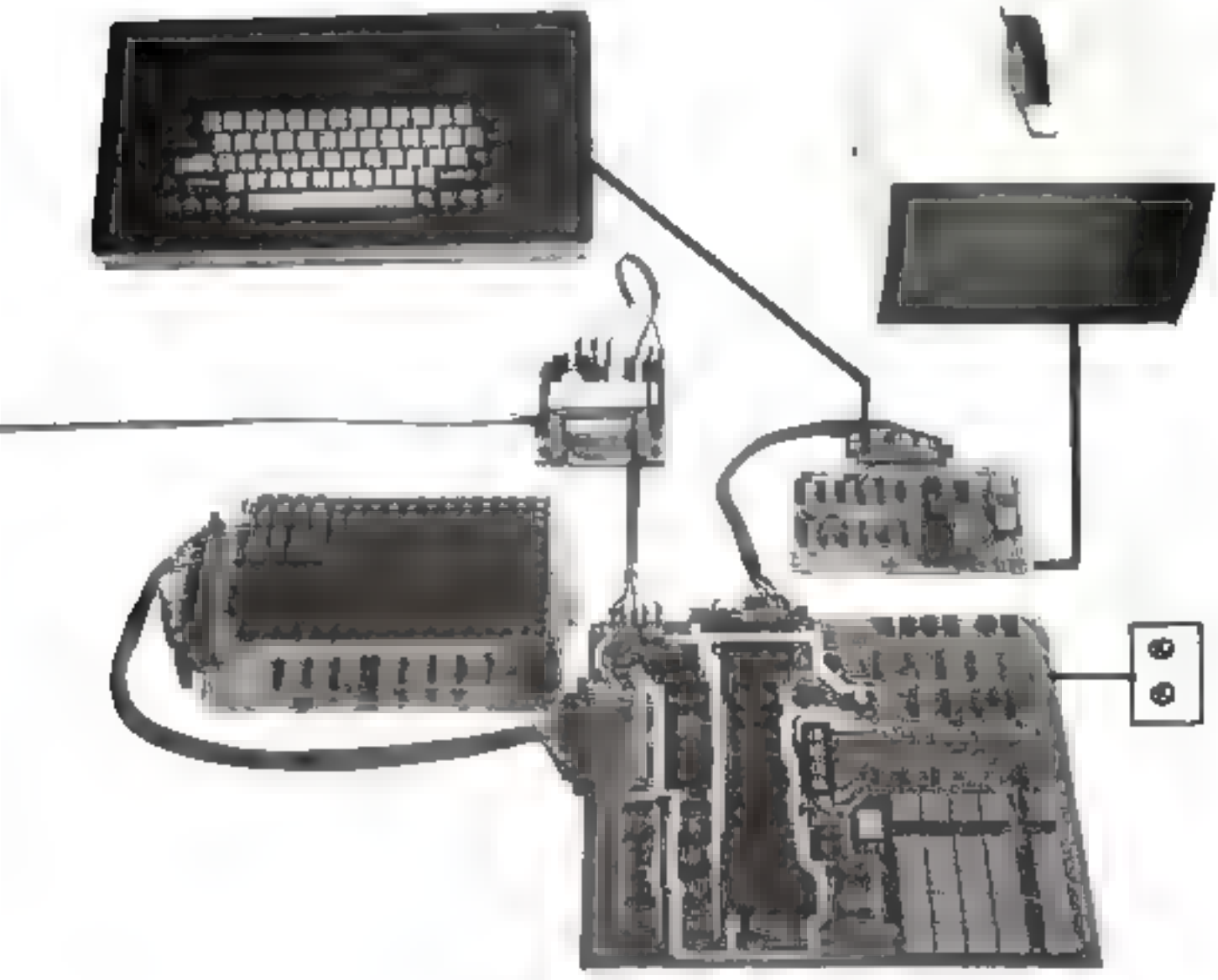
La fin de partie consiste à faire le bilan des sommes en liquide et en actions de chacun des joueurs.

Le programme est assez volumineux pour être allégé en supprimant les explications de début de partie ainsi que tous les commentaires. Aucun branchement n'est effectué à ces lignes.

La durée d'une partie est assez longue (plus d'une heure), surtout si le nombre de joueurs est élevé. Vous pouvez la diminuer en autorisant des variations de cours plus importantes (lignes 1 810 à 1 820). A chacun de profiter au mieux de la situation. ■

H. EYMARD-DE VERNAY

le premier pas chez les microprocesseurs c'est avec notre MAZEL II



Système français pour démarrer votre éducation micro-électronique.

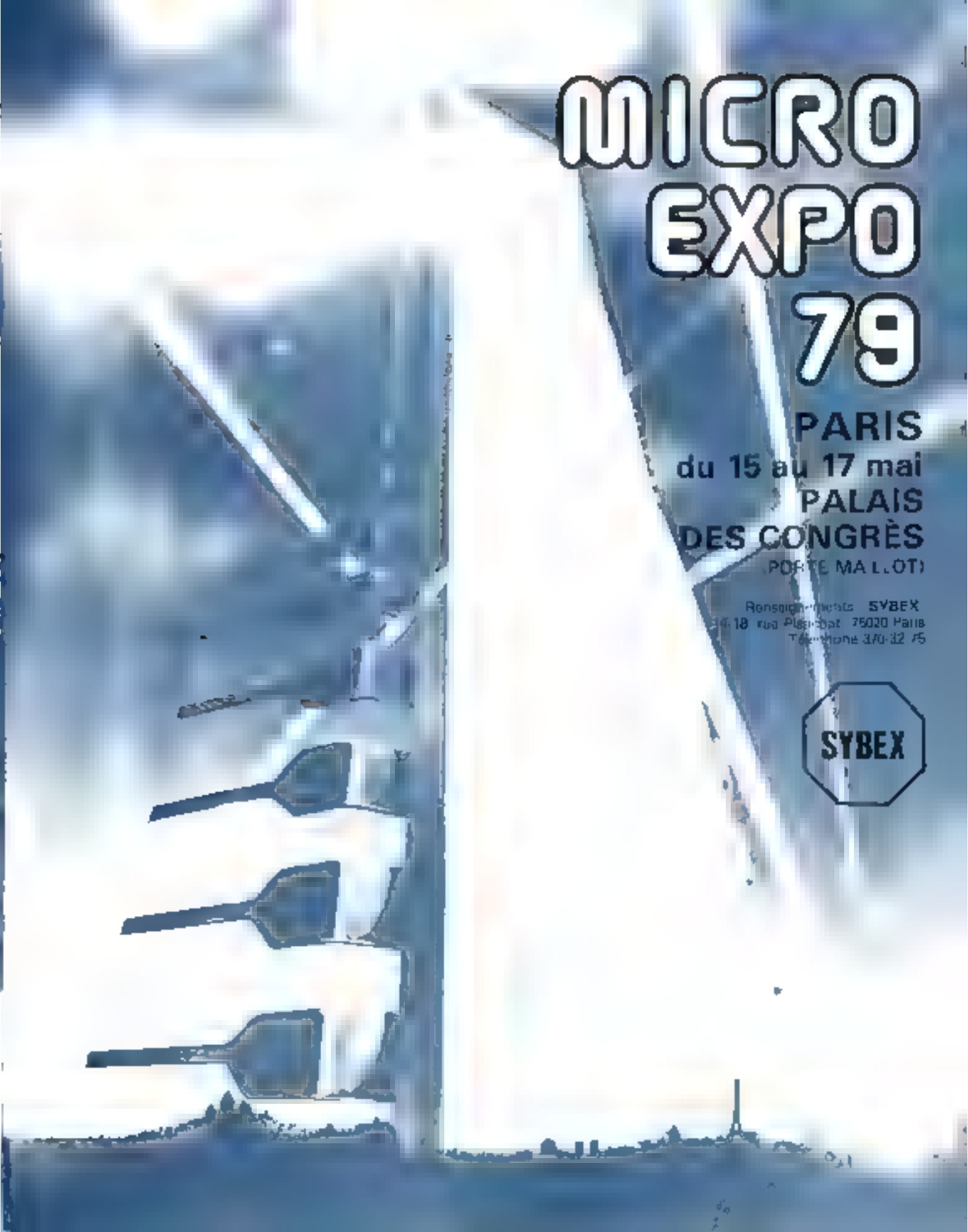
Liste des matériels disponibles (Fév. 79) :

ref. 50-10	carte Micro MAZEL II	Prix T.T.C.	1990 F
50-20	Alimentation MAZEL II	Prix T.T.C.	320 F
50-40	Vidéo TV MAZEL II	Prix T.T.C.	1170 F
50-60	Mémoire C MOS 1K	Prix T.T.C.	780 F

etc

P.A. informatique

PROJECT ASSISTANCE


MICRO
EXPO
79
PARIS
du 15 au 17 mai
PALAIS
DES CONGRÈS
(PORTE MAILLOT)
Renseignements : SYBEX
4-18 rue Planchat 75020 Paris
Téléphone 370-32-70
SYBEX

L'informatique, un jeu d'enfant !

Jean-Marc FRIAUD (15 ans)

Sylvain BESSON (16 ans)

Système conversationnel pour l'étude du langage LSE

Le 17 novembre se sont tenues, au Palais de la Découverte, les assises du Prix scientifique Philips pour les jeunes.

Le troisième prix a été remporté dans la discipline informatique par Jean-Marc Friaud et Sylvain Besson, âgés respectivement de 15 et 16 ans et élèves au Lycée Banville de Moulins.

Les deux lauréats ont conçu un programme pour faciliter l'étude du langage symbolique d'enseignement (L.S.E.).

Ils disposaient d'un ordinateur Mitra 15, le programme L.S.E. étant enregistré sur disque magnétique, le but de leur étude étant de connaître la composition de ce programme.

Un micro-informaticien de quinze ans

Eric a 15 ans et il fréquente le lycée de Berkeley en Californie. Voici près d'un an, il s'est intéressé aux microprocesseurs et commença à s'y initier avec des camarades au club de son lycée.

Ayant acquis très vite, au sein de celui-ci, les principes de base, il consacra ses loisirs à la réalisation de sa propre carte micro-ordinateur.

Il développa désormais son système comme carte de base et développe ses cartes mémoires et interfaces.

Alors que ses amis achètent plus volontiers une moto, Eric préfère consacrer les 4 000 F qu'il a péniblement économisés à l'acquisition d'un micro-ordinateur.

Sont-ils en avance d'une génération ? Non.
Si vous redoutez de prendre du retard sur la leur, n'hésitez pas à participer avec Micro-Systèmes au

Concours "Micro"

Mission à l'Informatique 24, rue de l'Université, 75007 PARIS

Micro-Systèmes à Londres

Du 3 janvier au 2 février 1979 se tenait à Londres la deuxième édition de l'exposition « MICROSYSTEMS » qui devait rassembler 60 firmes parmi lesquelles figuraient TTT GEC Elliott Ferranti Hewlett Packard.

De par l'impact qu'il implique sur la société, le développement de la micro-électronique est souvent qualifié de seconde révolution industrielle. Si les utilisations potentielles des microprocesseurs sont pratiquement illimitées, seul un petit nombre d'ingénieurs semble vraiment informé de toutes les applications possibles pense-t-on en Angleterre. C'est afin d'alerter les industriels sur la nature de cette révolution et leur montrer les réalisations issues de cette nouvelle technologie que cette exposition s'est tenue.

Jean-Louis Gassée à gauche et Alain Tramiel présentant le micro à Personnal Computer World à Londres

le micro-ordinateur "SUPER SYSTEM 16" de TECHNICO

Aucune comparaison avec un 8 bits
Bien mieux qu'un autre 16 bits

"Super Starter System" ■ CPU ◆
● Interface RS 232 et 20 mA de boucle de courant
● Mémoire de 65 Kbytes directement adressables
● Entrée/sortie pour 5 interfaces RS 232 jusqu'à 32 bits parallèle E/S ● Carte graphique couleur ● Cassette audio et numérique ● Double Floppy disques
◆ Programmeur E PROM

Interfaçage
GAIN DE 50 %
Interfaces incorporés

Manipulation
RENDEMENT
+ 50 %
Système plus rapide

Exécution
+ 30 %
Système plus rapide

Programmation
GAIN DE 50 %
Micro-ordinateur 16 bits plus facile à programmer

Pour en savoir plus sur le "SUPER SYSTEM 16 écrivez ou téléphonez à

ELECTRON C ...
97 rue des Chantiers
78000 Versailles
Tél 950 28.20

Ce point entre les fabricants et les [illegible] devait offrir simultanément une suite de conférences dont l'ouverture fut marquée par la présence d'un représentant du ministère de l'Industrie venu annoncer les dernières mesures prises par le gouvernement anglais en faveur de l'industrie électronique.

Micro-Systèmes ne pouvait manquer pareille occasion pour porter notre blanche le témoignage de ce qui est en France le dynamisme et la [illegible] l'informatique individuelle.

Face à M. SOLOMON, rédacteur en chef de « Personal Computer World » dont nous avons déjà parlé le stand Micro-Systèmes a donné le meilleur exemple de ce que peut être [illegible] en créant un événement qui a suscité l'intérêt de quelques milliers de visiteurs de [illegible].

Séminaires

Cours de Basic

Euro Computer Shop annonce un cours de 2 jours de Basic (Workshop) qui aura lieu les 15 et 16 février, au prix de FF 400. Le nombre maximum de participants est fixé à 20. Plusieurs systèmes seront à la disposition des auditeurs.

Les inscriptions peuvent être prises à :

Euro Computer Shop
16, rue Louis-Pasteur 92100 Boulogne
Tél. 825.82.52.

Cours sur les microprocesseurs

Siemens S.A. organise des journées d'information essentiellement axées sur l'utilisation des microprocesseurs en milieu industriel.

Ces cours auront lieu en 3 sessions, du 18 au 20 avril, du 16 au 18 mai et du 13 au 15 juin 1979, au siège social de Siemens [illegible] Saint-Denis.

Les deux premières journées de [illegible] sont plus particulièrement destinées à des personnes connaissant déjà un système et désirant [illegible] personnelle.

Les troisièmes journées sont [illegible]

L'informatique à l'heure du « libre service » au Palais de la Découverte

C'est à une expérience originale que se sont livrés avec succès les responsables du **Palais de la Découverte** durant les congés scolaires de Noël. Pour la première fois en France il a été offert au public d'utiliser des micro-ordinateurs placés en « libre-service » pour leur plus grand plaisir.

Pour ce faire, les visiteurs trouvaient à leur disposition une large gamme de matériels parmi lesquels on notait la présence d'un **Compucolor** d'un **Apple II**, de deux **PET** d'un **Sorcerer** et d'un **TRS80** regroupés dans un atelier de Basic. D'autre part une équipe de l'INRP et de l'Institut de Programmation de Paris V présentait deux systèmes LOGO. L'un servait en construction graphique, l'autre commandait un automate appelé « Tortue ».

Afin de permettre à davantage de jeunes d'accéder à l'informatique grâce à des activités simples et récréatives, ces systèmes LOGO étaient entièrement aux possibilités du système modulaire Siemens SMP construit autour du SAB 8080. Cette nouvelle est également proposée le 27 mars 1979.

Le montant de la participation est de 300 F TTC.

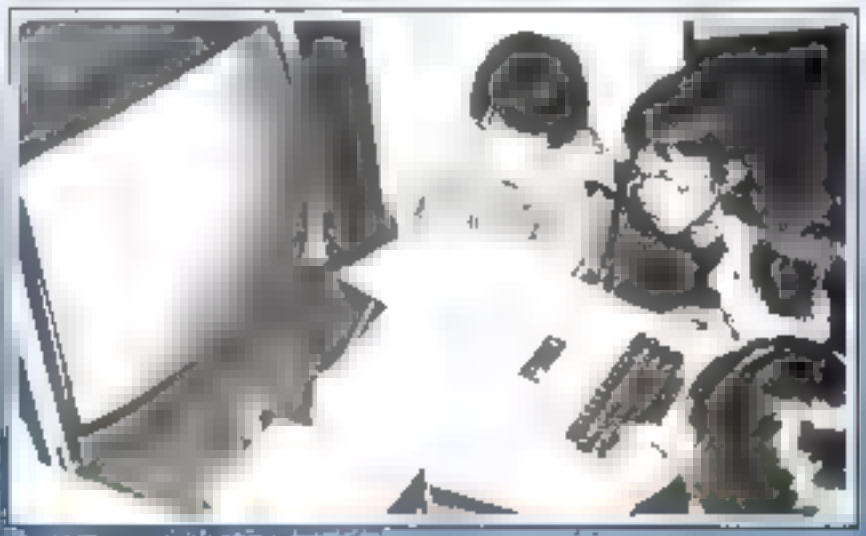
Pour tous renseignements.
M. le Roulet
Tél. 820.61.20, poste 2557

étaient complétés par des programmes de jeux tournant en permanence sur un micro-ordinateur. Ces deux applications répondaient parfaitement à la mission qui leur avait été assignée compte-tenu de la fréquentation assidue d'enfants qui bien souvent avaient tout juste l'âge d'aller à l'école primaire.

Pour les plus âgés, les micro-ordinateurs de l'atelier de Basic étaient à leur disposition sur des périodes qui pouvaient atteindre plusieurs heures après que la plupart reparaissent en ayant définitivement jeté le mythe de l'ordinateur. Ils avaient fait la démonstration que l'utilisation d'un Basic en anglais ne pose pas de problème, l'assimilation d'un mini-vocabulaire anglo-saxon s'est faite pour deux avec une rapidité qui a même surpris les organisateurs.

Une telle expérience doit son succès à la présence continue de huit démonstrateurs dont les motivations personnelles pour cette informatique « nouvelle vague » leur ont permis d'initier efficacement plus de cinq cents personnes à l'utilisation des ordinateurs. Dans l'immédiat aucune machine n'est encore prête à remplacer l'éducateur, c'est ce que tend à nous prouver cette manifestation.

Après une période de repos forcé de sa section Mathématiques dûe à des travaux de rénovation, le Palais de la découverte verra le micro-informatique y prendre place tant par la création d'un nouvel atelier que par l'organisation d'autres expositions ou comme aide à la présentation d'expériences dans d'autres salles.



Microtel annonce dans ses projets la construction du microordinateur « Micro-Systemes 1 »

Dans son dernier bulletin de liaison, **Microtel** annonce outre les différentes activités du club (Cycles de conférences, applications, cours sur le basic, l'électronique ...) le projet de construction de « Micro-Systemes 1 »

Arnaud Delmas (788.76.96) et **J.C. Reynaud** (644.93.18) coordonnent la réalisation des projets individuels

Un exemplaire sera monté dans le local du club. Les commandes de matériels seront groupées (liste des composants déjà disponible) et une première réunion d'information sera prochainement organisée

Les locaux de Microtel-Club sont situés pour Paris, au 37 rue du Général-Leclerc 92 Issy-les-Moulineaux et sont ouverts pour l'instant tous les soirs de 18 heures à 21 heures environ (sauf le vendredi et le samedi de 9 h 30 à 12 h 30 et de 14 h 30 à 17 h 30)

Le président est M. Joseph Rinaldo (566.37.38) et tous renseignements peuvent être obtenus au 544.70.23. Concernant la section de Montpellier les renseignements sont à prendre auprès de M. Brabet (16.67 - 63.90.00 poste 358).

Du nouveau pour le commerce de detail le système de terminaux de magasins IBM 5260

La Division des Systèmes de Grande Diffusion (DSGD) d'IBM France annonce aujourd'hui un terminal-caisse **autonome** et deux programmes d'applications pour le commerce de détail

Ce terminal est destiné principalement aux entreprises possédant des points de vente plus ou moins importants et décentralisés

Ce nouveau système IBM 5260, aux caractéristiques originales, complète la gamme des matériels commercialisés depuis plusieurs années par la DSGD, afin de mettre à la disposition des entreprises une informatique bien adaptée à leurs besoins,

256K

La mémoire à bulles magnétiques TIB 0303 : L'innovation qui vous fait progresser.

L'annonce par Texas Instruments de la nouvelle mémoire à bulles magnétiques de 256 K bits constitue un événement industriel et un exploit technologique : pour la première fois dans un dispositif de 4 centimètres sur 5, plus d'un quart de million de bits sont assemblés.

La nouvelle mémoire - ajoute au modèle de 92 K bits TIB 0203 que Texas Instruments produit en volume à un prix compétitif. Les circuits de contrôle et d'interface sont également disponibles

- *Circuits de commande SN 75320*
- *Commande des barres magnétiques SN 75362*
- *Amplificateur de détection SN 7528*
- *Générateur à intervalles de temps SN 74LS161*

Pour obtenir de plus amples informations, adressez-vous à l'un des bureaux de Texas Instruments.

TEXAS INSTRUMENTS
FRANCE

MICROPROCESSEURS

J'ai même rencontré l'assistance technique!

nous a dit un Client

Les microprocesseurs. Les outils de développement sont pour beaucoup un domaine nouveau, votre inconnu.

Votre arrivée dans cette activité nouvelle doit s'effectuer avec sécurité et assurance. C'est pourquoi GESTIS ne se contente pas de vendre des outils, des systèmes, des outils de développement, mais guide votre choix et assure avec sérieux le suivi technique.

Vous ne comprenez pas quelques détails, un client vous éclaire, pourquoi cela ne serait-il pas comme cela.

604.81.70 S.A.M.

Nous avons mis en place, autour de la famille 6800, une panoplie inédite de systèmes, de logiciels et de produits.

Nous organisons sur les composants et les outils de développement (OS, EXORciser) des cours adaptés de formation.

Oui, nous garantissons l'assistance technique réelle et totale à tous nos clients. Clients, mettez-nous à l'épreuve!

GO micro — BOULOGNE (92100)
53, rue de Paris
Tél. [illegible]
Telex [illegible]

GO micro — COURBEVOIE (92400)
66, rue Jean-Pierre Timbaud
Tél. 788 50 [illegible]

GO micro — Neuilly-le-Lierre
MONNAIE (37380)
Tél. 47 52 96 0

Pour votre 6800 :

MINIPROM1

[illegible]

Cartes MOTOROLA

[illegible]

Lampe UV

[illegible]

Logiciels 6800 "COMPUTER WORKSHOP"

[illegible]

Initiation MOTOROLA

[illegible]

[illegible]

+ 5 de frais de port et emballage

MPL est distribué par SELFCO, [illegible] Strasbourg

MPL

Documentation sur simple demande
12, rue Chabanais - 75002 Paris - tél. 261.81.03

simple et d'un coût intéressant

Ce système de terminaux de magasin existe en trois versions

Le terminal autonome IBM 5265 comprend un clavier, un écran d'affichage, deux stations d'impression, un guide-opérateur, une unité de calcul et de contrôle et un minidisque

Le terminal principal IBM 5265 a les mêmes caractéristiques que le précédent, avec en plus un dispositif qui permet de lui connecter des terminaux satellites

Le terminal satellite IBM 5266 a les mêmes caractéristiques que le 5265 à l'exception du mini-disque

Le système IBM 5260 sera fabriqué à l'usine de Vimercate (Italie) Les premières livraisons en clientèle sont prévues pour Novembre/Décembre 1979

Un compilateur Fortran pour les systèmes universels de développement 8002 de Tektronix

La Société Microsoft propose un compilateur « Fortran 80 » aux utilisateurs du système de développement 8002 de Tektronix.

Ce compilateur, écrit pour macroprocesseurs 8080, 8085 et Z80, est comparable à celui que l'on trouve pour des micro-ordinateurs, il facilite le développement de programmes nécessitant des calculs arithmétiques autres les fonctions standard telles que les fonctions trigonométriques ou exponentielles, ce compila-

4K

Nous avons la maîtrise technologique
Nos distributeurs livrent sans délai
Qui peut en dire autant ?

Quand on est leader sur un marché, il faut être le premier sur le plan technologique

Exemple : la RAM 64K et la mémoire à bulles de 256k

En mémoires, ce n'est pas suffisant.
Surtout en RAM statiques de 4K bits. Il faut savoir livrer vite, et à un prix compétitif

Contactez notre distributeur le plus proche. Il vous offrira beaucoup.

Distributeurs Texas Instruments

- [illegible]
- [illegible]
- [illegible]
- [illegible]
- [illegible]
- [illegible]
- [illegible]
- [illegible]
- [illegible]

Mémoires 4K statiques

- Organisation 4096 x 1 bit
  temps d'accès
  TMS 4044 : 70 nanosecondes
  TMS 4044-45 : 45 nanosecondes
  boîtier céramique
  TMS 4044 : 22 broches
  TMS 4044-45 : 22 broches
  boîtier plastique
- Organisation 1024 x 4 bits
  temps d'accès
  TMS 4042 : 45 nanosecondes
  TMS 4042-45 : 45 nanosecondes
  boîtier céramique
  TMS 4042 : 22 broches
  TMS 4042-45 : 22 broches
  boîtier plastique

TEXAS INSTRUMENTS
FRANCE
L'innovation qui vous fait progresser

teur Fortran dispose de l'addition, soustraction, multiplication, division, etc. sur 32 ou 64 bits en virgule flottante. Ces sous programmes sont parmis les plus rapides pour l'execution sur 8080.

Tektronix
Z.I. de Courtaboeuf
Avenue du Canada, B.P. 13, 91401
Orsay cedex
Tel. 907.78.27

Calculatrice programmable de poche

Référencée PC 1201, cette calculatrice programmable conçue par Sharp, peut être programmée jusqu'à 28 pas grâce à un dispositif à instruction par ordre au lieu du système standard à touche/ pas, de façon à ce que plusieurs pas puissent être couverts par une commande unique.

D'une capacité illimitée, avec 26 mémoires indépendantes, fonctionnant même si l'alimentation est coupée, 37 fonctions incorporées pour des calculs scientifiques, mathématiques et statistiques instantanées, les programmes peuvent être divisés en 13 groupes, comprenant une fonction de sous-programme.

Chaque introduction de calcul est confirmée par un « Bip » sonore et la lecture s'effectue sur 10 chiffres.

Sharp
151-153, avenue Jean-Jaurès,
93300 Aubervilliers
Tél. 834.93.44.

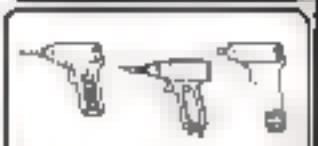
ok

OK. MACHINE and TOOL CORP. BRONX NY

WRAPPING
À L'ÉCHELLE
INDUSTRIELLE

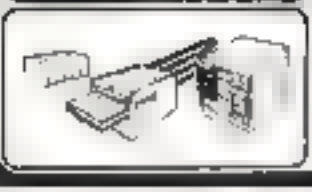
INDUSTRIE
Outils à main

INDUSTRIE
Pistolets mécaniques électriques pneumatiques



INDUSTRIE
Machines semi-automatiques

INDUSTRIE
Machines automatiques de contrôle de production



INDUSTRIE
Centres pour prise de lecture

Dans la qualité
SOAMET
une gamme
complète
de produits
et de
services

TECHNIQUE
WRAPPING

SERVICE
LABORATOIRE

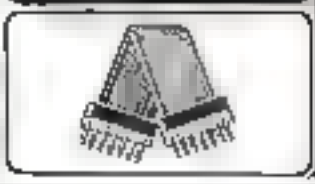
LABORATOIRE
Outil à main combiné 3 opérations

LABORATOIRE
Outils à insérer les C.I.

LABORATOIRE
Ensembles outillage et fournitures

LABORATOIRE
Distributeurs de fil coupe-dénudage

LABORATOIRE
Câbles plats avec supports enfichables
Supports à wrapper



Importateur Exclusif TOUT L'OUTILLAGE POUR L'ELECTRONIQUE

976.55.72

SOAMET s.a. 10, Bd. de la Marne 78290 CROISSY s/SEINE - 976.24.37

Deux nouvelles mémoires programmables en technologie Schottky

Texas Instruments vient d'ajouter à la gamme de ses mémoires bipolaires, deux nouvelles PROM de 8192 bits. Désignées par les références SN 74 S 478 et SN 74 S 479 les nouvelles mémoires programmables sont organisées en 1024 mots de 8 bits.

Parmi leurs principales caractéristiques, on peut citer un temps d'accès typique de 45 ns, un temps d'accès maximum de 70 ns, un temps de validation maximum de 40 ns et une consommation de 630 mW en typique soit en gros la moitié de la puissance consommée par 2 PROM de 4 K bits. Ces nouvelles mémoires disposent de lignes multiples de sélection afin de simplifier l'expansion mémoire. Les fusibles de programmation sont réalisés en titane-tungstène une technologie déjà bien éprouvée. Ces entrées mémoires sont du type PNP avec à faible courant deux versions disponibles pour les sorties collecteur ouvert modèle SN 74S 479 et sorties en logique trois états modèle SN 74S 478.

L'organisation en 1024 mots de 8 bits rend ces nouvelles mémoires particulièrement intéressantes pour les systèmes à base de microprocesseurs et pour les applications de mémoires de contrôle à microprogrammation où le nombre de boîtiers doit être réduit.

Disponible en boîtier standard à 24 broches, les nouvelles PROM sont interchangeables avec les mémoires programmables de 4K bits de Texas Instruments SN 74S 474 et SN 74S 475. Elles sont présentées en boîtier plastique ou fine ou céramique (suffixe J).

Réalisation de la paie accessible à tous

Par son écran alpha numérique le système 4520 de Sharp converge avec l'informatique. Son programme se déroule en indiquant au fur et à mesure à l'opérateur la marche à suivre rubrique après rubrique. D'autre part sa capacité programme 4096

instructions par cassette interchangeable le permet d'automatiser toutes les formes de paies existant en France.

Enfin sa capacité de 117 mémoires autorise la conservation de toutes les constantes nécessaires à la totalisation de l'ensemble des rubriques de la paie éventuellement ventilées pour la comptabilité analytique.

Programmeur de PROM

Electronic J L vient de se voir confier la représentation exclusive de la société International Microsystems Inc spécialisée dans la programmation de mémoire PROM.

Deux systèmes sont disponibles :

• **Un programmateur universel** de mémoires PROM référencé **IM 1000**. Contrôlé par microprocesseur il permet la programmation par son clavier hexadécimal, par connection sur un calculateur, par instructions en provenance de télétype.

Visualisation par 14 chiffres des fonctions, des adresses et des données présentée sur afficheurs à gaz.

Il réalise les fonctions lecteur programmation, copie, vérification et télécommande.

Il programme par modules personnalisés les mémoires des principaux constructeurs : AMD, Electronic Arrays, Fairchild, Intel, Intersil, Mostek, Motorola, NM, NS Raytheon, Signetics, Texas, etc.

• **Un « Gangprom programmer »** qui permet la programmation de 16 PROM simultanément. Modèle IM 2020.

Electronic J L.
97, rue des Chantiers, 78000 Versailles.
Tél. : 950.28.20.

Index des Annonceurs

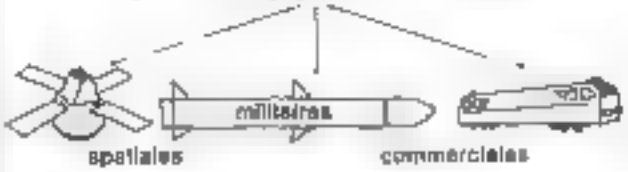
9	Pentasonic
3	Texas Instruments
12	Logabax
3	Intellect
4	Control Data
5	Procep
15	Lextronic
18	Electronic Laden
37	R2A
40	SDSA
20	EMR
96	Spectre
2	National Semiconducteur
79	Panasonic
80	ISTL
69	Mostek
97	Solitec
10	ETSF
	Tektronix
14	
15	P.A. Informatique
09	Sybex
4	Electronic J.L
4	MP
11	Genlis
11	Isamtec
11	Soame
7	Calculator
	Technimon
	Occitanie
	Aurel
	Technipress 2100
	System Contact
74	Sarpen
4	Sivea
5	A.M.G.
76	Vidéo-Magazine
15	Fairchild

Hybrid Systems

CORPORATION

CONVERTISSEURS
N/A et A/N

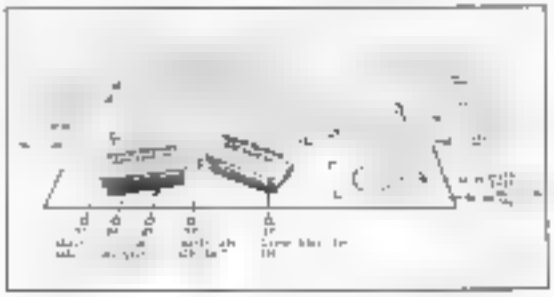
pour applications

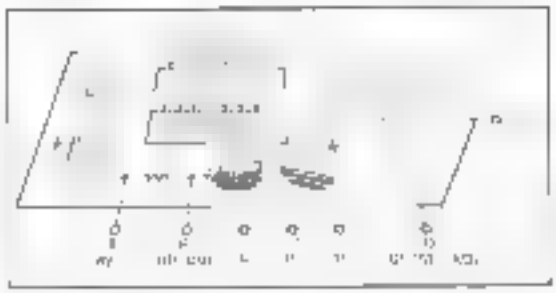


ADC 581

seconde source ADC-85

12 bits - boîtier métallique 32 broches D.I.L.
faible consommation : 750 mW seulement
sortie série ou parallèle
buffer incorporé
horloge interne : possibilité horloge externe





DAC 336

DAC 8 et 12 bits entièrement complet
absolument aucun réglage
registre tampon incorporé
compatible Bus µP
linéarité 1/8 LSB
CMOS ou TTL - sortie tension programmable

COMSATEC

16, rue Baudin, 92300 LEVALLOIS
Tél. : 758 58 10 - Telex 630 065

Venez nous voir au salon des composants : pavillon américain
Salon des composants - Allée 14 - Stand 420

Mars-Avril 1979

MK14 KIT MICRO PROCESSEUR SC/MP

distribué par JCS composants

Complément du succès de cet appareil, un cadre additionnel pour l'alimentation peut être nécessaire

795,00 F TTC
676,00 F HT

UN PRIX JAMAIS ATTEINT

Pour moins de 800 F ce microprocesseur MK14 placera micro-informatique à la portée de tous et permettra les plus amples développements

CARTE DE BASE

- Microprocesseur SC/MP
- Clavier hexadécimal
- Bloc multiplexé 6 digits
- Moniteur 512 octets
- Support 2 circuits
- RAM 256 octets
- Horloge MM
- 4 E/S parallèles
- Registre à décalage
- Circuit spécial

MANUEL EN FRANÇAIS

Le manuel de montage et de programmation est écrit en français et comprend de nombreux exemples pratiques d'applications. Il permet également d'apprendre rapidement à programmer en langage machine et à utiliser immédiatement les subroutines du moniteur pour simplifier votre travail dans de nombreuses applications : multiplication, calculs d'expressions, etc.

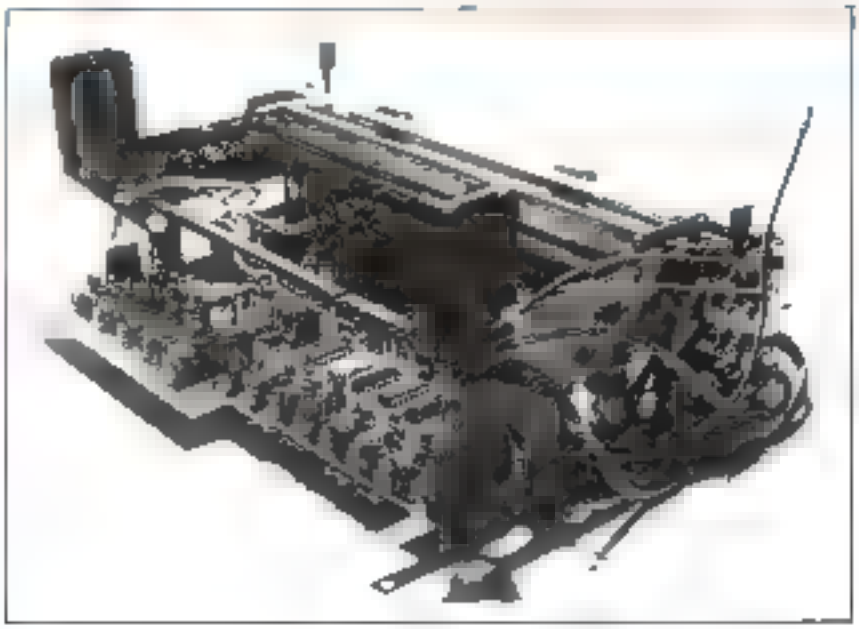
OPTIONS

- MEMOIRE : 4 circuits supplémentaires 384 octets s'ajoutent à la version de base — 198,00 F
- INTERFACE CASSETTE : elle permet le stockage et la lecture sur magnétophone à cassette des programmes et données de l'utilisateur — 90,00 F
- SUPER-MONITEUR : version améliorée du moniteur de base par de nombreuses routines qui assurent de très nombreuses fonctions supplémentaires plus évoluées (entrées-sorties, gestion mémoire) — 145,00 F

Liste des revendeurs

CHAMPENIER 42330 ROANNE
CHARLET 47000 AGEN
G.S.E. 57000 METZ
GERARDIN 59000 LILLE
ELECTRADOME 13009 MARSEILLE
EQUIPT ELEC 68100 MULHOUSE
FANATRONIC 75015 PARIS
FANATRONIC 92000 NANTERRE
RÉGIS 78000 VERSAILLES
SELEC RONIC 69002 LYON
SELECTRONIC 67000 STRASBOURG

IMPORTATEUR :
JCS COMPOSANTS
35, rue de la Croix-Nivert 75015 PARIS Tél. 306 93 69



Mecanisme d'imprimante thermique 80 caractères par seconde

Dataproducts introduit sur le marché un mécanisme d'imprimante thermique à impression matricielle par points. Destiné au marché OEM, ce mécanisme comprend la tête d'impression ainsi que toute la mécanique et l'électronique d'asservissement. Sa mise en œuvre nécessite seulement une alimentation externe de la logique TTL et un générateur de caractères.

Ce nouveau mécanisme d'imprimante est référencé T 80M. Il s'agit d'une version sans habillage de l'imprimante thermique T-80 silencieuse et sans maintenance, déjà commercialisée.

Ses caractéristiques sont les suivantes :

• Vitesse de 80 caractères par seconde

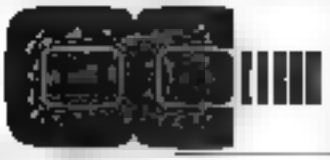
Microcalculateur série 1000

- Unités centrales : SC/MP (1 K PROM, 1/2 kram)
  Z 80 (3 K PROM, 1 KRAM), DMA...
- Cartes mémoires 8 K et 16 K
- Interfaces cassettes
- Interface téléype
- Entrées - sorties industrielles
- Calcul scientifique
- Système « basic »

PÉRIPHÉRIQUES - SYSTÈMES DE DÉVELOPPEMENT

Distribué par

Points micro
165 av. Jean Jaurès 75019 Paris
5 rue Maurice Bourdet 75016 Paris
9 bis rue de Bas-Chamfleur 63000 Clermont Fd
8 rue de la Loi Mulhouse
32 rue Oberlin Strasbourg
13 rue Gabriel Péri 38600 Fontaine

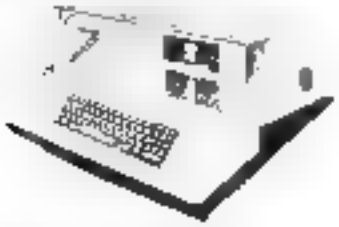


SOCIÉTÉ OCCITANE D'ELECTRONIQUE
19 chemin Basso-Cambo
31300 TOULOUSE
Télex 530094 OCCITE
Tél. (6) 40.05.5

NOUS CONCEVONS ET FABRIQUONS POUR VOUS DES SYSTÈMES A BASE DE 6800

SYSTÈME X 1

Un vrai système d'informatique



- Unité Centrale 6800
- vidéo 30 cm avec correcteur 24 × 80
- Deux mini disquettes double densité avec contrôleur
- Clavier 75 touches
- 8 K PROM
- 6 K RAM dynamique (Ex : 64 K)

COMPLET 18 800 F.H.T

IMPRIMANTE SX1

- 0 caractères par
- papier normal
- disponible vitesse

LOGICIEL

- DOS Gestion des disques Création du fichier
- Editeur écran S.P.E
- ASS Assembleur 6800
- BASIC Microsoft avec gestion de fichiers et disquettes
- Logiciels d'application sur demande

POUR UNE MEILLEURE PROTECTION ET UNE PLUS GRANDE FACILITÉ D'UTILISATION NOUS POUVONS METTRE VOTRE LOGICIEL SUR PROM

CARTES MICROSYSTEMES

Nos cartes compatibles M
- MIP
- PSI
- SB
- DI B
- RI16
- RB-1

MONITEUR VIDÉO

BLOC MINI-DISQUETTE

Double densité avec

BLOC ALIMENTATION

- 5 V
- sortie 9 V alternatif

CLAVIER 75 TOUCHES

- 5

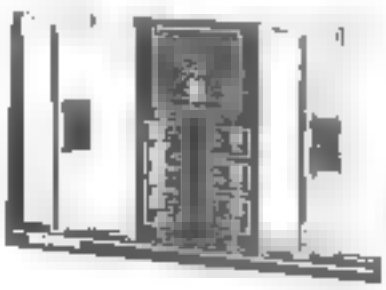
NOUS CHERCHONS A COMPLÉTER NOTRE RÉSEAU DE DISTRIBUTEURS

système disques souples

RS 232 C ou CCITT V 24.

CARACTÉRISTIQUES

- 1 ou 2 unités de disques jusqu'à 1,2 millions de caractères en ligne
- 2 entrées RS 232 asynchrones ASCII
- Sélection de 110 à 9200 bauds
- Code des disquettes



Véritable mémoire de masse CALCOMP 7000

APPLICATIONS

- Réduction des coûts Temps d'accès rapide
- Mémoire tampon pour
- Mémoire de masse pour
- Mémoire de masse compatible sur les systèmes Apple, PET

Autres modèles de floppy 43 M double face simple ou double densité

Technitron existe aussi pour d'autres terminaux et micro-ordinateurs. Programmes [illegible] en micro-ordinateur DMS Calcomp.

Technitron

8 av Aristide Briand 92220 Bagneux
Tel 657.11.47 Telex 240792

• Tête imprimante constituée d'éléments chauffants en couche épaisse déposée sur un substrat céramique.
• Impression de caractères par matrice de 5 x 7 points, ou impression graphique avec une résolution horizontale et verticale de 70 points par pouce.
• L'imprimante utilise des rouleaux de papier thermo-sensible standard de 8,75 pouces de large.

Pour toute information complémentaire
Interex
Tél. 734.73.35 – 566.67.36.

Une carte d'interface cassette-audio

Sous la référence 6954-ACT (ci-dessus) présente une nouvelle carte d'interface pour l'Intercept Junior.

Ce module permet de connecter directement tout magnétophone à cassette « grand public ». Il fournit ainsi un moyen de stockage de masse peu coûteux au système d'initiation aux microprocesseurs Intercept Junior.

L'utilisation conjointe de la modulation en fréquence (contrôlée par quartz) des informations, des techniques à bouclage de phase et la génération de signaux de niveau élevé permet de stocker de façon sûre 200 000 caractères (par exemple) sur des cassettes audio à bon marché.

Cette carte est disponible chez Tekelec au prix de 188 F HT.
Tekelec
Cité des Bruyères, rue Carles Vernet, 92310 Sèvres
Tél. 027 75.35

Logiciel de comptabilité

C.G.I.A. annonce la sortie de la première partie de son logiciel de comptabilité sur micro-ordinateur Alpha Micro « AMS 100 ».

Ce logiciel comporte :

Un système de saisie interactif, avec auto-contrôle des données, gestion dynamique du plan comptable et possibilité de correction des informations saisies à tout instant et à tous les niveaux.
Un système d'édition pour les journaux, le grand livre et la balance.

L'intérêt de ce produit réside dans sa simplicité d'utilisation et dans sa capacité de stockage d'information pratiquement illimité, en effet, sa mise en œuvre ne nécessite l'utilisation que de deux disquettes (3740) en ligne.

Cette application est en démonstration chez
Euro Computer Shop
6, rue Louis-Pasteur, 92100 Boulogne.

FUCIEL

Confiez nous vos impressions !

EX-801 ◆ AXIOM ◆ EX-820

IMPRIMANTES faible coût pilotées par MICROPROCESSEUR 8048

Prix 9 565 F HT

Prix 4 200 F HT

Prix 6 570 F HT

ENFIN

un

micro-ordinateur

16 bits

SUPER SYSTEM 16

industriel

et scientifique

TECHNICO COLOR GRAPHICS MACHINE

MS 8900

TECHNICO

- entrées/sorties RS 232 32 bits E/S extension possible jusque 6 RS 232
- entrées/sorties parallèles 97 bits E/S
- interface Quad Floppy Disk
- interface lecteur de cassettes
- interface visualisation graphique et alphanumérique
- capacité mémoire 65 K octets, adressable directement
- éditeur assembleur éditeur de liens, DOS, Basic Super Basic Fortran IV
- répertoire de 68 instructions

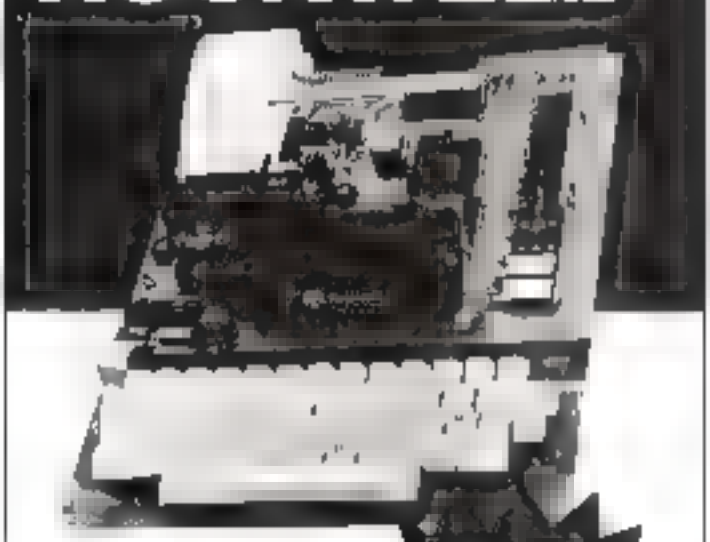
Pour tous renseignements

TECHNINOVA 2000

Technininova 2000
[illegible]
75008 PARIS
Tel. [illegible]

Pour plus de détails utiliser nos cartes-réponses.

MICRO ORDINATEUR ROCKWELL



2.465 Frs H.T.

L'AIM 65

est idéal pour apprendre ou enseigner la programmation.

- Clavier alphanumérique
- Display 20 caractères
- Imprimante rapide

Documentation jointe pour vous expliquer la programmation

- **En stock.**

Ce micro ordinateur est devenu une réalité grâce au microprocesseur

R 6500 ROCKWELL

SYSTEM-CONTACT

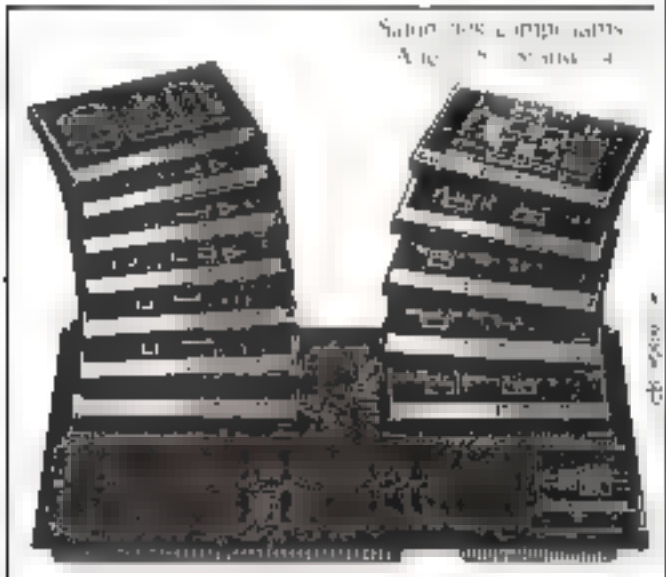
- 4 rue des Sœurs 67810 HOLTZHEIM
  Tél. (88) 78.20.89 Télex 890 266 Sycon
- 1 place de la Balance Silic 473
  94613 RUNGIS CEDEX Tél. (1) 687.12.59
  Télex 202 3 2 Rocsyst

SYSTEME ANALOGIQUE E/S POUR MICROCALCULATEUR

EN ACQUISITION DE DONNEES LES CARTES
DATA TRANSLATION
FONT PLUS VITE ET MIEUX

Pour applications industrielles scientifiques laboratoires
cartes d'interfaces standard
pour la plupart des calculateurs DEC INTEL ZILOG
COMPUTER AUTOMATION etc

PLUS DE PROBLEME DE LOGICIEL !
PLUS DE TEMPS D'ETUDE !



DATA TRANSLATION

propose
plus de 20 modules standard d'acquisition de données
et réalise plus de 50 cartes E/S

Entrées isolées 250 V rapides 25 KHz
Totale compatibilité 8812/6912

Prix à partir de 1800 F H.T

Nouveau catalogue sur 20 pages

sacasa

7 rue de l'Avenir 92360 MEUDON LA FORÊT
Tél 630 68 39 Télex 698 958 F code 209

en direct des U.S.A.

documentation et programmes pour votre
micro ordinateur

- **Programmes** sur cassettes pour TRS 80 Apple PET échecs bridge chemin stable etc Fortran pour TRS 80 assembleur relogement de exécutable désassembleur etc
- **Livres** en anglais accessibles aux débutants initiation aux micros aide mémoire programmes de jeux bibliothèque de programme BASIC etc
- **Abonnement** aux revues américaines Byte Kilobaud
- **Cassettes** C.I.O.S. micros pas cher pour micro

SIVEA S.A. 20 rue de Bénodet 75008 Paris Tél 387 [illegible]

BON à remplir et à envoyer à SIVEA S.A. pour recevoir une documentation gratuite

Nom Prénom
Adresse
Profession
Autres renseignements
Téléphone

Circuits imprimés le Dimanche

C'est possible ! Connaissez-vous des techniciens qui travaillent le dimanche matin?

AEEG exceptionnellement assure une permanence tous les dimanches matin durant le mois de mars de 9 h à 12 h 30.

Et réalise pour les premiers arrivés leurs circuits imprimés, simple ou double face, et suivant possibilité **circuits à trous métallisés,** ou face avant. Possibilité de présensibilisation de vos plaques vierges et du perçage de vos circuits.

Tout pour le **circuit imprimé :** Mylar, grilles photolysées, bande et pastille Bredy, film photo, gouache de retouche photo, plaque présensibilisée époxy ou XXXPC, tubes UV d'insolation, gouache de retouche plaque, perchlorure de fer, plaque alu présensibilisée.

Fréquencemètre FD 507 : 100 MHz 7 chiffres, 10 mV thermostaté. Précision 0,0001 % : T.T.C. **1500 F.**
FD 507 à 600 MHz : T.T.C. **1650 F.**

Micro FM émission à modulation de fréquence. Portée : 100 m. Réception sur poste F.M. couvant : surveillance, micro sans fil, espionnage, etc., tension 9 V, monté boîtier incassable. Micro commutable : électret incorporé : T.T.C. **200 F** prix d'exportation.

Emetteur radio-commande F.M. 72 MHz 1 W, fonctionne avec tout système proportionnel. Réalisation sur verre époxy, 140 x 40 mm, consommation 150 mA sur 12 V. Monté et réglé : T.T.C. **115 F.**

Compte-tours voiture à affichage numérique : 2 afficheurs, 7 segments, 2 luminosités (jour et nuit), boîtier plastique (1 trou à percer) : T.T.C. **380 F.**

Allumage électronique : T.T.C. **160 F.**

Anti-vol électronique moto 6 ou 12 V : T.T.C. : **180 F.**

Anti-vol auto et auto-radio : T.T.C. **190 F** et **110 F.**

Tous ces appareils sont livrés avec notices et accessoires de montage. Pour toute demande de renseignements, joindre 5 F en timbre ou 10 F en mandat-lettre pour recevoir des échantillons.

AEEG

44, rue de la Mare, 75020 Paris - Tél. : 636.87.28 - 366.07.72
Lundi de 9 h à 18 h – Mardi à Samedi de 14 h 30 à 18 h.

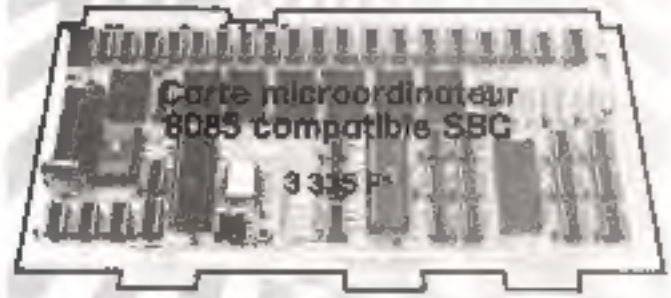
microprocesseurs et mémoires

les compatibles

Compatibles SDC

avec 20 à 30 % d'économie

LEANORD



Carte mémoire RAM statique

4K : **2 500 F***
8K : **3 360 F***
16K : **4 350 F***

Carte mémoire RAM dynamique

16K : **3 950 F*** 48K : **7 250 F***
32K : **5 770 F*** 64K : **8 700 F***

Carte mémoire support REPROM

16K (2708) : **1650 F***
32K (2716) : **1850 F***

* Prix h.t. janvier 79

LEANORD

PARIS : 30, route de la Reine - 92100 BOULOGNE
Tél. : (1) 605.63.16

LILLE : 236, rue Saint-Cornet - 59000 HAUBOURDIN
Tél. : (20) 30.43.00 - Telex : 810 910

Salon des composants - Allée 9 - Stand 6

vous aimeriez,

que l'on enregistre en votre absence

.Un film à ne pas manquer
.Un match avec les Verts
.Un concert exceptionnel
.Une pièce de théâtre
.Une compétition de ski ...

VidéO ACTUALITÉ

vous fait passer du rêve à la réalité...

lisez,

10 F

vidéO ACTUALITÉ

le magazine de l'image et du son

ESPAGNE : 130 Ptas / CANADA : 2,50 $C / TUNISIE : 1 000 Mil / ALGERIE : 10 DA

FAIRCHILD